

DOI: 10.19650/j.cnki.cjsi.J2210620

基于联合分类的有效测试模式重选方法*

詹文法¹, 张鲁萍², 江健生²

(1. 安庆师范大学电子工程与智能制造学院 安庆 246133; 2. 安庆师范大学计算机与信息学院 安庆 246133)

摘要:针对目前集成电路测试复杂度的不断增加,导致测试成本不断攀升的问题,提出一种可靠而有效的测试集优化方法。通过k均值(K-means)聚类对原始测试集中的特征进行聚类筛选,然后采用改进的mRMR算法,分段式引入特征之间冗余性权重因子,用以权衡特征相关性和冗余性的度量,同时插入了SVM交叉验证,强化了测试模式选择的准确性。在保证故障覆盖率基本不变的情况下,达到减少原始测试集维数的目的。对ISCAS89电路实验表明,该方法将原始测试集的测试模式进行大量的精简,既保证测试质量,也极大地优化了测试集,进行冗余消除和排序后的测试流程缩短了40.43%的测试时间,提升了测试效率,降低了测试成本。

关键词: k均值聚类;原始测试集;改进的mRMR算法;SVM交叉验证

中图分类号: TN47 TH89 **文献标识码:** A **国家标准学科分类代码:** 510.3

Effective test pattern reselection method based on joint classification

Zhan Wenfa¹, Zhang Luping², Jiang Jiansheng²

(1. School of Electronic Engineering and Intelligent Manufacturing, Anqing Normal University, Anqing 246133, China;
2. School of Computer and Information, Anqing Normal University, Anqing 246133, China)

Abstract: The complexity of current IC test is increasing, which leads to rising test cost. To address this issue, a reliable and effective test set optimization method is proposed in this article. The features in the original test set are filtered by clustering with K-means clustering. Then, a modified mRMR algorithm is used to introduce redundancy weighting factors among features by using a segmented formula to weigh the feature relevance and redundancy metrics. Meanwhile, the SVM cross-validation is inserted to reinforce the accuracy of the test pattern selection. The reduction in the number of dimensions of the original test set is achieved while ensuring that the fault coverage remains largely unchanged. Experiments on the ISCAS89 circuit show that the proposed method takes the test patterns of the original test set and streamlines them considerably. This method ensures test quality and also optimizes the test set. The test flow after redundancy elimination and sequencing reduces test time by 40.43%, improves test efficiency and reduces test cost.

Keywords: K-means clustering; the original test set; the improved mRMR algorithm; SVM cross-validation

0 引言

随着现代半导体工艺的迅猛发展,超大规模集成电路(very large scale integration circuit, VLSI)的研发和制造技术日臻成熟,一个普通芯片由几亿个晶体管组成正成为现实^[1]。截止至2020年底,芯片性能的变化率已较过去增加了68%,同时,芯片尺寸的进一步缩小以及电路

复杂度的大幅度提升,导致了自动测试设备(automatic test equipment, ATE)只能用大量增加测试向量来应对,大大增加了芯片测试过程中芯片的功耗和芯片的损坏风险,使测试成本不断攀升。

从芯片测试技术和理论的发展来看,自动测试向量生成(automatic test pattern generation, ATPG)是测试理论和方法的一个里程碑,测试程序的验证是开发的重要组成部分^[2]。由功能测试发展到结构测试,在相

收稿日期:2022-10-24 Received Date: 2022-10-24

* 基金项目:安徽省高校协同创新项目(GXXT-2019-030)、安徽省技术带头人及后备人选(gxbjZD2016075, 2015H053)、国家自然科学基金(61306046, 61640421)项目资助

同测试故障覆盖率的前提下,故障等价理论大幅度减少了故障数,缩小了测试集。对于 ATE,若在 1 GHz 频率下工作^[3],测试向量的加载时间会大幅度减少,而且前设备的测试受限是测试行业面临的巨大技术难题。为了降低测试成本,各种新的测试理论和方法不断涌现。例如,针对晶圆制造和晶片的测试,配合边界扫描测试(boundary scan test, BST),从虚拟探针(virtual probe, VP)技术到工业射频收发器的晶圆探针测量方法^[4],开创了无接触测试的探索;利用电流信号进行设备故障诊断的方法^[5];针对半导体制造领域缺陷检测问题改善^[6];研发出了晶片电路缺陷的激光定位装置等^[7-8];通过新型工艺优化来提高良率和工艺可靠性^[9-10],极大地降低了测试成本。

自适应测试^[11-12]是旨在一系列提高测试质量和降低测试应用成本的技术的总称。适应性测试应用过程中,测试内容依赖于当前或以前待测电路测试过程中的所有有用信息进行综合,执行相关性分析,预测和调整未来的测试,适时地对测试顺序进行动态的调整,最终目标是利用最优的测试集来发现测试过程中会出现故障的每个部件,并能适应性地在测试过程中根据实际需要进行测试类型和测试模式的增加和减少。

目前,有很多优秀的适应性测试方法,例如测试向量重排序方法^[13-14];考虑测试逃逸的实时自适应算法^[15];针对模拟、射频电路的自适应测试消除方法^[16-17],考虑站点间差异的多站点测试的晶圆级性能预测方法^[18],基于神经网络的 RCA 在良率提高方面的自适应框架^[19],利用改进哈里斯鹰算法优化反向传播神经网络诊断电路故障^[20]。这些方法的关键是建立了一个考虑测试与度量之间相关性的模型。对于一个故障芯片,只要在测试中有一次测试未通过,就没有必要在进行其他测试,从而,这个故障芯片被剔除。同时,尽快发现故障能有效减少测试时间,降低测试成本。

在同一电路的测试过程中,很多测试模式中都包含了较多的信息重复,这样的情况往往是不可避免的,但可以使其尽量减少,进而提高测试效率。因此,研究测试过程,减少特征之间的冗余,寻找优质的测试模式尤为重要。

本文从原始特征集中每个特征与目标变量的相关关系为基础,将特征的相关性与特征之间的冗余性相结合,研究最小冗余最大相关算法(minimal redundancy maximal relevance, mRMR)算法。mRMR 算法的优点在于它将对特征子集的评价转化为单个特征的评价,同时将当前特征子集中特征间的平均相关性来表示候选特征于当前特征之间的冗余性^[21]。特征分为 3 类:强相关、弱相关和无相关^[22]。由于弱相关特征的组成相当复杂,如何从这些特征中进一步筛选出冗余特征,对

特征选择算法的性能提升至关重要。针对以上分析,提出改进的 mRMR 算法,在充分考虑特征集中的特征与类别 C 之间的相关性的同时,采用分段式引入特征之间冗余性权重因子,用以细化和权衡特征相关性和冗余性的度量,插入了交叉验证,以求得紧凑优质的特征子集。

本文的主要贡献如下:

1) 用 k 均值(K-means)聚类,对原始特征集进行聚类,删除部分无用特征,避免后续特征选择时对原特征集的穷尽搜索。

2) 改进的 mRMR 算法,设置特征相关性阈值,采用分段式赋值方法,引入特征之间的冗余性权重因子。细化和重新平衡相关性和特征之间的冗余性的度量,最大限度地得到最优测试集的选择结果。

3) 在特征选择过程中,插入了支持向量机(support vector machines, SVM)分类器验证,强化了分类选择的准确性。

1 主要思想

本文通过选取适当数量的待测芯片,对这些芯片样本进行全测试,得到样本芯片的测试数据。并以这些测试数据为基础,建立特征数据集 \mathbf{X} , $\mathbf{X} = \{x_1, x_2, \dots, x_n\}$ 。

为了减少后期特征选择工作的复杂性,精简特征分类过程,进一步提高特征选择的准确性。首先根据这些样本数据得到原始特征数据集,然后,用 K-means 聚类方法对这些特征数据聚类。这一过程有两个作用:1) K-means 聚类属原型聚类,可以将那些相似度相近的特征聚为一类,方便后续工作对这些特征的分析和研究。2) 有利于及时发现具有特殊测试能力的特征,尽早删除无用的特征,简化了原始测试集,避免了进行特征检索时对原始特征集进行的穷尽式搜索。

在测试模式的选择过程中,本文提出了一种改进的 mRMR 算法。针对标准的 mRMR 算法难以细致地刻画特征集内部特征与目标类之间的相关性和特征之间的冗余性的平衡关系的缺点,本文引入了特征之间冗余权重因子,以细化对特征相关性和特征冗余性之间的度量,完善了特征分类的方法和策略。同时,引入了 SVM 交叉验证过程,为获取优质的测试集提供了保证。

本文方法流程如下:

- 1) 从不同批次晶圆中选取初始化芯片;
- 2) 对样本芯片进行全测试,采集测试得到的样本数据集;
- 3) k 均值聚类对样本数据集 $\mathbf{X} = \{x_1, x_2, x_3, \dots, x_n\}$ 的各个特征进行聚类分析,删除部分无用特征向量;

- 4) 使用改进的 mRMR 算法,进行特征选择;
- 5) 使用 SVM 分类器进行交叉验证;
- 6) 得到最佳测试集。

1.1 K-means 聚类模型及算法

给定 n 个样本的集合 $X = \{x_1, x_2, x_3, \dots, x_n\}$, K-means 聚类^[23-24]是采用欧氏距离平方作为样本之间的距离 $d(x_i, x_j)$ 。假设特征向量的维数是 m :

$$d(x_i, x_j) = \sum_{k=1}^m (x_{ki} - x_{kj})^2 = \|x_i - x_j\|^2 \quad (1)$$

如果把每个样本用一个整数 $i \in \{1, 2, 3, \dots, n\}$ 表示,则 K-means 聚类的模型是一个从样本到类的函数。

K-means 聚类的目标是将 n 个样本分到 k 个不同的类或簇。K-means 算法针对聚类所得类或簇划分 $C = \{C_1, C_2, C_3, \dots, C_k\}$ 最小化平方差:

$$E = \sum_{i=1}^k \sum_{x \in C_i} \|x - \mu_i\|^2 \quad (2)$$

其中, $\mu_i = 1/|C_i| \times \sum_{x \in C_i} x$, x 是类 C_i 的均值向量, E 越小,表示类内样本形似度越高。也即, K-means 聚类就是求解最优问题:

$$C = \arg \min_C E = \arg \min_C \sum_{i=1}^k \sum_{x \in C_i} \|x - \mu_i\|^2 \quad (3)$$

最小化式(3)并不容易, K-means 聚类算法采用了贪心策略,通过迭代来进行求解,簇划分类结果为 C 。

2 改进的 mRMR 算法

“最好的 m 个特征不一定是 m 个最好的特征”,模型和选取的特征变量之间是最大相关的,也就是得到的模型能更好地识别电路缺陷。但从另一方面看,特征之间的相关性越强,这 m 个特征之间就可能存在更多的冗余。在模型应用过程中,必然会导致工作效率低下,产生高昂的测试成本。因此,最相关的 m 个特征并不一定能组成最优的测试集。针对以上问题,提出了特征选择过程中的经典算法——mRMR 算法。

2.1 mRMR 算法

mRMR 算法^[25-26]的原理,就是原始特征集合中的特征与目标变量,特征与特征之间的互信息,对两个随机变量之间信息相关性的进行有效的度量。核心思想是最大化特征与类别之间的相关性;最小化特征与特征之间的相关性。

1) 互信息

给定两个随机变量 X 和 Y , 他们的概率密度函数分别为 $p(x)$, $p(y)$, $p(x, y)$, 那么 x , y 之间的互信息为:

$$I(x, y) = \iint \frac{P(x, y) \log P(x, y)}{P(x)P(y)} dx dy \quad (4)$$

考虑特征 x 与分类目标 C , 计算 $I(x, c)$, $I(x, c)$ 的大小代表了 x 与 C 之间的关联度大小。从所有特征中选择出与 C 之间互信息最大的 m 个特征, 就可以得到与类别 C 最相关的 m 个特征。

2) 最大相关度与最小冗余度

设 S 表示特征 $\{x_i\}$ 的集合, $|S| = m$, m 个最相关的特征个数使得 S 满足:

$$\max D(s, c), D = \frac{1}{|s|} \sum_{x_i \in s} I(x_i; c) \quad (5)$$

特征与特征之间的冗余:

$$\min R(s), R = \frac{1}{|s|^2} \sum_{x_i, x_j \in s} I(x_i; x_j) \quad (6)$$

最终目标是,得到具有最大相关性和最小冗余性的集合 S 。也就是对式(6)的直接优化:

$$\max \Phi(D, R), \Phi = D - R \text{ 或 } \Phi = D/R \quad (7)$$

3) 增量搜索法

在实际应用中,一般采用增量搜索法来求解上式定义的近似最优特征集。假设原始特征集为 X , 已选择有包含 $m-1$ 个特征的子集为 S_{m-1} , 下一步的任务就是要从剩下的 $\{X - S_{m-1}\}$ 中找到第 m 个特征使得 $\Phi(\cdot)$ 最大化。增量算法优化下面的条件:

$$\max_{x_j \in \{X - S_{m-1}\}} [I(x_j; c) / \frac{1}{m-1} \sum_{x_i \in S_{m-1}} I(x_j; x_i)] \quad (8)$$

本文使用 MIQ 对特征进行筛选。尽管 mRMR 算法有很多优点,如速度快;估计结果有很强的鲁棒性;是 $I(\cdot)$ 的一阶最优估计等。但它本身属于过滤型 (filter) 的特征选择方法^[27-30], 因此分类准确性不够稳定。针对这些不足,在 MIQ 算法的基础上,对 mRMR 算法进行了改进。

2.2 基于改进的 mRMR 和 SVM 的特征选择方法

随着 VLSI 测试模式的大量增加,必然导致测试复杂度增加和大量的信息重复。mRMR 算法的应用,既满足了测试模式与目标类之间的最大相关性的度量,又注重了测试模式之间的冗余的度量,优化了测试向量集。而 mRMR 算法是属于过滤 (filter) 型特征选择方法,所以用在那些相关度较大的特征集上会获得非常满意的分类选择效果。然而,对于绝大多数测试集,部分测试向量与目标变量之间是呈现较弱的相关关系,特征之间也普遍存在较多的冗余信息。面对这样的测试集内部测试向量之间的彼此关联, mRMR 算法难以细致地刻画特征与目标变量之间的相关性和特征之间的冗余性的平衡关系。为此,本文引入改进的 mRMR 算法。

通过对优化的测试集和测试故障覆盖率的研究,结合对不同电路的测试实验发现,那些与目标变量之间相关程度较弱,但特征之间冗余小的测试模式,起着非常重要的作用。因此,在研究和分析特征集中特征的分

类选择的时候,不仅要重视特征与目标变量之间的相关程度,更要关注弱相关但特征之间冗余小的特征的作用和选择。

本文在充分考虑了特征与类别之间的相关程度,在保证原有特征与类别之间相关程度不会降低的前提下,加入了评价特征之间冗余程度的权重因子,重新评估相关性与特征冗余之间的平衡关系,对那些弱相关却有特殊贡献的特征予以关注。

对 mRMR 算法的改进体现在以下 3 个方面:

1) 引入特征相关冗余权重因子,重新评估相关性与特征冗余之间的平衡关系。

2) 引入特征与类别 C 之间相关程度的评价阈值 μ 。假设测试集中存在 N 个特征,则:

$$\mu = \frac{1}{(N-2)} \left[\sum_{i=1}^N I(x_i, c) - \max I(x_i, c) - \min I(x_i, c) \right] \quad (9)$$

根据设定的 μ 值对特征的冗余程度分别赋予不同的权值。

3) 引入交叉验证判别。使用 SVM 分类器验证各备选特征子集的优劣,选择最大分类正确率 $J(S)$ 的特征子集作为最优特征子集。

2.3 改进的 mRMR 算法步骤

首先,用 K-means 聚类对原测试集进行数据处理,这样做的目的是:

1) 通过对原始特征集的预处理,减少了原特征集的特征样本容量,特征之间的组合结构明了,有利于数据的后期分析,精简了数据分析计算量。

2) 通过对原特征集的预处理,实现了较弱相关性特征的聚类,有利于发现相关性较弱而具备特别检测功能的特征,有利于改进 mRMR 算法选到更优质的特征。

1) 具体算法流程

(1) 生成测试集,并对电路进行故障注入。对于注入缺陷的每种布局,提取相应的电路级网表,并对电路响应进行数字化和对数字化后的信息进行收集。

(2) 通过 k 均值聚类,对原始特征集进行预处理,删除部分无用测试模式,减少原始特征集容量,得到测试特征集 X 。

(3) 计算特征集 X 中每个特征与类别 C 的 $I(x_i, c)$,并按降序排列,引入相关性阈值 μ 。

(4) 设置相关性阈值 μ

当 $I(x_i, c) \geq \mu$ 时,执行标准 mRMR 算法,

当 $I(x_i, c) < \mu$ 时,执行改进的 mRMR 算法。

改进的 mRMR 算法描述如下:

输入 f_1 : 经过预处理得到的特征集 X ;

f_2 : 执行标准 mRMR 算法得到的备选特征子集;

f_3 : 执行改进 mRMR 算法得到的备选特征子集;

$J(S)$: SVM 分类器;

S_1 : 特征相关性与冗余性分析;

S_2 : 加权的特征相关性冗余性分析;

输出 f : 最优特征集。

① 计算特征集 f_1 的 MIQ 值

DO BEGIN

$f = \text{Search-strategy} \{f_1, S_1\}$

$f_2 = \{ \text{根据 } J(S) \text{ 获取 } f_2 \text{ 中最好的特征子集作为备选特征集} \}$

② 计算特征集 f_1 加权后的 MIQ 值

For $a_i = 0.1, 0.3, \dots, 1, 1 \leq i \leq 5$

$f = \text{Search-strategy} \{f_1, S_2\}$

$f_3 = \{ \text{根据 } J(S) \text{ 获取 } f_3 \text{ 中最好的特征子集作为备选特征集} \}$

③ 对比特征加权前后的特征组合的分类正确率,并选取分类正确率最高且维数最低的特征子集作为最优特征子集 f 。

For $i = 0, 1, \dots, 6$

if $J(f_3) > J(f_2)$

$f = f_3$

else,

$f = f_2$

End

UNIT stop (J, f)

④ 输出最优特征集 f 。

2) 算法描述

首先,对预处理后的数据集,计算每个特征的相关性 $I(x_i; c)$,然后对各个特征按降序进行排列,这样会在执行 mRMR 算法时避免对特征集进行穷尽式搜索。

计算并确定相关性阈值 μ 。设经过预处理后的测试集 X , X 有 N 个特征。 F 为待选测试集, S 为已选择的测试集,目标类别为 C 。

改进的 mRMR 算法步骤:

(1) 初始化。 $X \rightarrow F, \{ \} \rightarrow S$;

(2) 计算 $x_i \in F$ 与类别 C 之间的相关性 $I(x_i, c)$ 。找到使 $\max I(x_i, c)$ 成立的特征,记录其为 x^* ,并将其保存到子集 S 中,令 $\{x^*\} \in S, F - \{x^*\} \in F_{m-1}$;

(3) 设 $x_i \in F_{m-1}, x_j \in S_{m-1} (m = 2, 3, \dots, N)$ 。从 F_{m-1} 中找到 x_i , 若 x_i 与类别 C 的 $I(x_i, c) \geq \mu$, 则执行标准 mRMR, 从 F_{m-1} 中找到满足 MIQ 成立的最大值的特征并记为 x' , 并保存到 S 中。令 $F_{m-1} - \{x'\} \in F_m, S_{m-1} + \{x'\} \in S_m$ 。若 x_i 与类别 C 的 $I(x_i, c) < \mu$, 则执行改进 mRMR。加入评价特征量权值因子 α ;

(4) 对得到的各 MIQ 值进行排序,获得特征组合,对每个特征用 SVM 分类器进行验证,如果选取结果并不理

想,则返回步骤(2),重新进行特征选择;

(5)重复步骤(3)、(4)直到 F 中为 \emptyset , 获得特征子集,然后用 SVM 分类器进行验证。

如果结果不理想,则返回步骤(2),改变权值为 $\alpha = \alpha + 0.2$, 重新选择特征子集,进行多次循环选择和 SVM 分类器验证;

(6)将加权前后所得的备选特征子集进行比较,将分类正确率 $J(S)$ 最高的且维数较低的备选特征子集作为最优测试集,进行测试。

2.4 SVM 分类器验证

SVM^[31] 是一种二分类模型,它的基本模型是定义在特征空间上间隔最大的分类器,SVM 还包括核技巧,这使它成为本质上的非线性分类器。它是从统计学理论基础发展起来的一种识别方法^[32],在解决样本、非线性和高维数的分类问题上具有良好的表现。

本文采用 SVM 分类器验证改进的 mRMR 算法所得到的特征子集,在每个不同权值下得到的各特征组合分类的正确率 $J(S)$,从而选取对应权值下有最好分类结果的特征子集,作为最优特征子集。

$$J(S) = \frac{\text{所有预测正确的样本}}{\text{总样本}} \quad (10)$$

算法描述如下:

1) 权重因子 α 在 $[0, 1]$ 区间内,以 0.2 为步长进行赋值,即 $\alpha_i = 0.1, 0.3, \dots, 1, 1 \leq i \leq 5$, 采用改进的 mRMR 算法分别得到与权值 α_i 对应的特征组合。

2) 对每个权值 α_i 所对应的待测特征集合,使用 SVM 分类器以每次递增一个特征的方式,计算该组合每个特征的分类正确率,得到分类准确率最高的特征组合。

3) 对于在不同权值下对应的特征组合的分类正确率 $J(S)$ 。改变权重因子 α , 重新多次循环选择不同特征的特征集,并通过 SVM 分类器进行验证评估,选择分类正确率 $J(S)$ 最优的权值所对应的特征集,作为备选特征集 S 。

3 实验结果

3.1 评价方法

为了对比原始测试集和本文方法产生的测试集的测试性能,本文从两个方面给出了对两种测试集的评价方法。

1) 故障检测时间的评价方法

设第 i 条测试向量测试过程中运行时间为 t_i , 则测试集中全部测试向量加载运行时间为:

$$t = k \sum_{i=1}^n t_i \quad i = 1, 2, \dots, n \quad (11)$$

其中, k 是比例化常数。

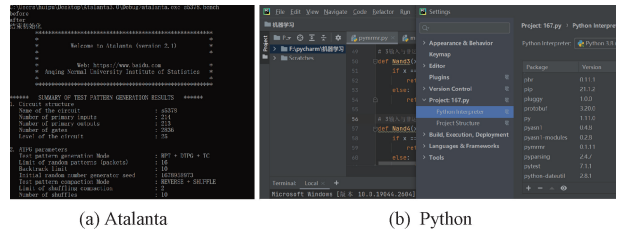
2) 测试准确率比较

$$\text{测试准确率} = \frac{\text{检测到的故障数}}{\text{全部样本故障数}} \quad (12)$$

在实验中,定义检测到的故障数与全部样本故障数之比为对应测试集对电路进行检测时的测试准确率。比值越大,说明该测试集的测试性能越好。

3.2 实验设计

为了评估方法的准确性和有效性,在实验中将 ISCAS 89 基准电路中的部分电路用作测试电路,通过 Atalanta^[33] 为电路生成测试向量。并将这些从 Atalanta 生成的测试向量作为原始数据导入到仿真实验平台 Python 中。实验运行环境为 Intel i5 8250U 中央处理器, 16 G 运行内存, Windows 10 系统,实验仿真平台为 Python3.8,如图 1 所示,其中图 1(a) 为 ATPG 工具 Atalanta,图 1(b) 为仿真实验平台 Python。



(a) Atalanta

(b) Python

图 1 实验平台图

Fig. 1 Experimental platform diagram

本文所提出的基于 K-means 聚类的改进的 mRMR 算法,同时引入 SVM 分类验证器,所有这些都是以基本实验数据为前提的,具备一定数量的初始化数据作为依据。因此,必须先选取一定数量的样本。在样本芯片电路的选取上,要做到从不同批次中随机选取电路作为样本,以达到所选样本集能更好地模拟真实芯片的实际场景。接着对这些样本电路进行全测试,以获取相应的原始样本数据集。

本文使用 ISCAS89 标准电路中的 s5378, s9234, s13207, s15850, s38417, s38584, 用 Python 编程搭建电路仿真环境。

1) 初始化。随机产生 10 个晶圆,每个晶圆有 100 条独立的待测电路,在待测电路上随机选取一个门,随机注入任意故障作为待测电路。对于注入缺陷的每种布局,提取相应的电路级网表,使用 Python 编程后进行电路逻辑仿真实验,并对电路响应进行数字化和对数字化后的信息进行收集、分析和处理。

2) 为了验证通过改进的 mRMR 算法联合 SVM 分类进行验证后选择的特征集的测试性能,随机产生 100 个晶圆,每个晶圆包含 200 条待测电路,对每个待测电路进行随机的故障注入作为测试电路。使用原始测试集和通

过改进的 mRMR 算法选择的特征子集对测试电路进行了 5 次测试,结果如下。

为了验证消除冗余并重排序后的测试集的测试质量,表 1 统计出了本文所测的故障数量和测试集的测试准确率。使用原测试集和消除冗余并进行排序后测试集分别进行了 5 次测试,统计到的故障检测时间如表 2 所示。Time1 表示原测试集测试时间,Time2 表示经过优化后的测试集的测试时间,由实验结果可知对 ISCAS89 电路的故障覆盖率无明显改变,表 2 对 6 种电路进行 5 次测试,平均故障检测时间减少了 40.43%。由表 1 和 2 可知,使用本文的算法后,对测试向量进行重新选取并进行重排序后的测试集进行测试,测试时间相比之前有显著的缩短。而故障覆盖率并未产生较多的变化。

表 1 ISCAS89 电路测试准确率

Table 1 Accuracy of ISCAS89 circuit testing

电路名称	门数量	检测到的故障数量	$J(S)/\%$
s5378	1 004	6 467	99.111
s9234	2 027	11 391	93.461
s13207	2 573	18 570	98.348
s15850	3 448	21 397	96.670
s38417	8 709	50 890	99.453
S38584	11 448	37 454	95.826

表 2 ISCAS89 电路单固定故障排序实验结果

Table 2 Experimental results of ISCAS89 circuit fixed fault sorting

电路名称	门数量	电路数量	测试时间	故障检测时间 FDT				
				1	2	3	4	5
s5378	1 004	20 000	Time1	129 363	139 981	134 315	136 923	134 027
			Time2	77 229	83 951	80 529	81 143	801 62
s9234	2 027	20 000	Time1	621 128	619 708	605 727	644 133	597 484
			Time2	370 845	370 261	356 858	380 570	348 922
s13207	2 573	20 000	Time1	503 407	520 758	530 636	528 095	513 128
			Time2	290 308	313 116	312 085	309 806	302 738
s15850	3 448	20 000	Time1	592 242	627 340	592 809	606 451	574 743
			Time2	349 116	381 921	361 468	352 798	339 020
s38417	8 709	20 000	Time1	439 472	453 816	456 665	426 179	416 912
			Time2	253 020	262 533	269 421	249 255	243 061
s38584	11 448	20 000	Time1	560 659	539 330	546 557	553 160	562 671
			Time2	345 461	324 723	341 332	341 398	353 055

同时,在实验条件均保持不变的情况下,运用相同测试数据集和测试环境来进行模拟测试,将本文的测试方法与文献[11-13]进行比较。由图 2 可以明显看出,在实

验条件保持不变的情况下,本文的试验结果在总体上是优于其他研究的。

4 结 论

本文通过 K-means 算法对原始测试集中的特征进行聚类,精简了原始测试集。然后根据特征与目标类之间相关性的 大小,对优化后的测试集进行全排序。为了保证运用改进的 mRMR 算法对每个特征筛选的充分性和合理性,直接将改进的 mRMR 算法应用于该测试集。

在整个改进的 mRMR 算法应用过程中,设置了相关性阈值,注重了在不同阈值下,分段对弱相关特征的冗余性度量赋予不同的权值,并插入 SVM 分类器验证,将分类正确率 $J(S)$ 高且维数低的特征组合确定为最优特征子集。本文算法,在保证测试准确率基本不变的情况下,

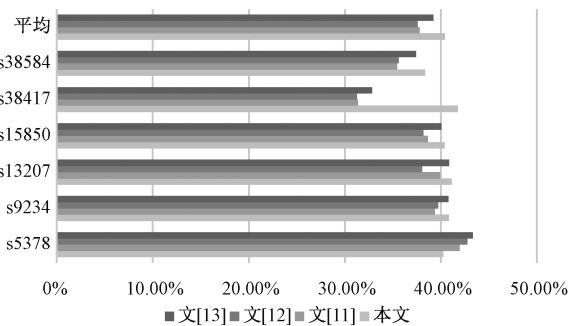


图 2 ISCAS89 电路单固定故障模型减少时间比较图
Fig. 2 Comparison of the time reduction of the stuck-at fault model for the ISCAS89 circuit

达到了对测试集的优化和对全测试集进行了重排序的双重目的。通过模拟实验,验证了本文方法的有效性。

参考文献

- [1] HOFFLINGER B. IrdS—international roadmap for devices and systems, rebooting computing, s3s [J]. Nano-Chips 2030, 2020; 9- 17, DOI: 10. 1007/978-3-030-18338-7_2.
- [2] MAYER F, SCHOTT C, BILLICH E, et al. Automatic verification of mixed-signal ATE test programs using device variation [C]. 2021 IEEE International Test Conference (ITC), IEEE, 2021; 374-379.
- [3] BUSHNELL M, AGRAWAL V. Essentials of electronic testing for digital, memory and mixed-signal VLSI circuits[M]. Springer Science and Business Media, 2004:112-116.
- [4] HUANG K, KUPP N, CARULLI J M, et al. Handling discontinuous effects in modeling spatial correlation of wafer-level analog/RF tests [C]. 2013 Design, Automation & Test in Europe Conference & Exhibition (DATE), IEEE, 2013; 553-558.
- [5] 鲁文帅,尤睿,周扬,等. 基于单片 TMR 磁传感器的非侵入电流监测微系统 [J]. 仪器仪表学报, 2020, 41(6):1-9.
LU W SH, YOU R, ZHOU Y, et al. Non-invasive current monitoring microsystem based on a single TMR sensor [J]. Chinese Journal of Scientific Instrument, 2020,41(6):1-9.
- [6] 史浩琛,金致远,唐文婧,等. 基于深度学习的高精度晶圆缺陷检测方法研究 [J]. 电子测量与仪器学报, 2022,36(11): 79-90.
SHI H CH, JIN ZH Y, TANG W J, et al. Research on high precision wafer defect detection based on deep learning [J]. Journal of Electronic Measurement and Instrumentation,2022,36(11): 79-90.
- [7] YANG H, CHEN R, HAN J, et al. Preliminary study on the model of thermal laser stimulation for defect localization in integrated circuits [J]. Applied Sciences, 2020, 10(23): 8576.
- [8] LIU P, HAN J, MA Y, et al. A frequency mapping method for locating functional units inside ICs based on coaxial microscope [J]. Electronics Letters, 2022, 58(3): 115-117.
- [9] CHEN H, DANG Y, WANG H, et al. Process optimization and yield improvement for erase failure in embedded flash memory [C]. 2022 China Semiconductor Technology International Conference (CSTIC), IEEE, 2022; 1-3.
- [10] XU Z, XU Y, CHEN J, et al. Study on process improvement and Yield enhancement of 40 Nm e-flash AIO wet strip [C]. 2022 China Semiconductor Technology International Conference (CSTIC), IEEE, 2022; 1-3.
- [11] ARSLAN B, ORAILOGLU A. Aggressive test cost reductions through continuous test effectiveness assessment [J]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2016, 35(12): 2093-2103.
- [12] GOTKHANDIKAR K R, DAASCH W R, BUTLER K M, et al. Die-level adaptive test: Real-time test reordering and elimination [C]. 2011 IEEE International Test Conference, IEEE, 2011; 1-10.
- [13] 詹文法,邵志伟. 一种集成电路测试流程分级动态调整方法 [J]. 电子学报,2020,48(8): 1623-1630.
ZHAN W F, SHAO ZH W. A graded dynamic adjustment method for integrated circuit test flow [J]. Journal of Electronics,2020,48(8): 1623-1630.
- [14] LIN G Y, TSAI K H, HUANG J L, et al. A test-application-count based learning technique for test time reduction [C]. VLSI Design, Automation and Test (VLSI-DAT), IEEE, 2015; 1-4.
- [15] SINGH A D. An adaptive approach to minimize system level tests targeting low voltage DVFS failures [C]. 2019 IEEE International Test Conference (ITC), IEEE, 2019; 1-10.
- [16] YILMAZ E, OZEV S. Adaptive test elimination for analog/RF circuits [C]. 2009 46th ACM/IEEE Design Automation Conference, IEEE, 2009; 720-725.
- [17] SHRIVASTAVA A, BANERJEE G. Functional testing of on-chip analog/RF circuits using machine learning based regression models [C]. 2022 IEEE International Test Conference India (ITC India), IEEE, 2022; 1-7.
- [18] SHINTANI M, INOUE M, NAKAMURA T, et al. Wafer-level variation modeling for multisite RF IC testing via hierarchical gaussian process [C]. 2021 IEEE International Test Conference (ITC), IEEE, 2021; 103-112.
- [19] HUANG X, QIN M, XU R, et al. Adaptive NN-based root cause analysis in volume diagnosis for Yield improvement [C]. 2021 IEEE International Test Conference (ITC), IEEE, 2021; 30-36.
- [20] 王力,张露露. 基于 IHHO-BP 神经网络的模拟电路故障诊断 [J/OL]. 电子测量与仪器学报;1-13 [2023-03-27]. <http://kns.cnki.net/kcms/detail/11.2488.TN.20221128.1339.008.html>.
WANG L, ZHANG L L. Fault diagnosis of analog circuit based on IHHO-BP neural network [J/OL]. Journal of

- Electronic Measurement and Instrumentation;1-13[2023-02-27]. <http://kns.cnki.net/kcms/detail/11.2488.TN.20221128.1339.008.html>.
- [21] 张俐,王枬. 基于最大相关最小冗余联合互信息的多标签特征选择算法[J]. 通信学报, 2018, 39(5): 111-122.
ZHANG L, WANG Z. Multi-label feature selection algorithm based on joint mutual information of max-relevance and min-redundancy [J]. Journal of Communication, 2018, 39(5): 111-122.
- [22] JOHN G H, KOHAVI R, PFLEGER K. Irrelevant features and the subset selection problem [M]. Machine Learning Proceedings 1994, Morgan Kaufmann, 1994: 121-129.
- [23] HASTIE T, TIBSHIRANI R, FRIEDMAN J H, et al. The elements of statistical learning: Data mining, inference, and prediction [M]. New York: Springer, 2009: 461-463.
- [24] JAIN A K. Data clustering: 50 years beyond K-means[J]. Pattern Recognition Letters, 2010, 31(8): 651-666.
- [25] PENG H, LONG F, DING C. Feature selection based on mutual information criteria of max-dependency, max-relevance, and min-redundancy [J]. IEEE Transactions on Pattern Analysis and Machine Intelligence, 2005, 27(8): 1226-1238.
- [26] 侯旺超,梁华国,宋钛,等. 联合 mRMR 算法和 BP 神经网络的集成电路测试方法[J]. 微电子学, 2021, 51(5): 766-772.
HOU W CH, LIANG H G, SONG T, et al. Integrated circuit test method based on mRMR algorithm and BP Neural network [J]. Microelectronics, 2021, 51(5): 766-772.
- [27] KWAK N, CHOI C H. Input feature selection for classification problems[J]. IEEE Transactions on Neural Networks, 2002, 13(1): 143-159.
- [28] ESTÉVEZ P A, TESMER M, PEREZ C A, et al. Normalized mutual information feature selection [J]. IEEE Transactions on Neural Networks, 2009, 20(2): 189-201.
- [29] HOQUE N, BHATTACHARYYA D K, KALITA J K. MIFS-ND: A mutual information-based feature selection method[J]. Expert Systems with Applications, 2014, 41(14): 6371-6385.
- [30] LEE J, KIM D W. Mutual information-based multi-label feature selection using interaction information [J]. Expert Systems with Applications, 2015, 42(4): 2013-2025.
- [31] CAO J, LV G, CHANG C, et al. A feature selection based serial SVM ensemble classifier[J]. IEEE Access, 2019, 7: 144516-144523.
- [32] VAPNIK V. The nature of statistical learning theory[M]. Springer Science & Business Media, 1999: 139-160.

作者简介



詹文法, 2000 年于安庆师范学院获得学士学位, 2004 年于合肥工业大学获得硕士学位, 2009 年于合肥工业大学获得博士学位, 现为安庆师范大学教授, 主要研究方向为测试数据压缩、ATPG 算法等。

E-mail: zhanwf@aqnu.edu.cn

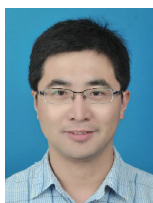
Zhan Wenfa received his B. Sc. degree from Anqing Normal University in 2000, and received his M. Sc. degree and Ph. D. degree both from Hefei University of Technology in 2004 and 2009, respectively. He is currently a professor at Anqing Normal University. His main research interests include test data compression, ATPG algorithm, etc.



张鲁萍(通信作者), 2019 年于西安财经大学获得学士学位, 现在安庆师范大学硕士研究生, 主要研究方向为自适应测试算法。

E-mail: zhanglupingaq@163.com

Zhang Luping (Corresponding author) received her B. Sc. degree from Xian University of Finance and Economics in 2019. She is currently a graduate student at Anqing Normal University. Her main research interest is adaptive testing.



江健生, 2005 年于安庆师范学院获得学士学位, 2013 于西安科技大学获得硕士学位, 现为安庆师范大学副教授, 主要研究方向为智能算法和自适应测试。

E-mail: jiangjsh2009@163.com

Jiang Jiansheng received his B. Sc. degree from Anqing Normal University in 2005, and received his M. Sc. degree from Xi'an University of Science and Technology in 2013. He is currently an associated professor at Anqing Normal University. His main research interests include intelligent algorithm and adaptive testing.