

基于 RT-thread 的精确时间同步系统设计^{*}

高中淦¹ 岳凤英¹ 王恩怀² 赵田娟¹

(1. 中北大学电气与控制工程学院 太原 030051; 2. 中北大学仪器与电子学院 太原 030051)

摘要: 分布式智能采集终端需要一致的时间基准,用于多种数据和事件的时间标记。为满足智能采集终端对高精度时间同步的需求,选择 IEEE 1588 精确时间同步协议实现时间同步;设计基于纯国产 32 bit 双核微控制器 HPM6750 和以太网收发器 RTL8211FS(I)-VS 的精确时间同步系统,选用国产开源嵌入式实时操作系统 RT-thread 操作系统,实现在物理层获取时间戳来运行 IEEE 1588 协议;构建测试平台对该时间同步系统进行主从时钟同步精度测试。测试结果表明,设计在物理层获取时间戳时达到的时间同步精度在 ± 250 ns 以内,与在数据链路层获取时间戳时达到 ± 10 μ s 的时间同步精度相比较,有效提高了时间同步精度,可广泛应用于对时间同步精度有较高要求的智能采集终端。

关键词: 采集终端; IEEE 1588; 时间同步; 实时操作系统; RT-thread; 国产化

中图分类号: TP393 **文献标识码:** A **国家标准学科分类代码:** 413

Design of precise time synchronization system based on RT-thread

Gao Zhonggan¹ Yue Fengying¹ Wang Enhuai² Zhao Tianjuan¹

(1. School of Electrical and Control Engineering, North University of China, Taiyuan 030051, China;

2. School of Instrument and Electronics, North University of China, Taiyuan 030051, China)

Abstract: Distributed intelligent collection terminals require consistent time benchmarks for time tagging of various data and events. To meet the demand of intelligent collection terminals for high-precision time synchronization, IEEE 1588 precise time synchronization protocol is selected to achieve time synchronization. Built a precise time synchronization system based on a pure domestic 32-bit dual core microcontroller HPM6750 and Ethernet transceiver RTL8211FS(I)-VS. We have selected the domestic open-source embedded real-time operating system RT thread operating system to obtain timestamps at the physical layer and run the IEEE 1588 protocol. A testing platform was constructed to test the master slave clock synchronization accuracy of the time synchronization system. The test results show that the timestamp obtained at the data link layer reaches ± 10 μ s. Compared with the time synchronization accuracy of ± 10 μ s, the time synchronization accuracy achieved in the physical layer when obtaining timestamps in this design is within ± 250 ns, effectively improving the time synchronization accuracy. It can be widely used in intelligent acquisition terminals with high requirements for time synchronization accuracy.

Keywords: collection terminal; IEEE 1588; time synchronization; real time operating system; RT-thread; localization

0 引言

分布式的智能采集终端集数据采集、数据处理、通信功能于一体,广泛用于工业控制、智能电网、自动驾驶等领域。一些智能采集终端在进行数据采集、数据处理和指令控制过程中需要一致的时间基准用于多种数据和事件的

时间标记^[1],要求时间同步精度达到微秒级甚至更高的水平。

时间同步包含频率同步和相位同步两部分。对现有时间同步方法进行对比,卫星以电磁波的形式携带时钟频率和相位信息来实现时间同步^[2],文献[3]研发了一种北斗/GPS 双模授时的终端设备,其同步误差优于 11 ns,时

收稿日期:2023-11-17

^{*} 基金项目:山西省自然科学研究面上项目(20210302123026)资助

间同步精度在纳秒级,但该类型终端体积大、成本高且受环境影响因素较大。网络时间协议协议(network time protocol,NTP)通过 NTP 报文传输时钟相位信号实现时间同步^[4],文献[5-6]对用电信息采集终端的时间同步方法研究中采用 NTP 协议实现时间同步,时间精度在毫秒级,时间同步精度不能满足要求,不支持频率同步和物理层的时间戳。IEEE 1588 精确时间协议协议(即 Precision Time Protocol,PTP)通过 PTP 报文传输时钟频率与相位信息实现时间同步^[7-8],文献[9]采用纯软件的方法基于开源代码 PTPd2 实现 IEEE1588 协议,该方法在软件层获取报文时间戳来达到时间同步目的,时间同步精度达到 19 μs ,但网络传输延迟不确定导致时间同步稳定性较差。文献[10]提出一种基于滑模控制的 IEEE 1588 时钟同步算法将时钟偏差控制在 1 μs 以下,但实时性不足,增加了模型复杂度。

本文设计一种基于 PTP 协议的精确时间同步系统,采用软硬件结合的方法,利用国产开源嵌入式实时操作系统 RT-thread 操作系统的高实时性、低资源占用率和强扩展性的优点,在 RT-thread 操作系统环境下实现 PTP 协议,在该时间同步系统中 PTP 协议通过支持 IEEE 协议标准的以太网收发器提供物理层的时间戳,将专用的计时硬件用于以太网环境中的每个端口,在亚微秒级范围内实现时间同步。

1 PTP 协议时间同步机制

IEEE 1588 协议标准是网络测量和控制系统的精密时钟同步协议标准,基于该标准定义了 PTP 协议。PTP 协议是一种基于数据包的双向通信协议^[11],利用主从时钟之间交换的 PTP 报文实现时间同步。

1.1 PTP 同步报文类型

PTP 协议主要包含:事件报文和通用报文两种报文^[12]。两者的区别在于是否具有时间戳,事件报文具有时间戳,而通用报文无时间戳信息。这两种报文根据不同的用途包含了多种报文内容,如表 1 所示。

表 1 PTP 协议报文类型

报文类型	报文内容
事件报文	Sync 报文、Delay_Req 报文、Pdelay_Req 报文、Pdelay_Resp 报文
通用报文	Announce 报文、Follow_Up 报文、Delay_Resp 报文、Pdelay_Resp_Follow_Up 报文、Management 信息报文、Signaling 报文

1.2 主从时钟同步原理

首先通过 PTP 报文确认主时钟,运行最佳主时钟(best master clock,BMC)算法,通过此算法区分整个系统中的主时钟与从时钟,选出主时钟作为参考时钟;其次进行主从时钟同步。主从同步原理分为偏移测量与延迟测

量两个步骤^[13]。其同步原理如图 1 所示。主时钟通过同步报文(synchronous,Sync)发送同步时间戳信息给从时钟来进行偏移测量,获取主从时钟之间的偏差。该偏差包含了主从时钟的偏移量和网络传输的延迟时间。为了测量网络传输延时,需要从时钟在收到 Sync 报文后给主时钟发送延迟请求报文(delay request,Delay Req),主时钟收到 Delay Req 报文后,在延迟响应报文(delay response,Delay Resp)插入反映准确接收时间的时间戳,并发送给从时钟,从时钟精确计算出网络延时^[14]。

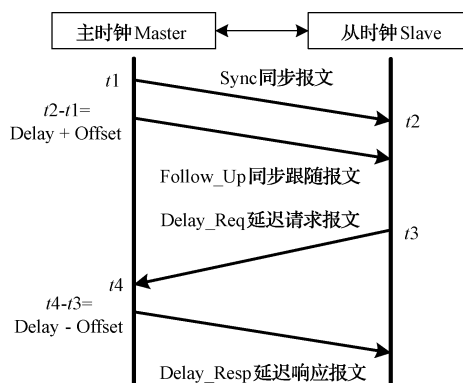


图 1 PTP 协议时钟同步原理示意图

其中, t_1 是 Sync 报文从 Master 发出的时间点,在 Sync 报文里携带 t_1 的估计值,为了精准计算,Follow_Up 报文携带 Sync 报文准确的发送时间 t_1 ; t_2 是 Slave 收到 Sync 报文的时间点; t_3 是 Delay_Req 报文从 Slave 发出的时间点; t_4 是 Master 收到 Delay_Req 报文的时间点,通过 Delay_Resp 报文发回给 Slave。

利用时间戳信息 t_1 、 t_2 、 t_3 、 t_4 通过式(1)计算传输路径的平均时延 Delay。

$$\text{Delay} = [t_2 - t_1 + t_4 - t_3] / 2 \quad (1)$$

计算出时延值 Delay 之后,通过式(2)从时钟可以确定出和主时钟之间的时间偏移量 Offset。

$$\text{Offset} = t_2 - t_1 - \text{Delay} = [(t_2 - t_1) - (t_4 - t_3)] / 2 \quad (2)$$

则 Offset 为从时钟与主时钟之间的偏移量,根据 Offset 来对从时钟进行修正。

2 时钟同步硬件设计

2.1 硬件总体设计

PTP 协议是通过指定的 PTP 报文获取高精度的时间戳,并通过时间戳减少主从时钟误差以提高时间同步精度。如图 2 所示,存在 3 种不同的时间戳获取路径。与在数据链路层的介质访问控制(media access control,MAC)或网络驱动层获取时间戳相比较,本文设计中获取物理层(physical layer,PHY)中的时间戳可以使其尽可能接近传输接口,选取更短的路径以减少传输时间延迟并提供了更高的准确性^[15]。

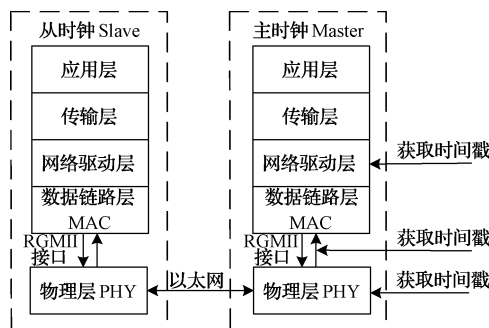


图2 时间戳获取示意图

本文设计选用先楦半导体研发的32位双核微控制器HPM6750作为主控芯片,选择瑞昱公司生产研发的RTL8211FS(I)-VS作为以太网收发器。HPM6750具有两个以太网控制器,支持精简媒体独立接口(reduced media independant interface,RMII)和精简千兆媒体独立接口(reduced gigabit media independant interface, RG-MII)接口以及IEEE 1588标准定义的以太网帧时间戳,具有丰富的板上资源用于功能拓展;RTL8211FS(I)-VS为基于IEEE 1588标准的PTP协议的高精度时钟同步提供了物理层时间戳支持。

本文设计采用模块化设计思想,将整体分为核心板模块和功能板模块,以便于功能开发与移植。其整体框图如图3所示,其硬件平台实物如图4所示。核心板模块搭建了主控芯片的最小系统,并通过板间连接器将主控芯片的片上资源引出。作为主控芯片的微控制器HPM6750是由先楦半导体研发的一款高性能高实时通用处理器,采用双内核架构,单核运行主频高达816 MHz,支持双精度浮点运算及强大的数字信号处理器(digital signal processor, DSP)扩展并拥有丰富外设接口,利用其双核架构,一个内核用于支持各种执行功能的组件和正常的应用程序代码,另一个内核专门用于处理PTP协议栈,提高实时性。其中支持PTP协议的内核负责提供以太网外设控制器和与以太网物理层芯片物理连接的RGMII接口,并用于运行

关于PTP协议的相关算法和报文的发送接收操作;功能板用于将引出的片上资源进行配置和设计。本次设计的以太网通信功能板模块选用RTL8211FS(I)-VS作为以太网物理层芯片在PHY层以硬件形式获取时间戳,降低网络传输过程中的路径延时,以提高时间精度。

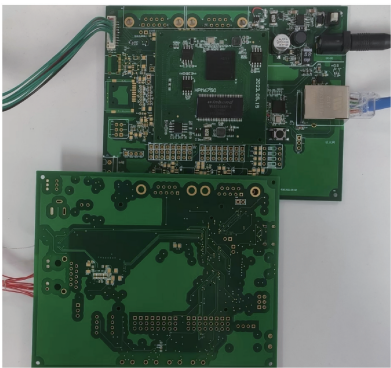


图4 硬件平台实物

2.2 以太网模块设计

RTL8211FS(I)-VS是由瑞昱公司研发的以太网物理层收发器,可支持基于IEEE 1588标准的PTP协议,嵌入了硬件辅助的时间戳插入功能,它通过硬件功能在物理层将接收或插入时间戳,减少链路延时,提高主从时钟同步精度。

对于RTL8211FS(I)-VS的外围硬件电路,RTL8211FS(I)-VS通过电源模块提供的3.3 V作为驱动电源。由外部晶振提供25 MHz基准时钟信号。RTL-8211FS(I)-VS与HPM6750之间采用RGMII接口进行连接,RGMII接口作为千兆媒体独立接口(gigabit media independant interface,GMII)的简化版本,采用4 bit数据接口代替GMII的8 bit数据接口,降低电路成本,减少使用接口^[16]。RGMII的工作时钟为2.5 MHz/25 MHz/125 MHz,采用双速率模式,TXD[3:0]和RXD[3:0]可以在TX_CLK/RX_CLK上升沿和下降沿同时传输数据,传输速率可达1 000 Mbps。其硬件配置如表2所示。

表2 RTL8211FS(I)-VS的硬件配置

引脚名称	配置功能	配置结果
PHYAD[2:0]	PHY地址配置	0×001
RXDLY	接收锁存延时	延时2 ns
CFG_LDO[1:0]	RGMII接口电平选择	3.3 V
CFG_MODE[2:0]	操作模式配置	UTP-RGMII

其外围硬件电路如图5所示。RTL8211FS(I)-VS通过符合IEEE802.3标准的4对收发器接口MDIP_x/MDI-N_x以125 MBaud/s的速度进行差分传输。通过安装RJ-45连接器以UTP电缆实现以太网通信。

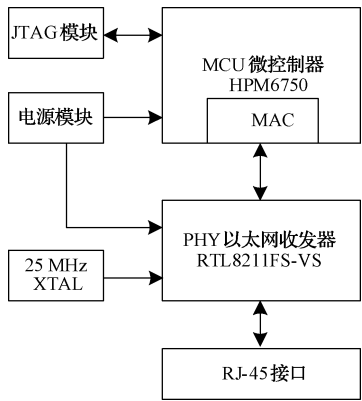


图3 时间同步系统硬件框图

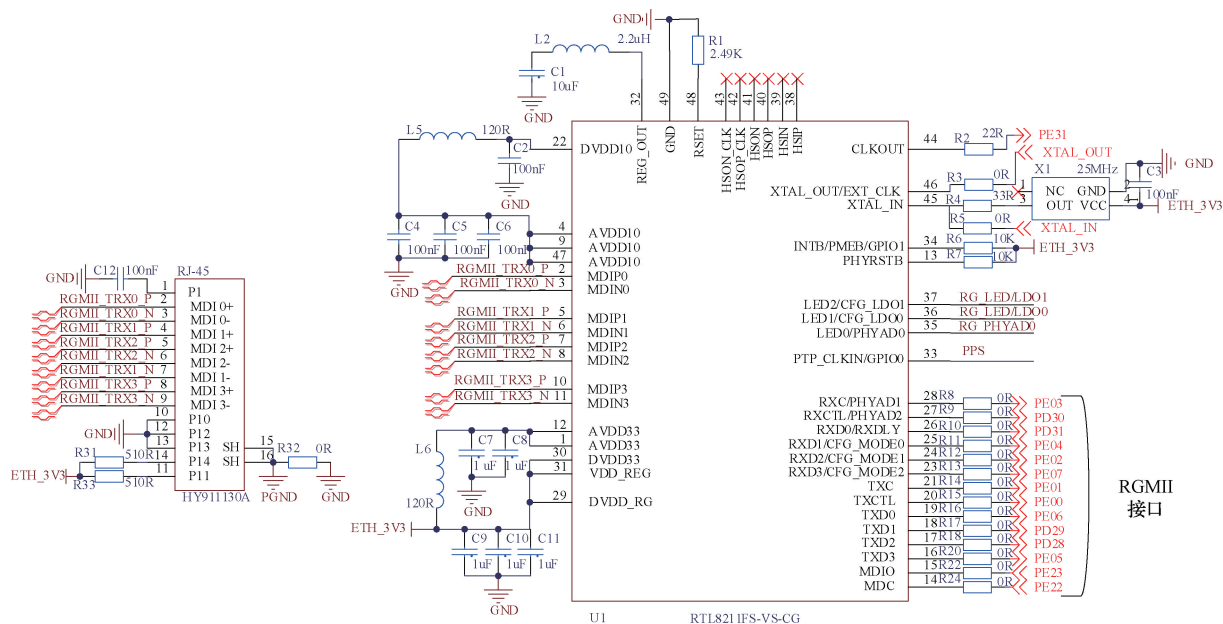


图 5 RTL8211FS(I)-VS 外围电路

3 时钟同步软件设计

3.1 RT-thread 实时操作系统的移植

RT-thread 实时操作系统是一款纯国产开源的集实时操作系统内核、文件系统、网络框架、设备框架等较为完整的中间件组件,具备低功耗、安全、通信协议支持和云端连接等能力的操作系统^[17]。可实现多线程操作,支持基于优先级调度和时间片轮转调度共存的多任务调度。具有资源占用极低,超低功耗设计;跨平台、芯片支持广泛,已经覆盖当前应用中的主流体系架构等优点。目前 RT-thread 实时操作系统已配置基于 HPM6750 开发板的支持包和工具链,大大缩短了开发周期。

本文将 RT-thread 实时操作系统移植到主控芯片 HPM6750,在 RT-thread 实时操作系统下进行开发。其步骤如下:首先,修改时钟参数等,实现时钟驱动及中断控制器驱动,完善中断管理;其次,修改相关配置文件,实现串口和 GPIO 驱动。最后,初始化外置同步动态随机存储器 (synchronous dynamic random access memory, SDRAM),进行内存管理。

3.2 基于 RT-Thread 操作系统的多线程实现

本文以基于双内核的先焐半导体微控制器 HPM6750 作为主控芯片,以 RTL8211FS(I)-VS 作为以太网收发器,在 Rt-thread 操作系统环境下运行程序。其程序流程图如图 6 所示。

主程序流程主要包括操作系统初始化和 PTP 功能实现两部分。操作系统初始化分为 4 个部分:1)初始化 HPM6750 的硬件及外设;2)初始化系统内核对象,如定时器、调度器、信号;3)创建 main 线程,初始化该线程中各模块;4)初始化 Timer 线程、Idle 线程,并启动调度器。

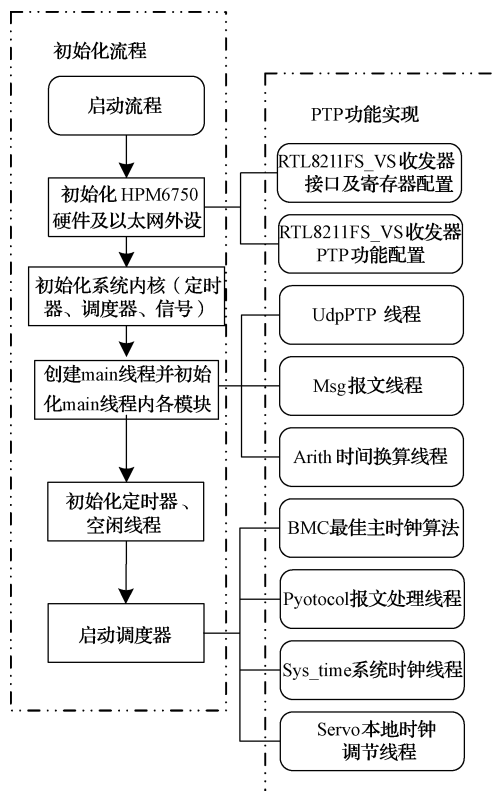


图 6 多线程实现流程

HPM6750 硬件初始化和其外设初始化主要是对 RTL8211FS_VS 以太网收发器芯片的配置与初始化,包括配置通信系统控制器 CONCTL 寄存器,设置 PHY 模式为 RGMII 功能;时钟设置为外部时钟输入;通过 MDIO 配置 PHY 的属性、相关定时器初始化、以太网工作模式、

时间戳功能配置、使能时钟配置、PTP 触发配置等。

对于 PTP 协议的实现主要依靠报文通信,使用 UdpPTP 线程和 Msg 报文线程创建基于 UDP 协议的各类报文结构体定义和解析。在 RT-Thread 操作系统内核初始化后,启动 Pyotocol 报文处理线程,以 UDP 协议格式传输包含各类报文的数据包,发送 Announce 报文,执行最佳主时钟 BMC 算法,选取最佳外部主时钟并生成 portDS 端口状态数据集。在确定主时钟后,由主时钟启动 Pyotocol 报文处理线程,每隔 1 s 时间发送 Announce 报文和 Sync 报文,从时钟在收到 Sync 报文后启动 Pyotocol 报文处理线程发送 Delay Request 报文。RTL8211FS(I)-VS 集成的 PTP 硬件功能精确地在 Tx/Rx 路径上标记每个 PTP 数据包的时间,修改其时间戳域。RTL8211FS(I)-VS 的 PTP 数据包解析器持续监控发送/接收数据包数据,以检测 PTP 事件消息。在检测到 PTP 事件消息后,RTL8211FS(I)-VS 将捕获特定的发送/接收时间戳,并通过 PTP_TRX_TS 寄存器将其提供给时间戳模块,时间戳模块收集到时间戳信息后,将该信息打包进入 Delay Reply 报文中并发送给从时钟。在 PTP 协议报文通信过程中,定义一个名为 ptpd_Periodic_Handle 的函数,用于循环处理各类报文消息并获取时间戳信息。使用 toState 函数分析报文信息并根据给定的状态将 PTP 时钟对象转换为相对应的端口状态;使用 doState 函数进行 PTP 时钟的主从状态转换和事件处理。

通过 Sys_time 系统时钟线程负责计算更新出本地时间与 PTP 主时钟时间的系统时钟偏差和链路延时,并由 Servo 本地时钟调节线程通过配置 PTP_CLK_CFG 寄存器的 Bit[3:1]选择直写、步长调整和速率调整三种方式对本地 PTP 时钟进行本地时钟偏差修正和频率补偿,从而让从时钟同步于主时钟。

4 时钟同步精度测试及误差分析

通过测量或计算相同时间触发的主时钟与从时钟之间的时间差(即偏移量),可以确定时钟同步精度^[18]。选用两块相同设计的时间同步系统分别作为主时钟和从时钟,主从时钟频率设置为 100 MHz。PTP 协议的时钟精确同步功能需要在网络中实现,因此使用 10 m 网线直接连接板子上的 RJ45 端口进行 100 Mbps 网络通信。该时间同步系统使用异步串行通信接口与电脑相连。其测试平台如图 7 所示。

为验证该设计的有效性,配置以太网收发器 RTL8211FS(I)-VS 的 PTP_CTL 寄存器来禁用以太网收发器的 PTP 功能而保留以太网通信功能,微控制器 HPM6750 本身支持 IEEE 1588 标准定义的以太网帧时间戳功能,可以在 MAC 层获取时间戳以运行 PTP 协议,其他相关配置设置相同,与本设计在 PHY 层获取时间戳进行对比。

在测试中,该时间同步系统运行 PTP 协议,由于 Sys_

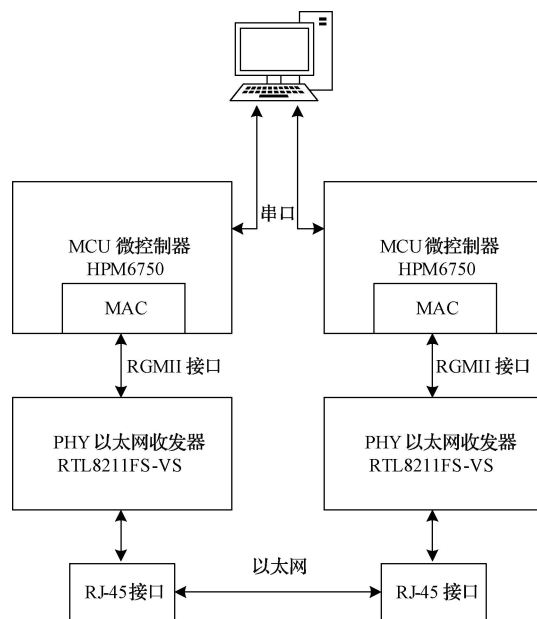


图 7 时间同步精度测试平台

time 系统时钟线程负责计算更新本地时间与 PTP 主时钟时间的系统时钟偏差,每隔 1 s 读取 Sys_time 系统时钟线程的时钟偏差信息并通过串口打印线程输出到电脑端的串口助手显示记录。

将串口助手记录的数据进行整理分析。作为从时钟在连续运行 1 000 s 内的主从时钟的时钟偏移量如图 8 所示。其中,图 8(a)为在 MAC 层获取时间戳时的主从时钟偏移量,在同步初期,时钟偏差较大,时间抖动较大,经过调整后,时钟趋于稳定,最终时钟精确在 $\pm 10 \mu\text{s}$ 以

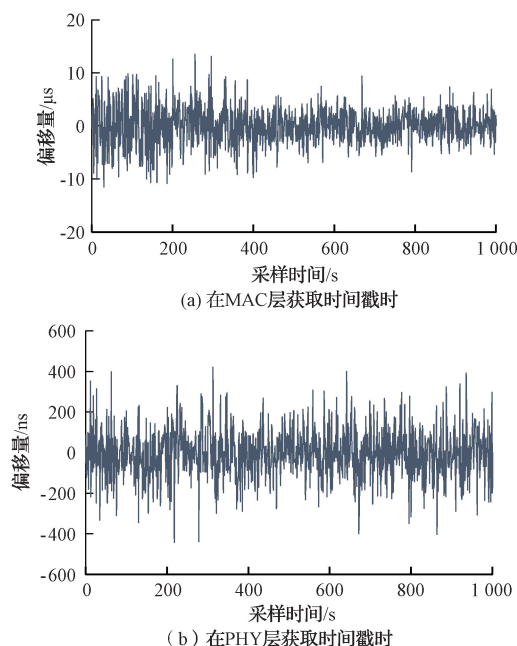


图 8 1 000 s 内时钟偏差曲线

内;图8(b)为设计选用的在PHY层获取时间戳时主从时钟偏差量,存在时钟抖动,但整体时钟精度较为稳定,总体来看,时钟的偏移量在 ± 350 ns之间。图9所示时间偏差分布柱状图是根据图8(b)的PTP时钟偏差量得到,其总体样本数量为1 000个,可以清晰观察到其时钟偏差主要分布在 ± 250 ns的范围内,且分布较为集中。结合图8(a)、(b)和图9可知,在MAC层获取时间戳时的时间偏移量约为在PHY层获取时间戳时的时间偏移量的4倍,因此,设计选用PHY层获取时间戳时的时间同步精度有了较大的提升,且时间抖动整体较为稳定,整个时间同步系统的时间同步精度达 ± 250 ns以内,符合预期目标。

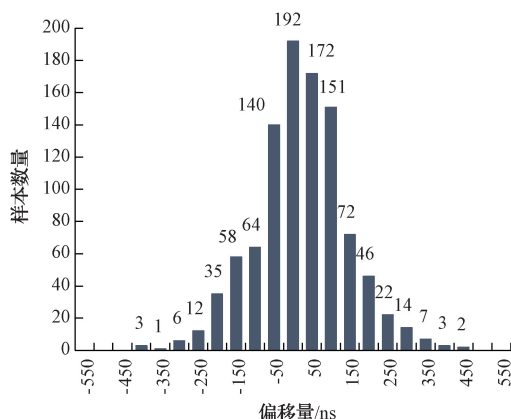


图9 时钟偏差分布柱状图

通过测试结果可知,时间戳的获取路径不同,加剧了PTP报文在通信过程中产生不确定的传输时间延迟,从而对时间同步精度产生较大的影响。同时以太网通信过程中可能出现的通信异常现象和PTP从时钟的时钟调节方法会导致PTP时间同步过程中出现突兀的时钟抖动现象。整个系统中作为参考时钟的主时钟是由外部晶振提供的,随着时间和环境变化,不同晶振的频率漂移也是造成时间同步偏差的主要误差来源。因此,接下来的工作将采用精度更高的温补晶振、优化以太网通信和时钟调节算法来提高时间同步精度。

5 结 论

针对智能采集终端对于高精度时间同步的需求,本文设计了基于国产芯片HPM6750和以太网收发器RTL8211FS(D)-VS的时间同步系统,将RT-thread实时操作系统移植到该系统上,在该操作系统下完成对IEEE 1588协议的研究与实现,且时钟偏差稳定在 ± 250 ns以内,达到了亚微秒级时间精度,同时分析了造成时间同步误差的原因以确定下一步的改进措施;利用该型国产微控制器的双核架构和丰富的板上资源,一个核用于实现IEEE 1588协议,另一个核可在亚微秒级时间精度的基础上进行各种功能扩展或用于智能采集终端的设计。该

硬件平台在纯国产化器件选型与设计的基础上,可用于实现各种时间同步精度要求较高的任务需求,具有可扩展性、可移植性、开发周期短、体积小、成本低等优点,可应用于物联网、分布式测控系统和工业通信与控制等领域。

参 考 文 献

- [1] 黄愿,刘学. 列车运行控制系统车载设备PHM实施方案[J]. 铁路计算机应用, 2023, 32(12): 38-46.
- [2] 张继海,董绍武,袁海波,等. 北斗三号非差组合载波相位时间比对性能分析[J]. 仪器仪表学报, 2021, 42(11): 45-53.
- [3] 方勇. 基于北斗/GPS的多功能时钟终端设计[D]. 大连:大连理工大学, 2018.
- [4] 程艺. CAFe机器保护系统关键技术研究[D]. 北京:中国科学院大学(中国科学院近代物理研究所), 2021.
- [5] 杨栋翔. 用电信息采集终端的时间同步方法研究[D]. 重庆:重庆大学, 2019.
- [6] 卢继哲,巫钟兴,阿辽沙·叶,等. 基于NTP协议的用电信息采集系统时间同步研究[J]. 电测与仪表, 2018, 55(16): 89-93.
- [7] 王凡,戴鹏,刘俊博,等. 高速综合检测列车的高精度时钟同步技术研究[J/OL]. 铁道标准设计. <https://doi.org/10.13238/j.issn.10042954.202304250002>.
- [8] 陈永,詹芝贤,蒋丰源. 基于卡尔曼滤波的高速铁路时间同步网时间补偿[J]. 铁道学报, 2023, 45(7): 81-91.
- [9] 陶稳静,陆阳,卫星,等. 基于PTPd2的精密时钟同步软件实现方法[J]. 计算机工程, 2019, 45(3): 47-53, 59.
- [10] 程铁栋,陶征亮,易其文,等. 基于滑模控制的IEEE1588时钟同步算法研究[J]. 电子测量与仪器学报, 2021, 35(7): 178-184.
- [11] 程顺岭,李常贤,赵科. 基于PTP协议的列车通信网络时间同步优化研究[J]. 电子测量技术, 2022, 45(18): 91-98.
- [12] 褚豆豆. 高精度时钟同步分布式测振系统设计与实现[D]. 成都:电子科技大学, 2021.
- [13] IEEE1588, Standard for a precision clock synchronization protocol for networked measurement and control systems[S]. IEEE1588-2008 Standard, 2008.
- [14] KHAN M A, HAYES B P. IEEE 1588 time synchronization in power distribution system applications: Timestamping and accuracy requirements[J]. IEEE Systems Journal, 2023, 17(2): 2007-2017.
- [15] 陶征亮. 基于IEEE1588协议的高精度时钟同步技术

- 研究[D]. 赣州:江西理工大学,2022.
- [16] 韩冰. 基于千兆以太网的接口转换模块的设计与实现[D]. 太原:中北大学,2022.
- [17] 马后权,施华君. 实时操作系统 RT-Thread Smart 在 STM32MP1 上的移植 [J]. 单片机与嵌入式系统应用,2021,21(8):14-18.
- [18] 徐顾钰,李岩松,胡杰祥,等. 基于 RBF-PID 的互感器校验主从时钟误差修正算法[J]. 电子测量与仪器学报,2023,37(11):152-160.

作者简介

高中淦,硕士研究生,主要研究方向为动态测试、嵌入式开发。

E-mail:2692611075@qq.com

岳凤英,博士,副教授,主要研究方向为导航、制导与控制等。

E-mail:303979057 @qq.com