

DOI:10.19651/j.cnki.emt.2519525

基于全国产芯片的仪表着陆系统信号发射单元研制^{*}张 强^{1,2} 孙闻远² 田才艳^{2,3}(1. 中国民用航空局飞行技术与飞行安全重点实验室 德阳 618307; 2. 中国民用航空飞行学院空中交通管理学院 成都 641419;
3. 中国民用航空飞行学院广汉分院 广汉 618300)

摘 要: 针对国产仪表着陆系统关键元器件依赖进口导致的供应链安全风险与技术瓶颈问题,提出了一种基于全国产芯片的仪表着陆系统(ILS)信号发射单元设计方案。该设计采用国产 FPGA 与 DDS 技术,实现 90、150 Hz 单音信号以及 1 020 Hz 的 Morse 码识别信号的高精度生成;通过国产 DAC 完成基带信号数模转换,结合频率源器件生成的射频载波,采用 I/Q 调制架构实现 CSB/SBO 信号合成;最终经组合数字衰减器与高线性功放完成功率动态调控。最后根据多环境测试并与国外主流设备进行对比分析,表明其技术指标符合 ICAO Annex10 要求。初步实现了 ILS 信号发射单元从 FPGA 至射频前端的全链路国产化方案探索,为航空导航装备自主可控的技术路径提供了实践参考。

关键词: 仪表着陆系统;信号处理;IQ 调制;FPGA

中图分类号: TN832 **文献标识码:** A **国家标准学科分类代码:** 510.1050

Development of a signal transmitting unit for instrument landing
system based on all-domestic chipsetZhang Qiang^{1,2} Sun Wenyuan² Tian Caiyan^{2,3}(1. Civil Aviation Key Laboratory of Flight Technology and Flight Safety, Deyang 618307, China;
2. College of Air Traffic Management, Civil Aviation Flight University of China, Chengdu 641419, China;
3. Civil Aviation Flight University Guanghan Branch, Guanghan 618300, China)

Abstract: Aiming at the supply chain security risks and technical bottlenecks caused by the import of key components of domestic instrument landing system (ILS), this paper proposes a design scheme of ILS signal transmitting unit based on all-domestic chips. The design adopts domestic FPGA and DDS technology to realize the high-precision generation of 90, 150 Hz single tone signals and 1 020 Hz Morse code identification signals. Digital-to-analog conversion of baseband signal is completed by domestic DAC, and CSB/SBO signal synthesis is realized by I/Q modulation architecture combined with RF carrier generated by frequency source devices. The power dynamic regulation is completed by combining digital attenuator and high linear power amplifier. Finally, according to the multi-environment test and comparative analysis with foreign mainstream equipment, it shows that its technical indicators meet the requirements of ICAO Annex10. In this study, the full-link localization scheme of ILS signal transmitting unit from FPGA to RF front-end is initially realized, which provides practical reference for the autonomous and controllable technical path of aviation navigation equipment.

Keywords: instrument landing system; signal processing; IQ modulation; FPGA

0 引 言

仪表着陆系统(instrument landing system, ILS)作为现代民用航空安全运行的核心保障设施之一,是保障飞机

安全着陆的关键导航设备。据统计,在全球范围内约有 53% 的重大航空事故都发生在进近着陆阶段^[1]。仪表着陆系统信号发射单元是仪表着陆系统的核心前端设施,承担着生成、调制高精度的航向道和下滑道引导信号的关键任

收稿日期:2025-08-04

^{*} 基金项目:中央高校基本科研业务费专项资金/中国民用航空局飞行技术与飞行安全重点实验室项目(FZ2025ZX31)、中国民航教育人才类项目(MHJY2025010)资助

务^[2],其性能直接决定了整个系统的引导精度与可靠性^[3]。仪表着陆系统最早由美国提出,由于我国航空领域对于自主可控技术的迫切需求,推进仪表着陆系统等重要空管装备的国产化已经成为实现科技强国、民航强国的必然趋势。然而据调查,目前国产仪表着陆系统关键元器件的国产化率较低,核心芯片等部件大量依赖进口,存在潜在的供应链风险与技术安全挑战。

因此,本研究设计并实现了一种基于全国产芯片的仪表着陆系统信号发射单元。在技术层面,常规仪表着陆系统的基带信号通过模拟电路合成,这种方式调制度差的精度低且电路复杂,本文引入直接数字频率合成技术(direct digital synthesizer, DDS)与可编程逻辑器件(field programmable gate array, FPGA)并行数字处理^[4],调制分辨率更高、切换速度更快,并利用 FPGA 的流水并行优势^[5],实现对多路基带信号的实时叠加与饱和处理^[6]。在射频调制环节,使用 IQ 正交调制将基带信号调制到射频载波上。正交调制一般主要应用于数字电路,本设计在模拟电路上使用可以通过改变信号幅度来实现对相位的控制,这种方法精度更高,抗干扰能力更强并且可重复性优异^[7]。基于上述技术路径,在保障性能的同时为实现自主可控提供了实践基础。

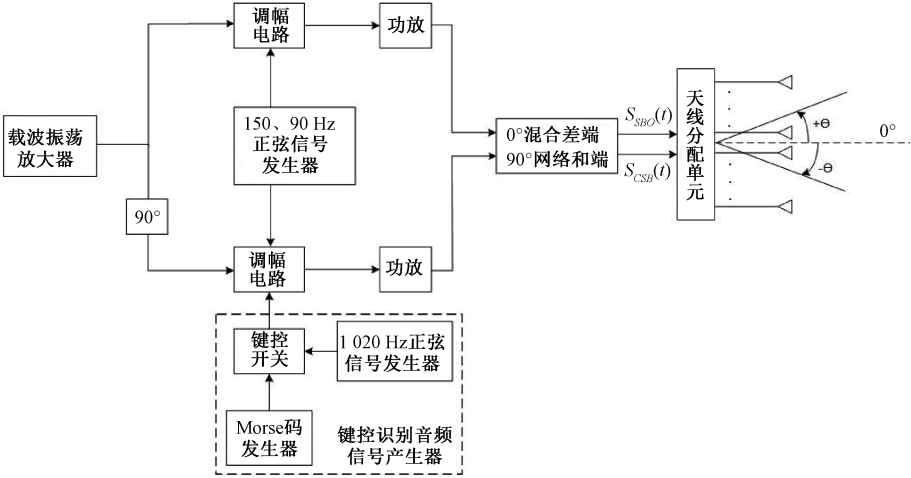


图 2 仪表着陆系统信号原理

Fig. 2 Diagram of instrument landing system signal

首先,载波振荡放大器输出载波信号后,其中一路经过 90°的相位移,分别和 90 和 150 Hz 的正弦信号相乘输出调制幅度信号。其和信号为载波加边带信号(carrier with side-bands, CSB),其差信号为纯边带信号(side-bands only, SBO)。在本研究中使用 I/Q 调制,其数学模型如图 3 所示。

CSB 信号为通过和端形成的载波加边带波信号,CSB 信号的基带 I 路信号直接对载波进行调制,Q 路信号对经过正交相移的载波进行调制,且 CSB 通道中的 I 信号与 Q 信号相同,基带 I 路和 Q 路信号公式为:

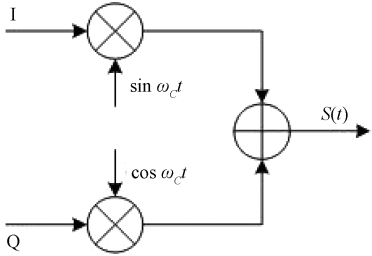


图 3 I/Q 调制数学模型

Fig. 3 Mathematical model of I/Q modulation

1 仪表着陆系统概述及国产化替代需求

1.1 仪表着陆系统概述

仪表着陆系统是我国民航机场目前唯一的最后精密进近着陆引导系统,又被称之为盲降系统。如图 1 所示,仪表着陆系统的组成主要包括:航向信标台(localizer, LOC)、下滑信标台(glide slope, GS)以及指点信标台(marker beacon, MB)。

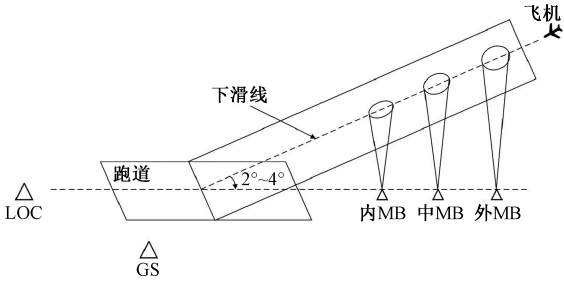


图 1 仪表着陆系统的组成

Fig. 1 Composition of instrument landing system

航向信标用来指示飞机的水平方向,下滑信标用来指示飞机的垂直方向,而两者在信号发射单元上基本一致,而且在实际使用过程中,在调整参数以及接线后可以互换。如图 2 所示,为仪表着陆系统信号形成的基本原理图。

$$I_{CSB} = Q_{CSB} = E_C(1 + m_{90}\sin\Omega_{90}t + m_{150}\sin\Omega_{150}t)$$

(1)

其中, E_C 为信号的振幅, Ω_{150} 为 150 Hz 角频率, Ω_{90} 为 90 Hz 角频率, m_{90} 和 m_{150} 为调幅信号的调制幅度, I 通道载波为:

$$i(t) = \sin\omega_c t$$

(2)

Q 通道载波为:

$$q(t) = \sin(\omega_c t - 90^\circ) = \cos\omega_c t$$

(3)

合成的 CSB 信号为:

$$S_{CSB}(t) = I_{CSB} \times i(t) + Q_{CSB} \times q(t) =$$
$$\sqrt{I_{CSB}^2 + Q_{CSB}^2} \sin(\omega_c t + \arctan \frac{Q_{CSB}}{I_{CSB}}) = I_{CSB} \times$$
$$\sqrt{2} \sin(\omega_c t + 45^\circ)$$

(4)

其中, ω_c 为载波信号的频率。

SBO 信号为通过差端形成的纯边带波信号, 与 CSB 信号不同的是, 其 I 路信号与 Q 路信号的幅度不同, 因此 SBO 信号的基带 I 路信号为:

$$I_{SBO} = E_I(m_{150}\sin\Omega_{150}t - m_{90}\sin\Omega_{90}t)$$

(5)

基带 Q 路信号为:

$$Q_{SBO} = E_Q(m_{150}\sin\Omega_{150}t - m_{90}\sin\Omega_{90}t)$$

(6)

其中, E_I 为 I 路信号的振幅, E_Q 为 Q 路信号的振幅。I 信号直接对载波进行调制, Q 信号对经过正交相移的载波进行调制, 因此, 合成的 SBO 信号为:

$$S_{SBO}(t) = I_{SBO} \times i(t) + Q_{SBO} \times q(t) =$$
$$\sqrt{I_{CSB}^2 + Q_{CSB}^2} \sin(\omega_c t + \arctan \frac{E_Q}{E_I})$$

(7)

改变 E_I 和 E_Q 的参数大小, 使得 SBO 信号的 I 信号和 Q 信号产生幅度差, 同时也会改变 SBO 的相位, I/Q 调制就是通过这种方式实现相位调整的目的。

识别信号用于发送可键控的 1 020 Hz 摩斯识别码, 其数学模型可以表达为:

$$S_{Morse}(t) = dep_{Morse}(t)\cos(\omega_c t)$$

(8)

其中, $dep_{Morse}(t)$ 为识别信号的调制度。

在 CSB 和 SBO 信号中, 航向信标的 90 与 150 Hz 额定调制度为 20%, 下滑信标的 90 与 150 Hz 额定调制度为 40%。CSB 信号经由阵列天线向空中发送同相位信号, 而 SBO 信号经由阵列天线向天空中发送的信号在航道中心线两侧有 180°的相位差。据分析, 航线面可以等效为左右两侧分别被 150 与 90 Hz 调幅的载波组成。因此在通过比较 90 与 150 Hz 调制信号的调制度差(difference in depth of modulation, DDM), 便可判断飞机偏离中心线的程度。设两信号分别对载波的调制度为 M_{90} 和 M_{150} , 则调制度差为:

$$DDM = M_{90} - M_{150}$$

(9)

1.2 国产化替代需求

据统计, 在全球有 90% 以上的民用机场配备了仪表着陆系统。伴随着我国民航业的迅速发展以及我国航空领

域对于自主可控技术的迫切需求, 推进仪表着陆系统的国产化已成为国家战略层面的重要任务。目前, 国内的一些研发企业已经开始了系统性的研发与创新, 主要的厂家与进度如表 1 所示。

表 1 国内仪表着陆系统研发厂家及其设备

Table 1 Domestic instrument landing system research and development manufacturers and their equipment

研发厂家	设备型号	国产化进度
天津七六四通信号导航技术有限公司	ILS900 型仪表着陆系统	已获得民航取证
四川九洲空管科技有限责任公司	JZILS2000 型仪表着陆系统	正在取证过程中
中国电子科技集团公司第二十研究所	具体型号尚未公开	具体进度尚未公开
珠海铭远航空科技有限公司	ILS520 型仪表着陆系统	计划进行取证

仪表着陆系统的国产化是我国 23 类空管通信、导航和监视设备国产化取证征程中最后一个挑战, 当前仪表着陆系统正处于实现完全国产化的关键时期, 但仍面临诸多亟待攻克的技术难题, 目前最突出的问题就是关键器件的国产化率仍然较低。然而, 国产化并非简单的器件替换, 其核心挑战在于国产芯片在高端性能、长期稳定性以及一致性等方面与国际顶尖水平仍存在差距。比如在性能上, 国产 FPGA^[8]的可用逻辑资源、最高时钟频率、配套软件工具的易用性等方面, 相较于 Xilinx、Intel 等公司仍有距离; 在稳定性上, 部分国产芯片在极端温度、长时间连续运行状态下的表现有待进一步验证, 尤其在涉及航空安全的高可靠性场景中, 其可靠性指标的要求更为严苛; 此外, 在通用一致性上, 国内芯片制造工艺的波动可能导致不同芯片在关键参数上存在差异, 这些都为工业应用带来了挑战。

目前, 国产仪表着陆系统并未全面的进入市场, 大多数的大型枢纽机场使用的仍是进口设备。通过国产关键元器件来替代国外关键元器件, 彻底实现国产化并在技术上完成创新, 不仅是挑战, 更是仪表着陆系统国产化的机遇所在^[9]。国外主流仪表着陆系统生产商, 产品遍布全球, 供应链全球化, 设备稳定可靠, 但是由于市场应用广泛, 设备的升级迭代周期缓慢, 设备全面升级成本很高。此时, 加强国产仪表着陆系统的创新能力, 正是实现从跟随模仿到创新引领的关键阶段。

1.3 国产化替代原则

仪表着陆系统的国产化研发标准需遵循国际标准刚性约束, 因此, 以下为本研究应该符合的主要技术要求包括:

1) 航向射频载波的可调频率范围为 108~111.975 MHz, 下滑射频载波的可调频率范围为 328.6~335.4 MHz, 且

- 频率容差 $\leq 2\times 10^{-5}$;
- 2)航向 90 和 150 Hz 单音调制的射频载波的额定调制度各为 20%,下滑 90 和 150 Hz 单音调制的射频载波的额定调制度各为 40%,且其调制度的误差在 $\pm 0.1\%$,稳定度要在 $\pm 2\%$;
- 3)CSB 和 SBO 信号调制度可调,且调制稳定度优于 $\pm 0.5\%$;
- 4)输出功率应可调,CSB 和 SBO 信号的功率稳定性均优于 5%;
- 5)发送识别信号的次数 ≥ 6 次/min,用作识别信号的单音调制频率为 $1\,020\pm 50$ Hz,且调制度在 5%~15%之间可调。

1.4 国产化替代调研

仪表着陆系统发射单元设备所使用的核心芯片主要包括 FPGA,数模转换芯片(digital to analog converter,DAC),频率综合器(frequency synthesizer,FS),晶体振荡器(crystal oscillator,OS),混频器(radio frequency mixer,RF Mixer),衰减器(attenuator,ATT),嵌入式单片机(microcontroller unit,MCU)等,国产化替代调研如表 2 所示。

表 2 国产化替代调研		
Table 2 Research on localization substitution		
类别	国外厂商	国内厂商
MCU	ST,NXP	兆易创新、乐鑫科技等
FPGA	Xilinx,Intel	紫光同创、高云、安路科技等
OS	EPSON,NDK	泰晶科技、惠伦晶体等
FS	ADI,TI	盛铂科技、国瑞科技、西南集成等
RF Mixer	Mini-Circuits	汇川科技、中电科集团等
DAC	ADI,TI	成都华微、华为海思、康迈微等
ATT	Mini-Circuits、MACOM	深圳亚力盛、天亚通科技等

根据调研结果,国产芯片为实现国产化提供了可能性,但实际选用过程仍旧存在挑战。例如,国产 FPGA 在处理复杂算法时的时序收敛能力相较于进口高端芯片略显不足,这要求本研究在设计阶段必须进行更精细的资源优化和功耗管理^[10]。其次,生态体系薄弱也是关键制约,国产芯片的集成开发环境(integrated development environment,IDE)、可用的知识产权核(intellectual property core,IP Core)以及技术支持资源远不如进口芯片丰富,极大增加了开发难度和时间成本。最后,可靠性验证数据不充分是航空领域应用的最大隐患,进口芯片通常能提供完备的车规级或工业级认证数据,而国产芯片在这方面刚刚起步,关键可靠性数据匮乏,需通过大量自主测试来验证和建立信心。因此,本研究在充分认知这些难点的基础上,通过系统性的架构设计和深入的调试优化,在满足性能指标的同时,确保系统的可靠与稳定,为航空导

航装备自主可控的技术路径提供实践参考。

2 基于全国产芯片的 ILS 信号发射单元的硬件设计

基于全国产芯片的仪表着陆系统信号发射单元的总架构包括:控制模块、基带生成模块、射频生成模块、I/Q 调制模块、功率控制模块。实现原理如图 4 所示。

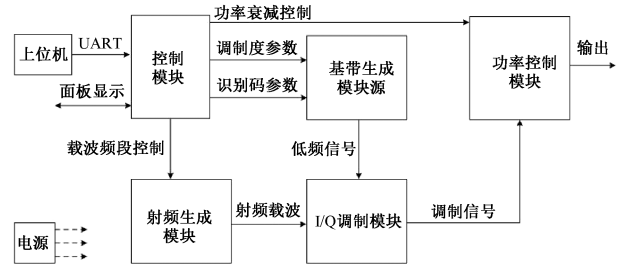


图 4 基于全国产芯片的 ILS 信号发射单元总体架构

Fig. 4 Overall architecture of ILS signal transmitting unit based on fully domestic chip

2.1 控制模块

本控制模块承担着命令解析、信号下发以及各功能子板的运行协调的功能。其硬件组成如图 5 所示。

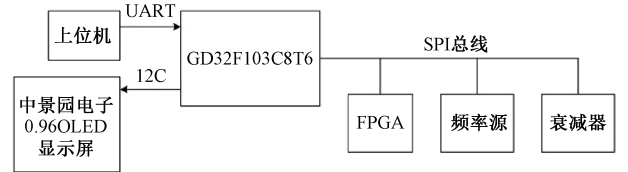


图 5 控制模块硬件组成

Fig. 5 Hardware composition of control module

控制模块的主控芯片为兆易创新的 GD32F103C8T6,采用 ARM Cortex-M3 内核。此模块旨在对不同厂商、不同时序特性的国产芯片进行稳定、精确的协同控制。此模块通过 UART 串口接收由上位机发送的参数数据,并通过 I2C 协议驱动 OLED 屏,实时显示此仪表着陆系统信号发射单元的各个参数,这里的显示屏显示参数主要是方便后续调试。基带生成模块的 FPGA、射频生成模块的频率源以及功率控制模块的数字衰减器均挂载在 SPI 总线上。为解决潜在的总线竞争与信号完整性问题,在软件层面设计了严格的通信协议与应答握手机制,并在硬件上为关键控制信号线设计了去耦电容。通过这些措施,实现了对基带调制度、射频频率与输出功率的可靠控制与状态监控,为系统的高精度运行提供了基础保障。

2.2 基带生成模块

基带生成模块主要完成 90 和 150 Hz 的单音信号与 1 020 Hz 的 Morse 码识别信号的高精度数字合成,并通过调制度计算生成 CSB 与 SBO 基带信号,最终送入 DAC 数模转换后进入 I/Q 调制模块。架构如图 6 所示。

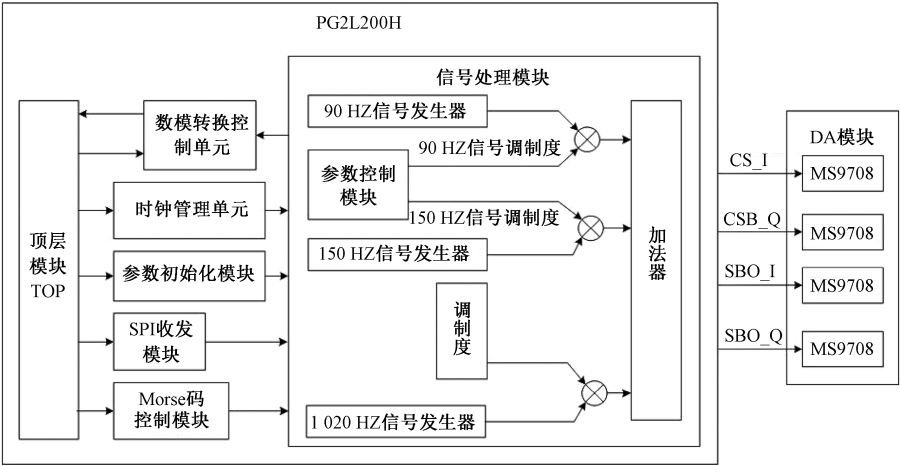


图 6 基带生成模块硬件组成

Fig. 6 Hardware composition of baseband generation module

此模块需生成高精度、低失真基带信号,且要求其具有较高的抗干扰能力。因此,本模块 FPGA 选择紫光同创的 PG2L200H 核心板,DAC 选择瑞盟科技的 MS9708。PG2L200H 是紫光同创推出的一款性能优异的 FPGA,内部具有 239 700 个逻辑单元,740 个算术处理模块,14 940 Kbit 的 BRAM 大容量存储模块。满足音频信号生成时大量的波形表存储以及调制度控制时的大量计算。选片综合考虑了标准对于调制度误差以及调制度精准度等指标,利用 FPGA 处理时序信号以及高速计算的优势,并采取针对性措施:1)充分利用该 FPGA 的大容量 BRAM 存储资源,构建了高分辨率正弦波查找表,显著降低了 DDS 波形的量化误差^[11];2)采用优化的数字滤波器算法对 DDS 输出进行预处理,以补偿国产 DAC 在动态性能上的微小不足^[12]。通过这些设计,成功实现了国产芯片在超低频率、高精度信号生成方面的性能约束,生成的 90/150 Hz 单音信号频率容差优于 $\pm 1\%$,为后续生成高纯度 CSB/SBO 信号奠定了坚实基础。最后将产生的 I 路 Q 路 CSB 信号和 I 路 Q 路 SBO 信号通过 MS9708 进行数模转换并进行低通滤波,产生所需要的基带信号。

2.3 射频生成模块

射频生成模块实现了低抖动、快速调频的高质量射频载波输出,为后续 I/Q 调制与功率控制提供了稳定的 RF 基础。具体的硬件组成以西南集成的 XND830MQM 锁相环为核心,XND830MQM 内部集成了参考 buffer、参考分频器、VCO 压控振荡器、锁相检测等单元,由 SPI 总线控制锁频。其内部结构如图 7 所示。

射频生成模块旨在使用国产频率源器件产生 108~111.975 MHz 的航向射频载波或 328.6~335.4 MHz 的下滑射频载波。如何有效抑制谐波与相位噪声,以满足航空导航对载波纯度和稳定性的要求为此模块的核心难点。西南集成的 XND830MQM 锁相环通过精密设计 PLL 环路滤波器参数,优化了锁相速度与相位噪声的平衡;并在

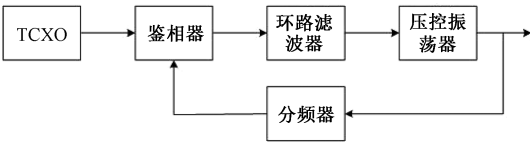


图 7 射频生成模块硬件组成

Fig. 7 Hardware composition of RF generation module

后续模块中引入了开关控制组合低通滤波器方案,以应对宽频带范围内的谐波抑制难题^[13]。最终实现的射频载波频率容差优于 2×10^{-5} ,谐波衰减 >50 dB 的标准要求,为后续的调制提供了高质量的本地振荡信号^[14]。

2.4 I/Q 调制模块

I/Q 调制模块将 FPGA 生成的 CSB 和 SBO 基带 I/Q 信号与射频载波进行正交调制,输出带通信号,其主要任务是实现载波与基带的正交乘积,并保证相位误差与幅度失配在可控范围内,其硬件结构如图 8 所示。

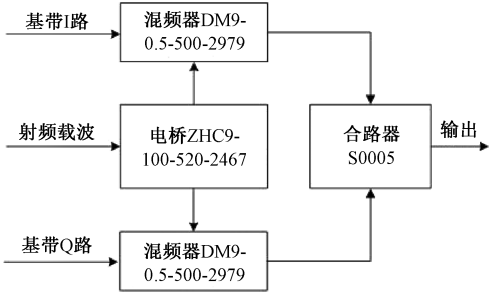


图 8 I/Q 调制模块硬件组成

Fig. 8 Hardware composition of I/Q modulation module

I/Q 调制模块是实现仪表着陆系统信号调制的关键,其国产化难点在于,国产混频器与电桥的幅度、相位一致性可能存在误差,易引入难以消除的正交误差,导致 DDM 计算失真。为将相位与幅度失配控制在可控范围内,本研究选用了内部为双平衡结构的国产混频器 DM9-0.5-500-2979,并搭配 ZHC9-100-520-2467 电桥。并且在 PCB 布局

上严格保证了 I/Q 两路信号的对称性,并通过在基带输入端引入微调电路,对 I/Q 通道的幅度平衡与直流偏置进行校准。这一系列措施有效补偿了国产器件的固有偏差,确保最终合成信号的 DDM 误差 <0.005 。

2.5 功率控制模块

功率控制模块主要完成对 CSB 和 SBO 信号的数字衰减和功率放大,以满足不同距离和环境下的发射功率需求。其硬件组成如图 9 所示。

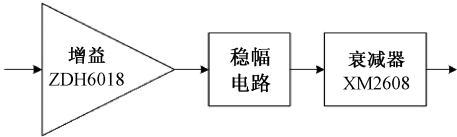


图 9 功率控制模块硬件组成

Fig. 9 Hardware composition of power control module

功率控制模块需实现大动态范围的功率调控,其难点在于,当使用国产数字衰减器和放大器进行衰减量调节时,如何维持信号的线性度,避免谐波和杂散恶化。为此,本研究采用 MX2608 步进数字衰减器与 ZDH6018 高线性放大器组合。来自 I/Q 调制板的带通信号经隔直通交后分别送入两路衰减进行功率控制,通过优化电源设计并加强屏蔽,来降低放大器的非线性失真。实现在 $-31.75\sim 0$ dB,步进分辨率为 0.25 dB 的功率连续可调,保障信号在远距离传输下的质量。

3 测试结果与性能对比分析

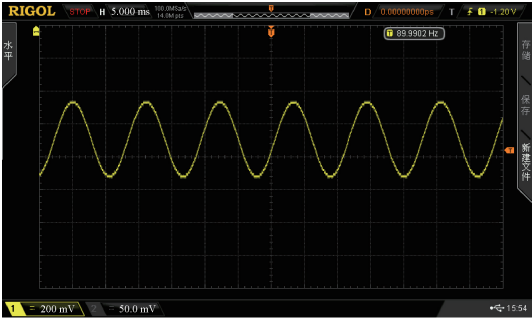
3.1 测试结果分析

本研究使用示波器 DS2102A、频谱仪 DSA815 以及无线电导航/通信分析仪 EVSG1000 进行相关参数以及波形的测试^[15]。测试标准严格按照国际民用航空组织(international civil aviation organization, ICAO)发布的标准附件 10 卷 1《Aeronautical Telecommunications-Volume I Radio Navigation Aids》以及中国民用航空局(civil aviation administration of China, CAAC)发布的《航空无线电导航设备 第 1 部分:仪表着陆系统(ILS)技术要求》^[16]。

图 10 为使用示波器测试到的 90 和 150 Hz 正弦波信号。根据标准,I 类和 II 类仪表着陆系统的 90 和 150 Hz 单音信频率容差应 $<\pm 1.5\%$,III 类仪表着陆系统应 $<\pm 1\%$,本测试结果满足要求。

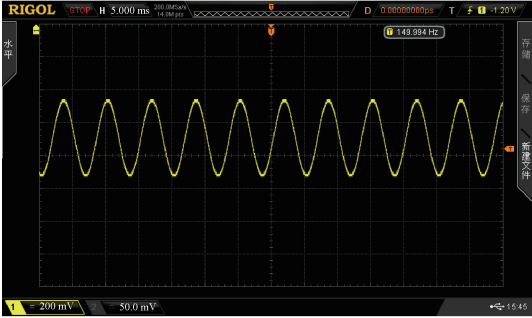
图 11 为 1 020 Hz 识别码信号。经过测量,Morse 识别码发送一个“点”需要 0.12 s,发送一个“划”需要 0.36 s,1 min 发送 8 次识别码信号。符合标准设计要求。

图 12(a)为 I/Q 两路基带 CSB 信号,上方为 CSB 的 I 路信号,下方为 CSB 的 Q 路信号,根据设计可知 CSB 信号 I/Q 两路幅值相等。图 12(b)为 I/Q 两路基带 SBO 信号,上方为 SBO 的 I 路信号,下方为 SBO 的 Q 路信号,而 SBO 信号 I/Q 两路幅值不等。经过测量,满足设计要求。



(a) 90 Hz正弦波

(a) 90 Hz sine wave



(b) 150 Hz正弦波

(b) 150 Hz sine wave

图 10 90 和 150 Hz 正弦波信号

Fig. 10 90 and 150 Hz sine wave signals

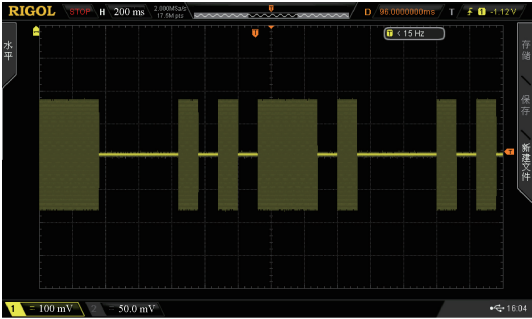


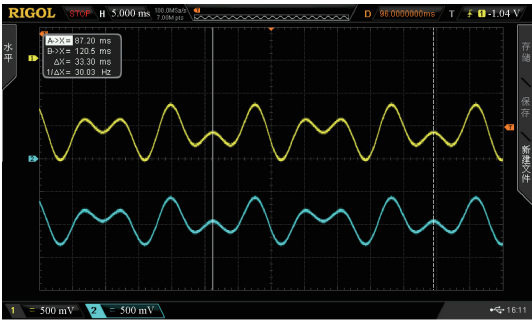
图 11 Morse 识别码信号

Fig. 11 Morse identification code signal

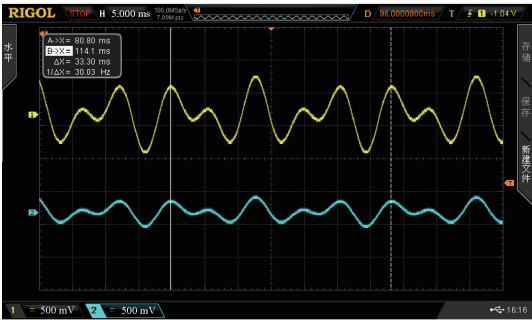
测得合成调制 CSB 和 SBO 信号如图 13 所示。

在测试过程中,选取了一组有代表性的频点:LOC 为 110.1 MHz,GS 为 334.4 MHz。在 LOC 频率为 110.1 MHz,DDM=0,调制度和(sum of depth of modulation,SDM)为 0.4 条件下,通过频谱仪 DSA815 以及无线电导航/通信分析仪 EVSG1000 测得参数如图 14 所示。实际测量结果 DDM= -0.0002 ,误差为 0.0002,且频点准确,符合标准要求^[17]。

在 GS 为 334.4 MHz,DDM=0,SDM=0.8 条件下,所测得参数如图 15 所示。实际测量结果 DDM=0.0002,误差为 0.0002,符合要求。且经过测试功率可调,可调范

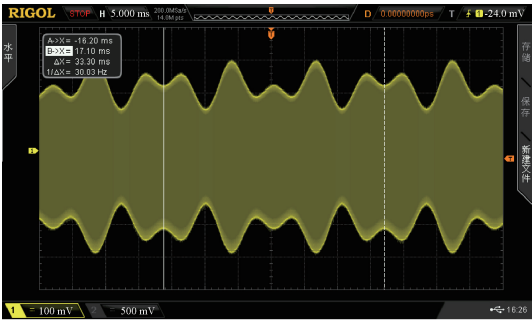


(a) I/Q两路基带CSB信号
(a) I/Q two baseband CSB signals

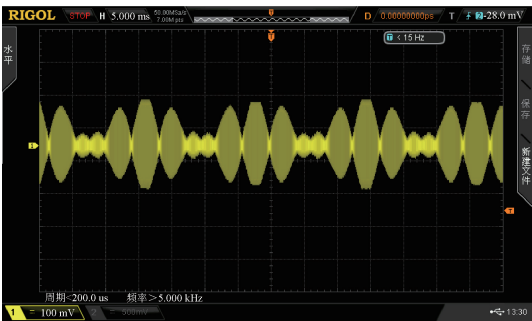


(b) I/Q两路基带SBO信号
(b) I/Q two baseband SBO signals

图 12 I/Q 两路基带 CSB 和 SBO 信号
Fig. 12 I/Q two baseband CSB and SBO signals

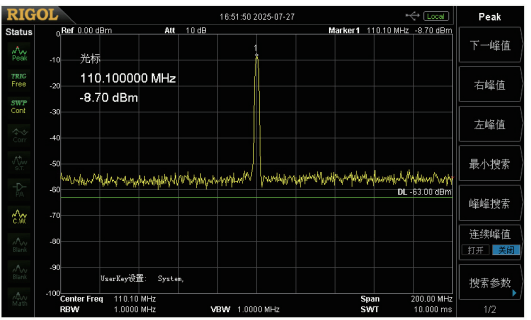


(a) 合成CSB信号
(a) Synthetic CSB signal

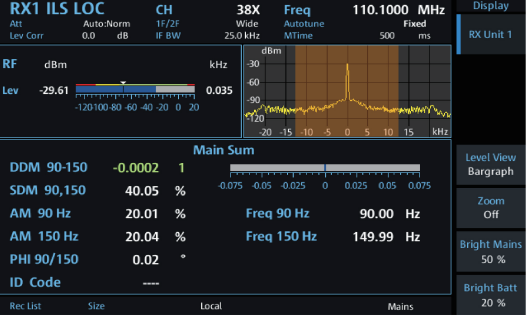


(b) 合成SBO信号
(b) Synthetic SBO signal

图 13 合成 CSB 和 SBO 信号
Fig. 13 Synthesizing CSB and SBO signals

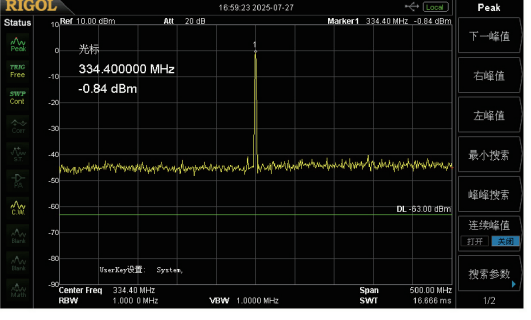


(a) 110.1 MHz条件下频谱测量结果
(a) Spectrum measurement results at 110.1 MHz

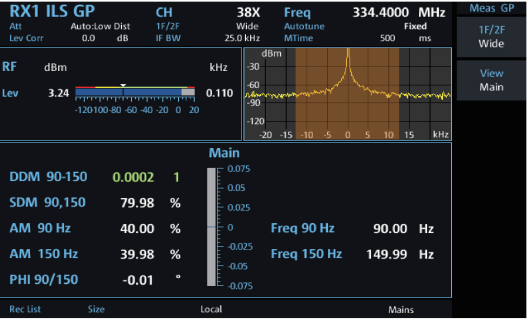


(b) 110.1 MHz条件下DDM测量结果
(b) DDM measurement results at 110.1 MHz

图 14 110.1 MHz 条件下频谱及 DDM 测量结果
Fig. 14 Spectrum and DDM measurement results at 110.1 MHz



(a) 334.4 MHz条件下频谱测量结果
(a) Spectrum measurement results at 334.4 MHz



(b) 334.4 MHz条件下DDM测量结果
(b) DDM measurement results at 334.4 MHz

图 15 334.4 MHz 条件下频谱及 DDM 测量结果
Fig. 15 Spectrum and DDM measurement results at 334.4 MHz

围为-31.75~0 dB,从而定量证明了生成信号的正确性。

为了进一步验证设计的环境适应性与鲁棒性,在不同环境下分别进行了 5~8 次测量,取平均值进行记录。如表 3 所示,为发射机频率及其功率的测试结果。如表 4 所示,为载波调制测试结果。如表 5 所示,为载波衰减抑制测试结果。如表 6 所示,为识别信号的测试结果。

表 3 发射机频率及功率测试结果

Table 3 Test results of transmitter frequency and power

测试环境	频率范围/MHz	频率容差	频率控制方式	输出功率衰减可调范围/dB
温度 25℃,湿度 40%(室温)	LOC:108~111.978; GS:328.6~335.4	1.18×10^{-7}	频率合成	-31.75~0
温度 40℃,湿度 60%	LOC:108~111.978; GS:328.6~335.4	1.67×10^{-6}	频率合成	-31.75~0
温度 5℃,湿度 20%	LOC:108~111.978; GS:328.6~335.4	1.53×10^{-7}	频率合成	-31.75~0
室温条件下运行 72 h 后	LOC:108~111.978; GS:328.6~335.4	1.31×10^{-5}	频率合成	-31.75~0
是否符合标准	符合标准频率范围	符合标准容差 $\leq 2\times 10^{-5}$,但频率源芯片长时间运行导致过热有可能增大误差	符合标准频率合成或晶体控制	符合标准功率可调,但当衰减接近-31.75 dB 时,输出信号质量下降

表 4 载波调制测试结果

Table 4 Carrier modulation test results

测试环境	90、150 Hz 额定调制度	CSB 调制度	SBO 调制度	90、150 Hz 单音频率
温度 25℃,湿度 40%(室温)	LOC:90 Hz 20.02%,150 Hz 20.05%; GS:90 Hz 40.03%,150 Hz 39.97%	调制度可调,DDM 误差为 0.000 2	调制度可调,DDM 误差为 0.000 7	90:89.990 2 Hz;150:149.994 Hz
温度 40℃,湿度 60%	LOC:90 Hz 20.02%,150 Hz 20.04%; GS:90 Hz 39.98%,150 Hz 39.95%	调制度可调,DDM 误差为 0.000 4	调制度可调,DDM 误差为 0.000 9	90:89.990 4 Hz;150:149.995 Hz
温度 5℃,湿度 20%	LOC:90 Hz 19.98%,150 Hz 20.01%; GS:90 Hz 39.99%,150 Hz 40.05%	调制度可调,DDM 误差为 0.000 3	调制度可调,DDM 误差为 0.000 9	90:89.990 2 Hz;150:149.993 Hz
室温条件下运行 72 h 后	LOC:90 Hz 20.02%,150 Hz 20.04%; GS:90 Hz 40.02%,150 Hz 39.97%	调制度可调,DDM 误差为 0.000 4	调制度可调,DDM 误差为 0.000 8	90:89.990 6 Hz;150:149.994 Hz
是否符合标准	符合标准调制度范围	符合标准稳定性优于 0.005DDM	符合标准稳定性优于 0.005DDM	符合标准容差 $\pm 1\%$

表 5 载波衰减抑制测试结果

Table 5 Carrier attenuation suppression test results

测试环境	载波谐波衰减	载波杂散衰减	SBO 载波抑制
温度 25℃,湿度 40%(室温)	56.95	61.14	57.41
温度 40℃,湿度 60%	54.26	59.89	53.49
温度 5℃,湿度 20%	59.77	61.11	56.72
室温条件下运行 72 h 后	53.43	60.18	58.93
是否符合标准	符合标准载波谐波衰减 >50 dB	基本符合标准 >60 dB,但当衰减接近-31.75 dB 时,载波杂散衰减不足	符合标准 >50 dB

根据测试结果来看,各项技术指标均达到设计要求。但是,随着运行时间的增加,频率源器件的温度会逐步增加,这会导致频率源器件的噪声增大^[18],在高气温情况下尤为明显,从而对射频载波输出质量产生影响,但是可以通过增加散热模块或增加风扇降温等方式有效改善^[19]。除此以外,当输出功率 ≤ -30 dB 时,输出信号的质量也急

表6 识别信号测试结果

Table 6 Identification signal test results

测试环境	1 020 Hz 单音频率/Hz	调制度是否可调	点/划时长	发送频率(次/min)
温度 25℃,湿度 40%(室温)	1 023	符合标准调制度可调	点:0.12 s 划:0.36 s	8
温度 40℃,湿度 60%	1 026	符合标准调制度可调	点:0.12 s 划:0.36 s	8
温度 5℃,湿度 20%	1 021	符合标准调制度可调	点:0.12 s 划:0.36 s	8
室温条件下运行 72 h 后	1 028	符合标准调制度可调	点:0.12 s 划:0.36 s	8
是否符合标准	符合标准容差±50	符合标准调制度可调	符合标准	符合标准>6

剧恶劣。分析表明,这种现象的原因有多种,例如其内部电路屏蔽不足,电源隔离性能较差都有可能导致这种现象。同时当输出功率衰减过大时,杂散以及谐波的衰减略显不足。这种现象主要源于所选器件的性能限制。本研究基于成本与性能的权衡,选用了前述器件。若要进一步提高此项指标,需选用更高性能的器件。

本次多环境测试验证了在温度 25℃湿度 40%,温度 40℃湿度 60%,温度 5℃湿度 20%以及室温条件下运行

72 h 后的技术指标,但仍存在有待验证的极端环境,比如极端低温高温环境,以及设备长时间运行后的可靠性。由于环境限制,这些测试有待后续检验。

3.2 性能对比分析

为评估本全国产化方案的综合性能,本研究选取重要参数对室温条件下的测试结果与 INDRA 公司生产的 NM7000A 型仪表着陆系统以及 ICAO Annex 10 标准进行了对比分析,核心对比如表 7 所示。

表7 性能对比

Table 7 Performance comparison

测试方案	频率容差	DDM 误差	调制度控制精度/%	输出功率稳定度/%	载波谐波抑制/dB	识别码频率容差/Hz
本文	1.18×10^{-7}	0.000 2	0.000 5	0.04	56.95	±5
NM7000A	1.69×10^{-7}	0.000 5	0.000 2	0.02	70.74	±3
ICAO Annex 10 标准	$\leq2\times10^{-5}$	<0.005	<1	≤5	>50	±50
对比分析	优于标准要求,达到国外先进水平	优于标准要求,达到国外先进水平	优于标准要求,与国外水平相当	符合标准要求,与国外顶尖水平存在差距	符合标准要求,与国外顶尖水平存在差距	优于标准要求,与国外先进水平相当

根据性能对比结果,本国产仪表着陆系统信号发射单元的各项关键性能已达到 ICAO Annex 10 的标准要求。

尤为重要的是,在频率容差、DDM 误差及调制度控制精度等核心指标上,本研究已接近国际主流商用设备的技术水平,这充分验证了所提出的全国产化硬件方案与技术路径的可行性。本研究的硬件选型基于成本与性能综合考虑,个别指标上与国外最顶尖产品尚存差距,但也从中证实了国产芯片实现高性能指标的潜力,为摆脱对进口核心元器件的依赖、保障供应链安全提供了有力的技术支撑与实践范例。

4 结 论

本研究针对国产仪表着陆系统关键元器件严重依赖进口、系统器件国产化率较低的现状,探索性地提出并验证了一种基于全国产芯片的仪表着陆系统信号发射单元。采用国产 FPGA 结合 DDS 技术实现高精度基带信号生成,配合国产频率源器件完成载波合成,通过构建 I/Q 正交调制,达到控制幅度而控制相位的目的,并采用组合数

字衰减器与高线性放大器的方式实现功率的动态调控。测试结果表明,该系统各项技术指标均符合 ICAO Annex 10 与 CAAC 的 ILS 技术指标要求。本研究初步实现了 ILS 信号发射单元从 FPGA 至射频前端的全链路国产化方案探索,为航空导航装备自主可控的技术路径提供了实践参考。

参考文献

[1] ICAO. ICAO Safety Report 2024 [R]. Montreal: International Civil Aviation Organization, 2024.

[2] STOŁTNY M. Instrument landing system as an example of a precision approach system[J]. Scientific Journal of Silesian University of Technology. Series Transport,2016(12):123-129.

[3] MERKISZ J, GALANT M, BIEDA M. Analysis of operating instrument landing system accuracy under simulated conditions[J]. Scientific Journal of Silesian University of Technology. Series Transport,2017(3): 163-173.

[4] 苟力. 基于 FPGA 的高速 DDS 关键技术研究[D]. 成

- 都:电子科技大学,2016.
- GOU L. Research on key technology of high speed DDS based on FPGA [D]. Chengdu: University of Electronic Science and Technology of China,2016.
- [5] 何冉,李鹏,冯姣. 基于 FPGA 和国产射频收发器的多通道信号源设计与实现[J]. 电子测量技术,2024,47(22):1-9.
- HE R, LI P, FENG J. Design and implementation of multi-channel signal source based on FPGA and domestic RF Transceiver[J]. Electronic Measurement Technology,2024,47(22):1-9.
- [6] 牛强军,缙朋帅. 基于 DSP+FPGA 的仪表着陆机载接收机检测仪[J]. 电光与控制,2017,24(9):100-103,108.
- NIU Q J, GOU P SH. DSP+FPGA based detector for airborne receiver of instrument landing system [J]. Electronics Optics & Control,2017,24(9):100-103,108.
- [7] 延敏,白清,梁昌硕,等. 基于 IQ 调制的 OFDR 系统仿真研究[J]. 光学技术,2020,46(6):696-701.
- YAN M, BAI Q, LIANG CH SH, et al. Simulation research of OFDR system based on IQ modulation[J]. Optical Technique,2020,46(6):696-701.
- [8] 孙艳萍,边晨通,屈文涛,等. 基于国产 DSP 和 FPGA 的高速信号处理板硬件电路设计[J]. 仪表技术与传感器,2025(5):33-38.
- SUN Y P, BIAN CH T, QU W T, et al. Hardware circuit design of high-speed signal processing board based on domestic DSP and FPGA [J]. Instrument Technique and Sensor,2025(5):33-38.
- [9] 李小强,王永超. 一种双 VDB 台站 GBAS 系统的飞行校验方法[J]. 电子测量技术,2021,44(23):111-116.
- LI X Q, WANG Y CH. A flight inspection method for GBAS dual VDB station [J]. Electronic Measurement Technology, 2021, 44(23):111-116.
- [10] 王伟珽,李淑华,张文旭. 基于 FPGA 实现直接数字频率合成脉冲线性调频信号[J]. 现代电子技术,2015,38(10):10-15.
- WANG W T, LI SH H, ZHANG W X. Generation of LFM signal by DDS based on FPGA [J]. Modern Electronic Technology, 2015,38(10):10-15.
- [11] 张毓茜,沈嘉诚,史艳高. 基于 SoC FPGA 的 DDS 信号发生器设计[J]. 科技视界,2025,15(9):80-83.
- ZHANG Y Q, SHEN J CH, SHI Y G. Design of DDS signal generator based on SoC FPGA [J]. Science & Technology Vision,2025,15(9):80-83.
- [12] 周琦发,李正权. 基于 FPGA 的 DDS 任意波形发生器及 FIR 数字滤波系统设计[J]. 自动化应用,2025,66(17):137-141.
- ZHOU Q F, LI ZH Q. Design of DDS arbitrary waveform generator and FIR digital filter system based on FPGA [J]. Automation Application,2025,66(17):137-141.
- [13] 邱彦珍,李荣冰,刘建业. 基于改进自适应渐消卡尔曼滤波的通用航空 GNSS/微惯性组合导航算法研究[J]. 电子测量技术,2020,43(10):95-100.
- QIU W Y, LI R B, LIU J Y. Research on GNSS/MINS integrated navigation algorithm of general aviation based on improved adaptive fading kalman filter[J]. Electronic Measurement Technology, 2020, 43(10):95-100.
- [14] 王晓君,刘安. 基于 FPGA 的可调节 OFDM 发射机设计与实现[J]. 现代电子技术,2025,48(17):29-34.
- WANG X J, LIU AN. Adjustable OFDM transmitter design and implementation based on FPGA [J]. Modern Electronic Technology, 2025, 48(17):29-34.
- [15] 全国导航设备标准化委员会. 仪表着陆系统(ILS)第 3 部分:航向信标性能要求和测试方法:GB/T 14282.3-2006[S]. 中国标准出版社,2006.
- National Committee for Standardization of Navigation Equipment. Instrument Landing System(ILS)-Part 3: Performance requirements and test methods for heading beacons: GB/T 14282.3-2006 [S]. Standards Press of China,2006.
- [16] 全国导航设备标准化委员会. 仪表着陆系统(ILS)第 1 部分:下滑信标性能要求和测试方法:GB/T 14282.1-2006[S]. 中国标准出版社,2006.
- National Committee for Standardization of Navigation Equipment. Instrument Landing System(ILS)-Part 1: Performance requirements and test methods of glide beacons: GB/T 14282.1-2006 [S]. Standards Press of China,2006.
- [17] 仪表着陆系统(ILS)航向信标性能要求和测试方法:GB/T 14282.3-1993[S]. 中国标准出版社,1993.
- Performance requirements and test methods of ILS heading beacon: GB/T 14282.1-2006 [S]. Standards Press of China,1993.
- [18] 张颖,刘婵娣,梁静远,等. 锁相环技术的研究进展[J]. 电子测量与仪器学报,2023,37(4):1-17.
- ZHANG Y, LIU CH D, LIANG J Y, et al. Research progress of phase-locked loop technology [J]. Journal of Electronic Measurement and Instrumentation, 2023, 37(4):1-17.
- [19] 陈继开,祝世启,李浩茹,等. 弱电网下并网逆变器锁相环优化方法[J]. 仪器仪表学报,2022,43(2):234-243.
- CHEN J K, ZHU SH Q, LI H R, et al. An optimized method of PLL for grid-connected inverter in the weak grid [J]. Chinese Journal of Scientific Instrument,2022,43(2):234-243.

作者简介

张强,博士,教授,主要研究方向为电信技术、航空航天科学与工程、计算机软件及计算机仿真等。

E-mail:271198043@qq.com

孙闻远(通信作者),硕士研究生,主要研究方向为电信技术、嵌入式系统、FPGA 开发等。

E-mail:924179485@qq.com

田才艳,硕士研究生,主要研究方向为电信技术、计算机软件及计算机仿真等。

E-mail:825937388@qq.com