

一种无片外电容的低功耗瞬态增强 LDO^{*}

程铁栋 金泉涵

(江西理工大学电气工程与自动化学院 赣州 341000)

摘要: 针对无片外电容低压差线性稳压器(LDO)低功耗快速瞬态响应问题,提出了一种基于前馈补偿的瞬态增强 LDO 电路。误差放大器使用电流回收型折叠共源共栅放大器,具有低功耗、高增益等特点。前馈补偿采用多个小增益级连接,在低静态电流下提高系统稳定性。输出电压尖峰通过电容耦合至瞬态增强电路,为功率管栅极提供充、放电路径,提高瞬态响应性能。电路基于 SMIC 180 nm CMOS 工艺设计,仿真结果显示,在 100 μA ~50 mA 负载电流跳变范围内,LDO 瞬态增强后,输出电压上冲尖峰减小 343 mV,下降 39%;输出电压下冲尖峰减小 592 mV,下降 57%。负载调整率为 0.005 7 mV/mA,线性调整率为 0.22 mV/V。电路静态电流约为 3 μA ,LDO 电流效率高达 99.99%。

关键词: LDO;前馈补偿;米勒补偿;瞬态增强

中图分类号: TN432 **文献标识码:** A **国家标准学科分类代码:** 510.1035

A output-capacitorless LDO with transient enhancement and low power

Cheng Tiedong Jin Xiaohan

(School of Electrical Engineering and Automation, Jiangxi University of Science and Technology, Ganzhou 341000, China)

Abstract: In order to solve the low power and fast transient response problem of LDO without off-chip capacitance, a transient enhancement LDO circuit based on feedforward compensation was proposed. The error amplifier uses a recycling folded cascode amplifier, which has low power consumption and high gain. The feedforward compensation is implemented by connecting multiple small gain stages, which improve the system stability with low quiescent current. The output voltage is coupled to the transient enhancement circuit through capacitors, providing a charging and discharging path for the power transistor to improve the transient response performance. The circuit is designed based on the SMIC 180 nm CMOS process, the simulation results show that after the LDO transient enhancement within the load current jumping range of 100 μA to 50 mA. The output voltage overshoot is reduced by 343 mV, or about 39%, the output voltage undershoot is reduced by 592 mV, or about 57%. The load regulation is 0.005 7 mV/mA and the line regulation is 0.22 mV/V. The quiescent current of the circuit is about 3 μA , and the LDO current efficiency is 99.99%.

Keywords: LDO; feedforward compensation; Miller compensation; transient enhancement

0 引言

近年来,随着手机、智能手表等便携式设备发展使得电源管理芯片被广泛应用。其中具有结构简单,面积小等诸多优点的低压差线性稳压器(low dropout regulator, LDO)逐渐成为发展趋势^[1]。与传统 LDO 相比,无片外电容 LDO 没有使用大片外电容进行补偿,在系统稳定性以及负载瞬态响应上面临挑战。同时为了满足便携式设备的应用场景,低功耗也成为了无电容 LDO 研究的重点。许多现有

的 LDO 优先考虑功耗,牺牲动态性能^[2-5]。此外一些具有出色动态性能的电路也无法兼具低功耗^[6-10]。在这两个方面取得平衡是一项挑战性任务。因此设计具有出色动态性能和低功耗的 LDO 具有重要意义。

在传统 LDO 电路中,通常会调整放大器的尾电流源改变其直流工作点来降低功耗。文献[11]基于超级源跟随器(super source follower, SSF)设计出了超低功耗 LDO。电路对于不同的输入电压,SSF 会相应调整偏置电流大小,并将此偏置电流作为放大器的电流源。实现了 1.88 nA 的静

态电流,但是电路中使用许多电容,增大了芯片面积且电路动态较差,过冲约 600 mV。文献[12]使用自适应偏置发生器,为放大器提供尾电流,以调整直流工作点并降低静态电流。电路还通过添加 buffer 来增强动态性能,但效果有限,且电路负载电流范围小,最大负载电流只有 10 mA。文献[13]设计了一种前馈补偿 LDO。解决了传统前馈补偿结构消耗电流过大问题,同时避免了使用密勒电容补偿,减小芯片面积。电路静态电流为 6.58 μ A,但是电路只使用单个放大器,增益带宽有限,电路动态性能较差。

传统 LDO 电路提高动态性能,通常会采用额外的瞬态增强结构。文献[14]提出了一种自适应偏置技术提升 LDO 的动态性能。通过检测负载电流上升,自适应偏置同步增大电流,提升环路带宽,加快了电路响应速度。但当负载电流从大到小变化时,则不能改善电路的瞬态响应。文献[15]在翻转电压跟随器的结构上增加 3 条前馈路径,通过不同快慢路径,提高电路动态性能。但是为了提高动态性能,复杂了电路,3 条前馈支路给频率补偿带来了困难,同时大大增加功耗。

为了实现低功耗高瞬态响应,本文提出了一种基于前馈补偿的瞬态增强 LDO 电路,通过瞬态增强结构有效提升 LDO 的瞬态性能。提出的瞬态增强结构移除了传统的两路检测支路,在稳态时不消耗电流。电路使用电流回收型折叠共源共栅放大器,具有低功耗、高增益的特点。前馈补偿使用小增益级联,能够在低功耗下提高环路相位裕度。因此本设计的无片外电容 LDO 能够在低功耗下获得高电流效率,获得较小的上冲、下冲电压。

1 传统 LDO 结构

传统无片外电容 LDO 结构如图 1 所示,电路主要由误

差放大器、频率补偿结构、瞬态增强结构、功率级和反馈结构组成。电路由误差放大器将参考电压与反馈电压比较后的信号输入到功率管栅极,维持输出电压稳定。对于无片外电容 LDO 电路,频率补偿结构能提高电路相位裕度确保维持电路稳定性。瞬态增强结构能够提升 LDO 电路瞬态响应速度,减小负载电路变化导致的输出电压波动,为设备安全供电。

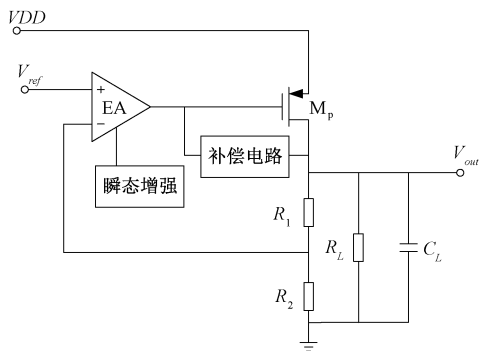


图 1 无片外电容 LDO 结构

Fig. 1 Schematic of the capacitor-less LDO

2 本文 LDO 结构

本文设计的低功耗瞬态增强 LDO 整体电路如图 2 所示。其中 $M_1 \sim M_{14}$ 、 M_{b1} 、 M_{b2} 构成电流回收型折叠共源共栅放大器。 $M_{a1} \sim M_{a5}$ 构成小增益级形成前馈补偿。 $M_{c1} \sim M_{c12}$ 、 M_{d1} 、 M_{d2} 、 $C_1 \sim C_4$ 构成瞬态增强电路。功率管 M_p 构成功率级。 $V_{b2} \sim V_{b4}$ 为偏置电压, V_{ref} 为输入参考电压。

本文的补偿结构使用前馈补偿和密勒补偿。传统 LDO 电路使用密勒补偿将系统的两个极点分开,将高频极点推向更高,当高频极点推到带宽之外时能够大大提高系

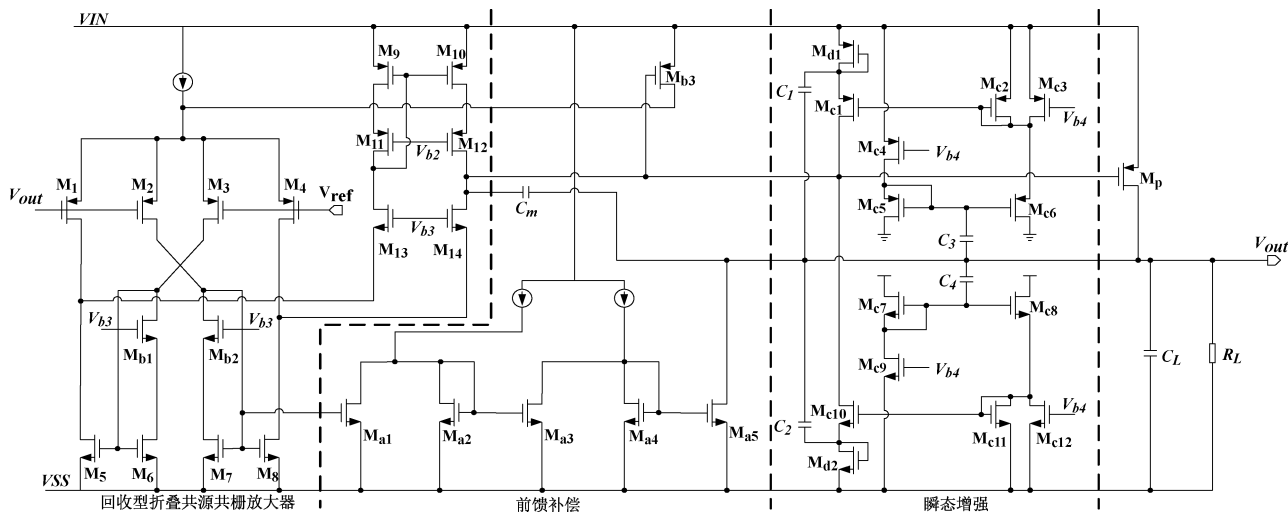


图 2 LDO 电路

Fig. 2 Schematic of the propose LDO

统的稳定性。然而,密勒补偿结构在分离极点的同时在右半平面产生了一个零点,对电路稳定性产生了极为不利的影响。为了解决这个零点的负面影响,在电路中使用前馈补偿,将右半平面的零点移至左半平面,提升整个电路的稳定性。同时为了减小前馈级晶体管尺寸,避免前馈节点出现大电阻影响系统稳定性,采用多个小增益级连接作为有源前馈补偿。

2.1 瞬态增强电路

本文采用的瞬态增强结构如图 3 所示,为了防止瞬态增强结构破坏电路稳定性,晶体管 M_{cl} 、 M_{cl0} 在电路稳定时处于截止区,不处于工作状态。当负载电流变化时,通过改变晶体管 M_{cl} 、 M_{cl0} 的工作状态控制 LDO 调整输出电压,达成快速响应。

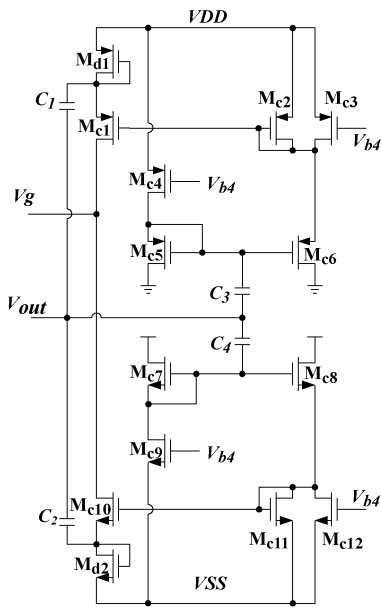


图 3 瞬态增强电路

Fig. 3 Schematic of the propose transient enhancement

当电路负载电流稳定时,晶体管 M_{c3} 、 M_{c4} 通过电压 V_{b4} 偏置,调整晶体管 M_{c3} 、 M_{c4} 的尺寸,使 M_{c4} 流过的电流与 M_{c3} 的电流一致。此时晶体管 M_{c2} 没有电流流过处于截止区,晶体管 M_{c1} 也处于关断状态。

当负载电流瞬间减小时, LDO 无法瞬间反应减小输出电流导致输出电压出现上冲。上冲电压通过电容 C_3 耦合到晶体管 M_{c6} 栅极, 导致流过 M_{c6} 电流迅速增大, M_{c2} 开启, 迅速降低 M_{c1} 的栅极电压。同时上冲电压也将通过电容 C_1 耦合到 M_{c1} 的源极, 源极电压会上升到 VDD 之上。源极电压的上升和栅极电压的下降会使 M_{c1} 的 V_{sg} 迅速增大, 使其流过的电流增大, 立即拉高功率管 M_p 的栅极电压, 减小电路输出电流, 抑制输出电压上冲。

当负载电流瞬间上升时, LDO 输出电压出现下冲。下冲电压通过分别电容 C_2 、 C_4 耦合到 M_{c10} 的源极和 M_{c8} 的栅极。晶体管 M_{c10} 的源极电压迅速降至 V_{SS} 之下成负电压, M_{c11} 流过电流迅速增大, M_{c10} 的栅极电压也随之增大。 M_{c10} 的 V_{gs} 迅速增大, 使其流过的电流增大, 立即拉低功率管 M_p 的栅极电压, 抑制输出电压下冲。同时为了进一步抑制输出电压下冲, 增加晶体管 M_{b3} 。 M_{b3} 栅极与功率管 M_p 相连, 以复制流入功率管的电流, 负载电流瞬间上升时, M_{b3} 能够在短时间内为放大器提供电流, 增加系统带宽, 增强系统的瞬态性能。

2.2 小信号分析

本文电路小信号模型如图 4 所示。晶体管 M_{b3} 可以等效的看作小信号中的电阻,本文中 gm_2 表示 M_2 的跨导; R_{dsb3} 表示 M_{b3} 的漏源电阻; R_{o2} 表示晶体管 M_2 的输出电阻; R_1 表示放大器的输出电阻; C_1 表示 A 端密勒补偿的等效电容 C_2 表示功率管栅极寄生电容; R_2 表示 M_{b3} 在 A 端的等效电阻; R_3 、 C_3 分别是 LDO 的输出电阻和输出电容。

计算节点电流方程可得系统的传递函数为:

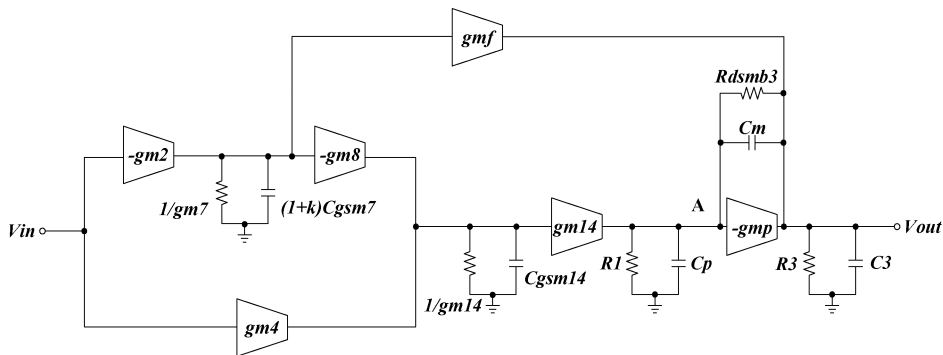


图 4 LDO 小信号模型

Fig. 4 The small-signal model of the propose LDO

$$H(s) = \frac{A_{DC} \left(1 + \frac{s}{z_1}\right)}{\left(1 + \frac{s}{p_1}\right) \left(1 + \frac{s}{p_2}\right)} \quad (1)$$

$$A_{DC} = (1+K)g_{mi}g_{mp}(R_1 \parallel R_2)R_3 \quad (2)$$

$$R_1 = (g_{m12}R_{0m12}R_{0m10}) \parallel g_{m14}R_{0m14}(R_{0m4} \parallel R_{0m8}) \quad (3)$$

$$R_2 = \frac{1}{(g_{mp} + 1)}R_{dsmb3} \quad (4)$$

$$R_3 = (g_{ma3}R_{dsma3}R_{dsma6}) \parallel R_{dsmp} \parallel \left(\frac{g_{mp}}{g_{mp} + 1} \right) R_{gsmb4} \quad (5)$$

$$C_1 = C_m(1 + g_{mp}) \quad (6)$$

$$C_2 = C_{gsmp} + C_{gdmf} \quad (7)$$

$$C_3 = C_L \quad (8)$$

主极点:

$$p_1 = \frac{1}{g_{mp}C_m(R_1 \parallel R_2)R_3} \quad (9)$$

次极点:

$$p_2 = -\frac{g_{mp}}{C_L} \quad (10)$$

零点:

$$z_1 = -\frac{(1+K)g_{mp}g_{m4}}{g_{mf}(C_2 + C_m) - (1+K)g_{m4}C_m} \quad (11)$$

增益带宽积 GBW 为:

$$GBW = \frac{(1+K)g_{m4}}{C_m} \quad (12)$$

由式(11)可得当 $g_{mf}(C_2 + C_m) > (1+K)g_{m4}C_m$ 时 z_1 由右半平面变为左半平面,如果此时 $p_2 = z_1$,可实现更高相位裕量,提高整体系统稳定性。系统不同负载电流时功率管 M_F 的跨导变化不会影响频率补偿过程。由式(10)、(11)可得 p_2, z_1 分子中均有 g_{mp} ,在补偿过程中,由 g_{mp} 引起的次极点变化会被有同样变化的零点抵消,即使负载电流很小时,电路也能保证良好的频率补偿效果。

3 仿真结果

本文的 LDO 基于 SMIC 180 nm CMOS 工艺设计,使用 virtuoso 软件对电路进行仿真验证。LDO 电路输入电压范围为 2.8~3.3 V,可驱动电流在 0~50 mA 的负载,负载电容 C_L 为 50 pF。

首先对环路稳定性进行仿真,如图 5 所示为不同负载电流下的环路稳定性曲线。结果显示轻载条件下电路增益为 110.6 dB,带宽为 933 kHz,相位裕度为 78.2°;中载条件下电路增益为 105.1 dB,带宽为 7.11 MHz,相位裕度为 87°;重载条件下电路增益为 98.2 dB,带宽为 9.21 MHz,相位裕度为 86.9°。满足稳定性要求。

图 6 所示为 LDO 电路有无瞬态增强结构下的瞬态响应曲线。负载电流在 100 μ A~50 mA 的范围跳变,边沿时间为 100 ns。无瞬态增强结构时,LDO 输出上冲尖峰为 890 mV,恢复时间为 2.05 μ s;LDO 输出下冲尖峰为 1.04 V,恢复时间为 2.31 μ s。有瞬态增强结构时,LDO 输出上冲尖峰为 547.81 mV,恢复时间为 1.38 μ s;LDO 输出下冲尖峰为 448.51 mV,恢复时间为 183 ns。输出电压上冲尖峰减小了 39%,下冲尖峰减小了 57%。综上可知,提出的

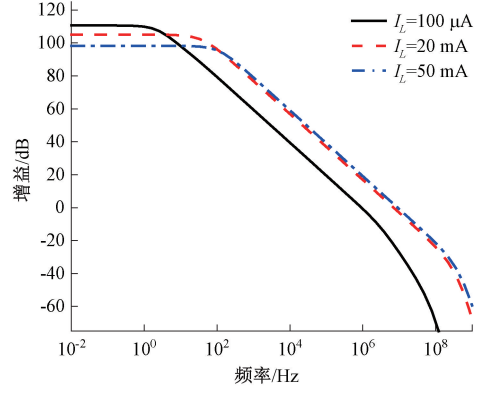


图 5 环路增益仿真

Fig. 5 Simulated loop gain

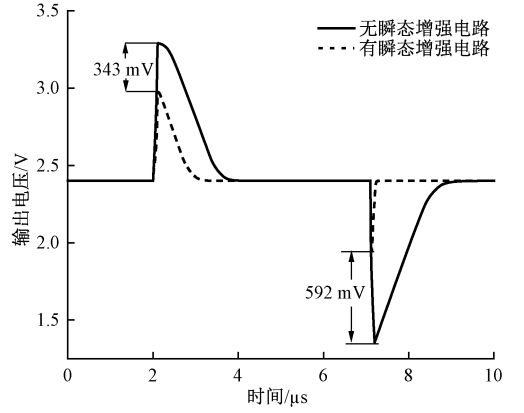


图 6 瞬态响应仿真

Fig. 6 Simulated transient response

瞬态增强结构有效提升了 LDO 的瞬态响应性能。

图 7 所示为 LDO 的负载调整率仿真结果。负载电流从 0 扫描至 50 mA,输入电压为 3 V,输出电压为 2.4 V。负载调整率表示的是负载电流变化对输出电压的影响程度,负载调整率越小,LDO 输出电压越稳定。公式为:

$$\text{Load Regulation} = \frac{\Delta V_{out}}{\Delta I_L} \quad (13)$$

式(13)中 ΔV_{out} 表示输出电压变化量, ΔI_L 表示负载电流变化量。由式(13)可得电路负载调整率为 0.005 7 mV/mA。

图 8 所示为 LDO 的线性调整率仿真结果。负载电流为 50 mA,输入电压由 2.8 V 扫描至 3.3 V。线性调整率表示输入电压变化对输出电压变化的影响程度,线性调整率越小,LDO 输出电压越稳定。计算公式为:

$$\text{Line Regulation} = \frac{\Delta V_{out}}{\Delta V_{in}} \quad (14)$$

式(14)中 ΔV_{in} 表示输入电压变化量。由式(14)可得电路线性调整率为 0.22 mV/V。

图 9 所示为 LDO 电路的电源抑制比 (PSRR) 仿真结果。在负载电流为 50 mA,负载电容为 50 pF 的条件下电路低频 PSRR 为 -80.8 dB。在频率为 10 kHz 时,PSRR

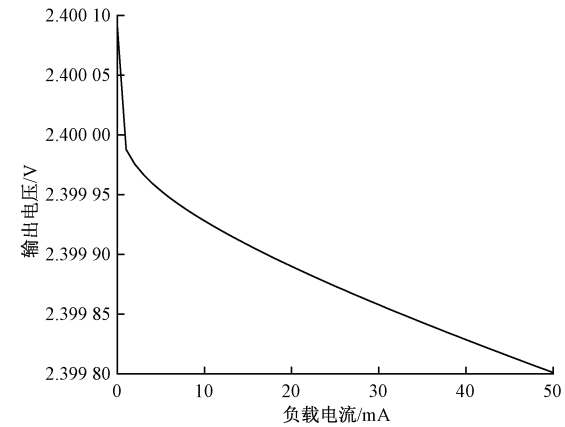


图 7 负载调整率仿真
Fig. 7 Simulated load regulation

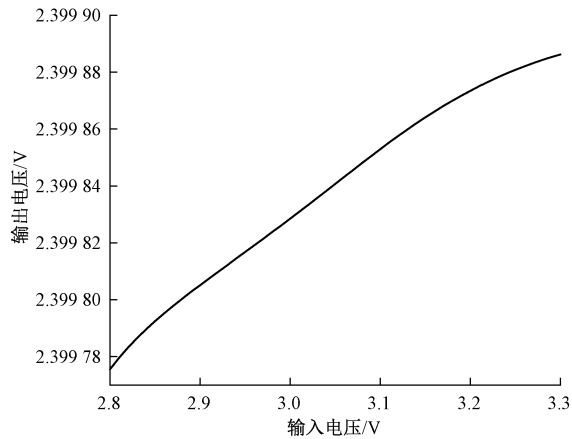


图 8 线性调整率仿真
Fig. 8 Simulated line regulation

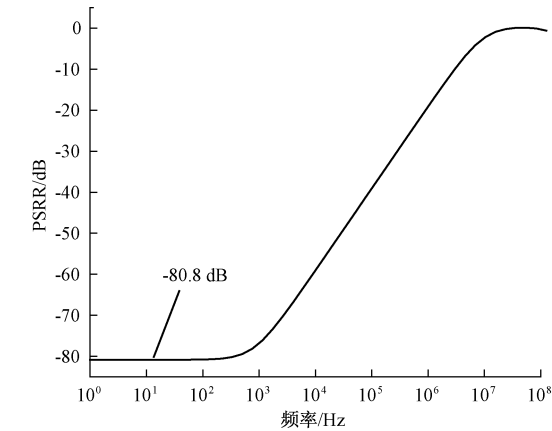


图 9 电源抑制比仿真
Fig. 9 Simulated PSRR

为-59.1 dB,性能良好。

图 10 所示为本文设计的 LDO 整版图,该 LDO 的版图面积为 0.014 mm²。

本文设计的 LDO 与其他已发布文献 LDO 性能参数

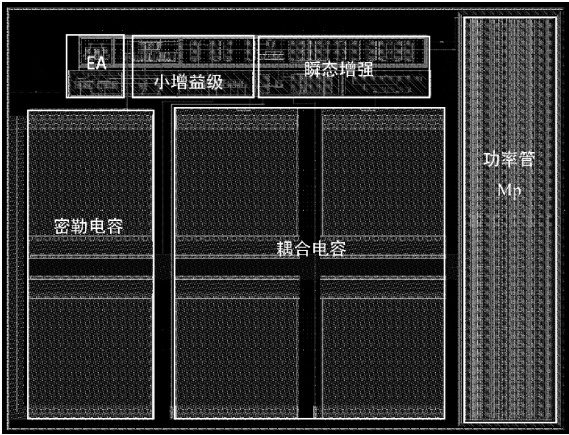


图 10 LDO 版图
Fig. 10 Layout of the propose LDO

比较如表 1 所示。本文设计的无片外电容低功耗瞬态增强 LDO,能够在更低静态电流下,有更低的上冲下冲电压。同时有着最高的电流效率,最低的负载调整率、线性调整率,能够输出稳定的电压。在低静态电流下,兼顾各项性能指标,综合性能优异。

表 1 本文 LDO 与其他已发布文献 LDO 性能参数对比
Table 1 performance parameters comparison of the LDO in this paper with other published literatures.

参数	文献 [13]	文献 [14]	文献 [15]	本文
工艺/nm	180	180	130	180
输入电压/V	3.3	1.8	1.2	3.3
输出电压/V	2.4	1.2	1	2.4
负载电流/mA	20	100	50	50
静态电流/ μ A	6.58	141	95	3
负载电容/pF	20	100	2 000	50
片内电容/pF	1.8	9	—	4.8
上冲/mV	783	340	200	547
下冲/mV	855	360	390	448
负载调整率/($\text{mV} \cdot \text{mA}^{-1}$)	0.2	0.27	0.009	0.005 7
线性调整率/($\text{mV} \cdot \text{V}^{-1}$)	0.33	0.6	5	0.22
电流效率/%	99.94	99.86	99.81	99.99

4 结 论

本文基于 SMIC 180 nm CMOS 工艺设计了一款无片外电容低功耗瞬态增强 LDO。电路采用小增益级前馈补偿以及密勒补偿,在负载电流范围内具有良好的稳定性。提出的瞬态增强结构通过电容耦合检测负载电流变化,在稳态时不消耗电流,有效的提高电流效率减少了输出电压的上冲下冲尖峰,为电路瞬态响应提供大电流,提高 LDO 瞬态响应性能。LDO 电路的静态电流只有 3 μ A,输出电

压上冲尖峰减小了 39%,下冲尖峰减小了 57%,电流效率高达 99.99%。该低功耗 LDO 能够很好满足便携式智能穿戴设备的需求。

参考文献

- [1] CHEN F, LU Y S, MOK P K T. A fast-transient 500-mA digitally assisted analog LDO with 30- μ V/mA load regulation and 0.0073-ps FoM in 65-nm CMOS[J]. IEEE Journal of Solid-State Circuits, 2021, 56(2): 511-520.
- [2] MII K, NAGAHAMA A, WATANABE H. Ultra-low quiescent current LDO with FVF-based load transient enhanced circuit[J]. IEICE Transactions on Electronics, 2020, 103(10): 466-471.
- [3] RĂDUCAN C, GRĂJDEANU A, PLESA C, et al. LDO with improved common gate Class-AB OTA handles any load capacitors and provides fast response to load transients[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2020, 67(11): 3740-3752.
- [4] HUANG Y Q, LU Y, MALOBERTI F, et al. Nano-Ampere low-dropout regulator designs for IoT devices[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2018, 65(11): 4017-4026.
- [5] ZACHOS N, GOGOLOU V, NOULIS T. A fully integrated 1.8 V low-power LDO regulator with dynamic transient control for SoC applications[J]. Electronics, 2024, 13(23): 4734.
- [6] MANDAL D, DESAI C, BAKKALOGLU B, et al. Adaptively biased output cap-less NMOS LDO with 19 ns settling time[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2019, 66(2): 167-171.
- [7] LIU N, XIE Y L, GUO J P. A fast transient FVF-based output capacitorless LDO with self-feedback biasing[J]. Microelectronics Journal, 2023, 134: 105724.
- [8] 孙帆, 黄海波, 卢军, 等. 基于前馈补偿的快速响应无片外电容 LDO 设计[J]. 电子测量技术, 2024, 47(17): 31-37.
- [9] SUN F, HUANG H B, LU J, et al. Design of a fast response capacitor-free LDO based on feedforward compensation[J]. Electronic Measurement Technology, 2024, 47(17): 31-37.
- [10] LU Y G, CHEN M, WANG K Y, et al. A capacitorless flipped voltage follower LDO with fast transient using dynamic bias[J]. Electronics, 2022, 11(19): 3009.
- [11] MANIKANDAN P. A feed-forward compensated FVF LDO regulator with no on-chip compensation capacitors[J]. Integration, 2023, 91: 89-97.
- [12] PEREIRA-RIAL Ó, LÓPEZ P, CARRILLO J M, et al. 1.88 nA quiescent current capacitor-less LDO with adaptive biasing based on a SSF absolute voltage difference meter [C]. 2020 IEEE International Symposium on Circuits and Systems, 2020: 1-5.
- [13] ADORNI N, STANZIONE S, BONI A. A 10-mA LDO with 16-nA IQ and operating from 800-mV supply[J]. IEEE Journal of Solid-State Circuits, 2020, 55(2): 404-413.
- [14] ZHANG Z W, ZHAO X, DONG L Y, et al. A high-efficiency feedforward compensation method for capacitor-less LDO [J]. Integration, 2022, 87: 104-110.
- [15] MAITY A, PATRA A. Tradeoffs aware design procedure for an adaptively biased capacitorless low dropout regulator using nested miller compensation[J]. IEEE Transactions on Power Electronics, 2016, 31(1): 369-380.
- [16] MANIKANDAN P, BINDU B. A transient enhanced cap-less low-dropout regulator for wide range of load currents and capacitances [J]. Microelectronics Journal, 2021, 115: 105207.

作者简介

程铁栋(通信作者),博士,副教授,硕士生导师,主要研究方向为微电子技术。

E-mail: chengtiedong@126.com