

DOI:10.19651/j.cnki.emt.2208926

岸空双基地高频/甚高频雷达同步控制器设计与实现*

陈泽宗 陈家彬 赵晨 谭尧
(武汉大学电子信息学院 武汉 430072)

摘要: 岸空双基地高频/甚高频雷达系统岸发空收,收发两站对时间、频率和相位同步精度要求高,实现难度大,且接收站对同步控制器体积和质量都有较高的要求。本文基于数字信号处理和可编程逻辑门阵列以及GPS(DSP+FPGA+GPS)设计了岸空双基地高频/甚高频雷达系统的同步控制器,通过GPS信号中的UTC信息和PPS信号来保证双站时间同步,使用FPGA结合PPS信号对独立的高稳晶振进行校准,保证双站频率和相位同步;简化了硬件结构,便于整个接收系统的集成,并且同步控制参数可灵活选择,启动时间灵活可控。在收发两站各设一套相同的同步控制器进行性能测试,结果表明设计的同步控制器实现了收发两站的时间、频率和相位同步,产生的时序控制信号精准,双站同步精度控制在5 ns以内,时序上能保证双基地雷达系统的相干性,并且体积小、质量轻、使用方便,完全满足岸空双基地高频/甚高频雷达系统的要求。

关键词: 岸空双基地高频/甚高频雷达;同步控制器;DSP;FPGA;GPS

中图分类号: TN952 **文献标识码:** A **国家标准学科分类代码:** 510.1020

Design and implementation of shore-air bistatic HF/VHF radar synchro controller

Chen Zezong Chen Jiabin Zhao Chen Tan Diao

(School of Electronic Information, Wuhan University, Wuhan 430072, China)

Abstract: In the shore-air bistatic HF/VHF radar system, the sending and receiving station have high requirements on the synchronization accuracy of time, frequency and phase, and it is difficult to realize, and the receiving station has high requirements on the size and weight of the synchro controller. In this paper, the synchro controller of shore-air bistatic HF/VHF radar system is designed based on digital signal processing, programmable logic gate array and GPS (DSP+FPGA+GPS). The UTC information and PPS signal in GPS signal is used to ensure the time synchronization of the two stations, and the independent high stable oscillator is calibrated by FPGA combined with PPS signal to ensure the frequency and phase synchronization of the two stations. The hardware structure is simplified to facilitate the integration of the whole receiving system, and the synchronization control parameters can be flexibly selected, and the startup time is flexible and controllable. In sending and receiving two stations set up the same synchro controller performance testing, the results show that the synchro controller realizes the synchronization of time, frequency and phase of the two stations, and the timing control signals generated are accurate, the synchronization accuracy of two stations is under 5 ns, the coherence of bistatic radar system can be guaranteed in timing, and small in size, light in weight, easy to use, which fully meets the requirements of air-shore bistatic HF/VHF radar system.

Keywords: shore-air bistatic HF/VHF radar; synchro controller; DSP; FPGA; GPS

0 引言

与传统收发共站的单基地雷达相比,岸空双基地雷达收发远距离分置,接收机可以静默地接收信号,在抗电子干扰、反隐身以及抗反辐射导弹等方面具有极大的优势,是近

年来涌现出的一种新体制雷达^[1],并且双基地雷达收发远距离分置,其目标动力学参数探测能力和精度比单基地雷达要更为强大^[2-4]。但是,由于双基地雷达系统收发站相距较远,这就使得双基地雷达系统的实现比单基地要复杂得多^[5]。对于雷达系统而言,不论是单基地还是双基地雷达,

收稿日期:2022-01-24

* 基金项目:国家自然科学基金面上项目(61871296)、国家重点研发计划项目(2017YFF0206404,2016YFC1400504)资助

都需要由同步控制器来控制整个系统正常工作^[6],与单基地雷达相比,双基地雷达同步控制器最主要的技术问题就是时间、频率和相位的同步问题^[7]。时间同步是指收发两地的时间变化要同步,也即收发两站要同时启动,频率和相位同步是指收发两地的频率和相位变化要同步^[8]。在单基地雷达系统中,时间、频率和相位同步可以依靠同一个频率源来解决,而双基地雷达系统则不能^[9]。相干雷达系统中,时间、频率和相位不同步,会使得雷达系统接收信号不相干,从而影响雷达系统的探测性能,严重的可能会导致整个系统无法使用^[10]。另外,对于岸发空收的岸空双基地雷达系统来说,置于空中小型无人机上的接收系统必须保证其体积小、质量轻、集成度高。

当前在工程中,双基地同步的方案主要有如下 3 种:直接同步法、间接同步法以及独立式同步法^[11]。而间接同步法中的 GPS 同步方法则是应用最广泛的,但是当前应用 GPS 同步方法大都如文献[12]采用压控晶振和卫星授时结合的同步方案,利用 1 PPS 脉冲信号,设计复杂的硬件电路来对压控晶振进行鉴相校准,从而实现收发站的同步。这种方法虽然也可以实现较高的同步精度,但是硬件电路比较复杂,还涉及到数模信号的转换,不利于接收系统的集成和小型化。文献[13]利用 GPS/北斗秒脉冲来驯服收发两站的铷钟,同时收发站的时码终端设备需要互相通信以校准秒脉冲,从而获得较高的双站频率同步精度,但是双站时码终端设备需要稳定的通信链路,并且双站时码终端设备输出的秒脉冲的同步精度只有 10 ns,不仅同步精度有限而且使用不够灵活。

因此本文采用全球定位系统(global positioning system,GPS)同步方案,来设计岸空双基地高频/甚高频雷达的同步控制器,采用 GPS 授时设备输出的世界标准时间(universal time coordinated,UTC)来保证双基地的时间同步,利用高精度秒脉冲信号(pulse per second,PPS)来保证收发站的频率和相位同步。使用数字信号处理(digital signal processor,DSP)作为主控芯片,通过串口接收 GPS 授时设备输出的 UTC 信息,并结合 PPS 信号双重控制 FPGA 程序的启动,从而严格保证收发两站同时启动。现场可编程逻辑门阵列(field-programmable gate array,FPGA)利用 PPS 信号在软件上校准外部时钟,不需要设计复杂的硬件电路,极大地简化了硬件结构,便于整个接收系统的集成,且收发两站的同步控制器可随机启动,使用非常方便灵活,从而满足岸空双基地雷达系统高同步精度,接收系统体积小、质量轻、集成度高的要求。

1 同步控制器硬件设计

同步控制器是整个岸空双基地高频/甚高频雷达系统的控制中心,负责保证收发两站的时间、频率和相位同步,产生各种收发时序控制信号,控制各子系统正常发射和接收雷达信号。

岸空双基地高频/甚高频雷达同步控制器主要包括 GPS 时钟模块、DSP 模块、FPGA 模块、拨码开关模块以及系统复位模块,由外部按键来控制整个系统的复位,GPS 授时设备输出的 UTC 信息和高精度秒脉冲信号通过一个 DB9 串口转换接口分别送给 DSP 和 FPGA,DSP 和 FPGA 相互连接,组成了整个同步控制器的硬件系统,系统结构框图如图 1 所示。硬件设计上极大地简化了系统硬件结构,采用 DSP 芯片作为主控芯片,FPGA 产生时序控制信号,接收系统中便于与数据接收处理融合在一起,有利于进一步提高接收系统的集成度。

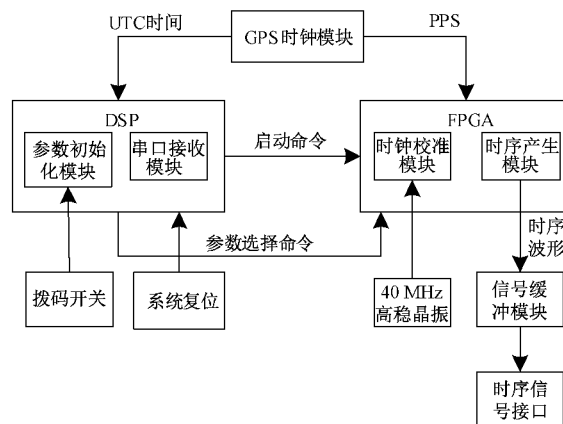


图 1 同步控制器系统框图

GPS 授时设备通过一个 DB9 串口输出 UTC 时间和高精度的秒脉冲信号,作为双站时间、频率和相位同步的基础。DSP 选择的是 TI 公司生产的浮点型 TMS320C6748,其负责接收 UTC 时间并判断是否到达启动时刻,到达启动时刻的前 1 s 向 FPGA 发出启动命令,保证双站时间同步,并且在启动之前向 FPGA 发出参数选择命令进行同步参数选择。FPGA 选择的是 Xilinx 生产的 Spartan6 系列 XC6SLX45,其负责在 PPS 的触发下以 10 min 为周期校准外部晶振输入的时钟,整个系统使用校准后的时钟信号,保证双站频率和相位同步。同时发射端的 FPGA 要根据同步控制参数来产生发射脉冲(transmit pulse,TP)信号和串行外设接口(serial peripheral interface,SPI)信号,SPI 信号送至后级数字频率合成芯片控制其产生正确的线性调频发射信号,TP 信号送至频率合成芯片,控制发射信号的开启和关闭。接收端的 FPGA 则需要产生压地波 TB 信号、帧同步(frame synchronization,FS)信号以及帧标志信号(HOLD),FS 信号标志着每帧回波信号的开始,保证数据采集的相干性。TB 信号送给射频前端控制接收信号的开启与关闭。帧标志信号 HOLD 标志雷达协议中的扫描时长。

2 同步控制器软件设计

2.1 DSP 软件设计

DSP 软件总体工作流程如图 2 所示。DSP 的串口接

收模块控制整个同步控制器的工作。同步控制器上电后,首先可以通过拨码开关来进行同步控制波形参数的选择,通过不同的拨码开关组合控制 DSP 向 FPGA 发出不同的参数初始化选择命令,然后 DSP 通过串口来接收 GPS 授时设备输出的 UTC 时间信息,其串口中断将始终保持接收中断使能状态^[14],并对接收到的 UTC 时间进行判断,当判断时间到达预设启动时刻的前一秒,DSP 就向 FPGA 发出启动命令,控制 FPGA 端程序的执行。

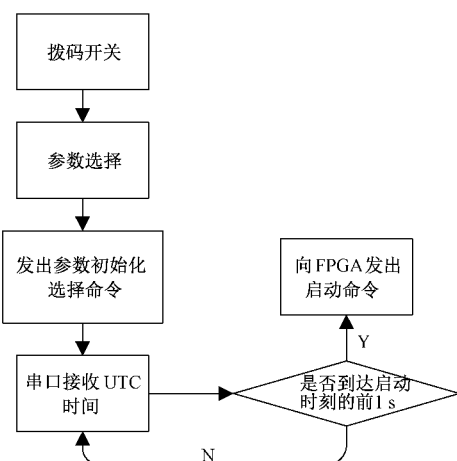


图2 DSP 总体流程

GPS 授时设备输出 UTC 信息的时刻较 PPS 信号上升沿有 50 ms 的滞后,即当接收到某一时刻的 UTC 信息时其对应的 PPS 信号上升沿已经错过,若在接收到 UTC 信息后判断已经到达启动时刻,此时再发出启动命令,PPS 信号已经错过,那么就没有触发信号来触发收发两站同步启动了。另外,如果仅仅由 DSP 发出的启动命令来控制 FPGA 启动的话,那么如果收发站的 DSP 发出的启动命令不同步,就无法保证双站严格同步启动了;而设计由启动命令和启动命令对应的下一个 PPS 信号双重控制系统启动,就能避免由于收发站 DSP 发出启动命令不同步而带来的额外延时,从而保证收发站严格同步启动。

DSP 串口接收 UTC 信息流程如图 3 所示。进入串口接收中断后,DSP 接收第 1 个字节数据,并对其判断是否为报文信息的起始符,如果是起始符则继续接收,串口接收计数加一,并将接收到的数据存入到 GPS 数据缓存器中,如果不是起始符,则串口接收计数复位为 0,重新开始接收 UTC 信息,当串口计数加到 20 时,即对 UTC 时间进行判断,如果到达启动时刻的前一秒,则向 FPGA 发出启动命令,如果未到达则清空数据缓存器,串口继续接收 UTC 报文,如果接收到的是结束符,则串口接收计数复位为 0,重新开始接收 UTC 信息。

2.2 FPGA 软件设计

FPGA 作为同步控制器时序波形产生的核心,其产生的时序控制信号控制着整个雷达系统的正常工作^[15]。岸空双基地雷达收发两站的同步控制器不仅各自产生的时序

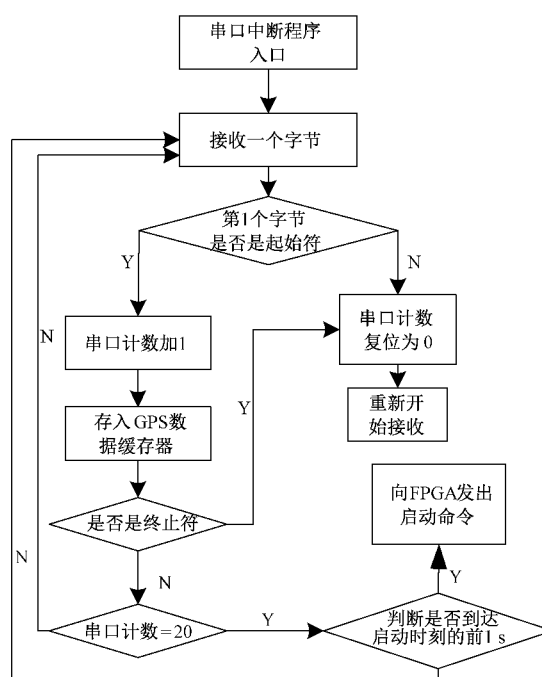


图3 DSP 串口接收流程

控制信号要精准,并且收发两站的同步控制器产生的时序配合起来要保证雷达系统数据采集的相干性。FPGA 总体软件设计流程如图 4 所示,启动命令和 PPS 信号一起控制着 FPGA 程序的启动,严格保证收发两站的时间同步,时序信号产生流程如图 5 所示。

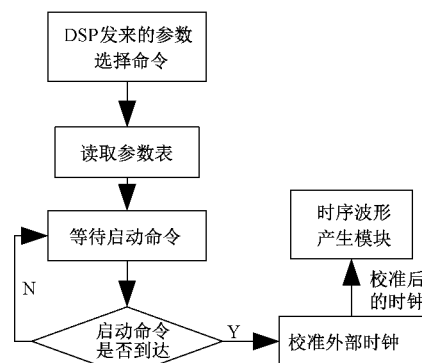


图4 FPGA 总体流程

岸空双基地雷达收发两站使用的时钟是相互独立的,因此必然要想办法对时钟进行校准,校准后的时钟信号作为整个系统的时钟,从而保证双站的频率和相位同步。本文创新性地使用 FPGA 利用 PPS 信号在软件上校准时钟,简单方便,不需要增加额外的硬件电路。具体时钟校准方法是利用 FPGA 内部 PLL 将 40 MHz 时钟 10 倍频至 400 MHz,检测到启动命令发出后的第 1 个 PPS 上升沿时,再把 400 MHz 信号 10 分频,降回 40 MHz。这种处理方法将异步时钟的影响大大降低,提高了系统的同步精度。时钟校准流程如图 6 所示。

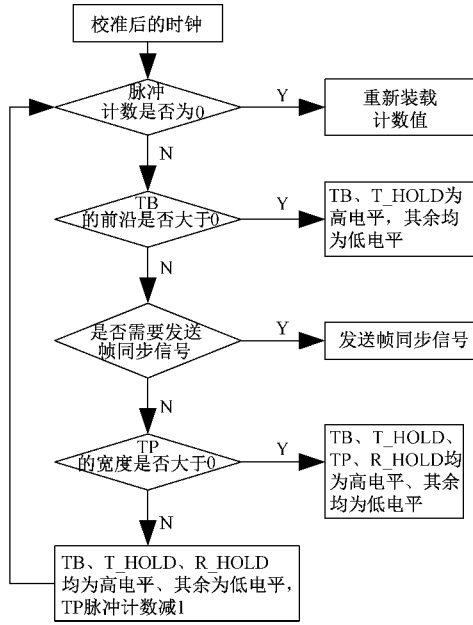


图 5 时序产生流程

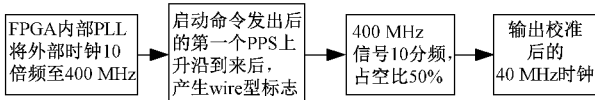


图 6 时钟校准流程

另外,为了在岸空双基地高频/甚高频雷达系统中实现调频连续波和调频中断连续波的切换,本文的FPGA模块中创新性地设计了两套时序控制方案,可以根据参数选择命令中的波形标志信号来进行选择。时序控制信号中的TB、TP为调频中断波体制的时序控制信号,T_HOLD和R_HOLD为连续波体制的时序控制信号。连续波工作时,发射机和接收机同时工作,同时停止,即扫频周期内T_HOLD为1,R_HOLD为0;间歇期内T_HOLD为0,R_HOLD为1(接收为低电平有效)。FPGA的外部输入时钟为40 MHz,因此整个时序以25 ns为最小脉冲单位。

3 性能测试

本文设计的是岸空双基地高频/甚高频雷达的同步控制器,其需要保证收发两站的时间、频率和相位同步,并要求产生硬件设计部分所述时序控制信号。GPS授时设备的授时精度是实现上述要求的基础,因此首先需要对收发两站的GPS授时精度进行测试;而收发两站的时间、频率和相位同步则可由时序控制信号是否满足设计要求来体现,因此测试时主要使用示波器和频谱仪来抓取各种待测信号。使用两套完全相同的同步控制器来进行测试,为了使得测试结果更加符合实际使用情况,测试时两套同步控制器随机上电,拨码开关选择同一套波形参数。

3.1 GPS授时精度测试

收发两站的GPS授时设备输出的PPS信号的同步精度

对同步控制器的时间、频率和相位同步精度有着很大的影响,因此必须保证收发站的PPS信号有着很高的同步精度。测试时使用示波器来抓取两台GPS授时设备输出的PPS信号,结果如图7所示。测试结果表明选用的两台GPS授时设备输出的PPS信号严格对齐,授时精度完全满足设计要求。图7中幅度高的线为发射站PPS,幅度低的线为接收站PPS。

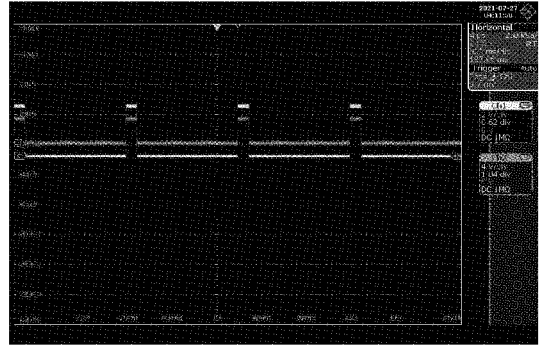


图 7 两台 GPS 授时精度测试图

3.2 单站时序波形测试

时序波形的精准与否关系到整个雷达系统的探测性能,特别是对于相干雷达而言,时序信号必须保证接收系统数据采集的相干性。帧同步信号FS和发射脉冲信号TP的上升沿标志着每帧信号的起始,若TP与FS的上升沿存在较大差异,将导致接收信号不相干,雷达无法获取目标信息,会使得雷达探测性能大大降低,采用示波器抓取FS和TP信号,结果如图8所示,可以看出TP与FS的上升沿是严格对齐的,能够保证接收信号的相干性。宽脉冲线为TP信号,窄脉冲线为FS信号。

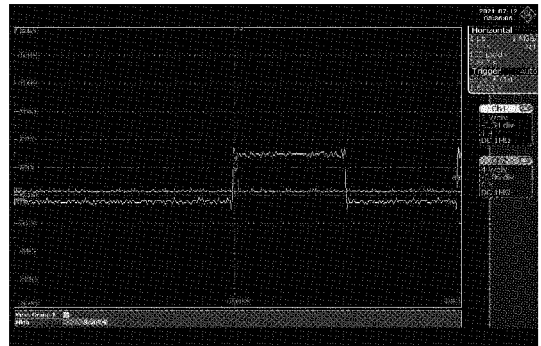


图 8 FS 与 TP 测试

要保证接收信号的相干性不仅需要发射信号与本振信号初相相同,还应保证两者同时产生。发射站同步控制器中的IO_UPDATE信号(包含在SPI信号中)控制着发射信号的产生,接收站的FS信号控制着本振信号的产生,因此,必须保证FS与IO_UPDATE信号严格对齐,这样才能真正保证回波采集的相干性。采用示波器抓取FS和IO_UPDATE信号,结果如图9所示,可以看出两个脉冲是严格对齐的。上方脉冲为IO_UPDATE信号,下方脉冲为FS信号。

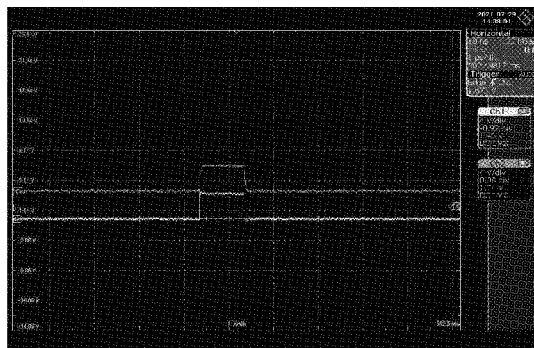


图 9 FS 和 IO_UPDATE 信号测试

3.3 PPS 与校准后时钟测试

岸空双基地雷达收发远距离分置,收发两站使用的时钟是相互独立的,这就可能会造成频率和相位的不同步,因此需要使用高精度的秒脉冲信号来进行时钟校准,收发系统均使用校准后的时钟信号,以保证双基地的频率和相位同步。采用示波器抓取了 PPS 与校准后时钟,结果如图 10 所示。可以看出校准后的时钟上升沿与 PPS 是对齐的,而收发两站的 PPS 信号严格对齐,因此这样就能保证收发两站的频率和相位同步。上方脉冲线为 PPS,下方线为校准后的 40 MHz 时钟。

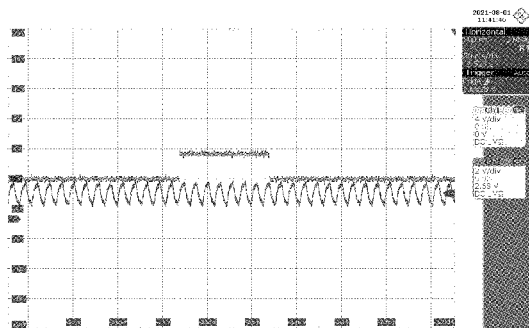


图 10 PPS 与校准后时钟测试

3.4 双站同步精度测试

本文设计的是岸空双基地高频/甚高频雷达的同步控制器,收发两站各设一套同步控制器,它们的同步精度直接决定了岸空双基地雷达的探测性能。因此,收发两站的时序控制信号要同步,并且发射站的 IO_UPDATE 信号和接收站的 FS 信号要严格对齐,这样才能保证发射信号和本振信号同时出现,才能保证回波采集的相干性。用示波器抓取收发两站的 TP(测试时两站均产生,便于测试),发射站的 IO_UPDATE 和接收站的 FS,结果如图 11、12 所示。靠后的脉冲为发射站时序,靠前的脉冲为接收站时序。

由图 11 可以看出收发两站的 TP 上升沿之间相距 4.40 ns,图 12 表明发射站的 IO_UPDATE 与接收站的 FS 信号严格对齐的,因此双站同步精度满足在 5 ns 以内。从上述时序信号的测试结果可以看出,本文设计的同步控制



图 11 收发两站 TP 测试

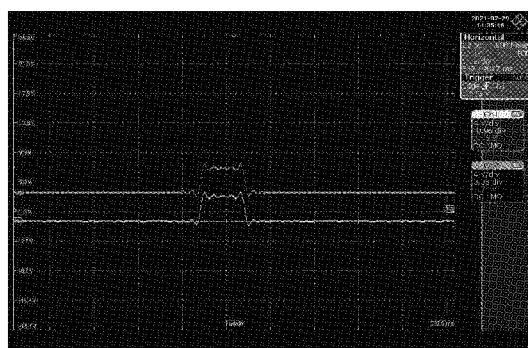


图 12 发射站 IO_UPDATE 与接收站 FS 测试

器较好的实现了收发两站的时间、频率和相位同步,并且大大简化了硬件结构,提高了硬件集成度,同步精度也有较大提升,由文献[12-13]中所述的 10 ns 及以上提升到 5 ns 以内。因此,本文设计同步控制器完全满足岸空双基地高频/甚高频雷达系统的要求。

3.5 发射站扫频信号测试

发射站的同步控制器产生的时序控制信号中的 SPI 信号送至后级射频芯片(AD9915)控制其产生正确的发射信号。为了验证 SPI 信号的正确性,采用 FSV30 频谱仪对发射站产生的发射信号进行测试,结果如图 13 所示。可以看出产生的扫频信号频率范围完全满足设计要求,并且信杂比较高为 55 dBc 左右,说明 SPI 信号完全正确。

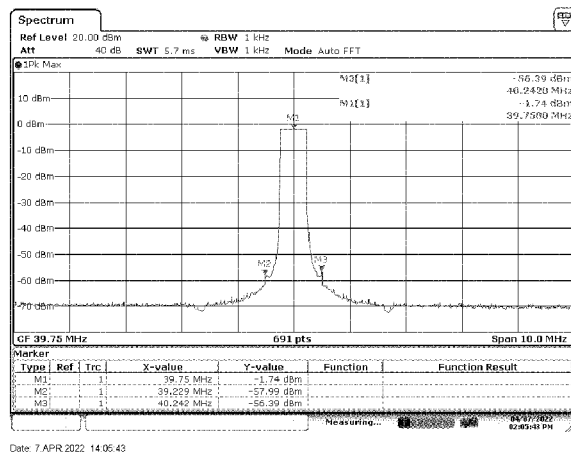


图 13 发射站控制产生的发射信号测试

4 结 论

基于 DSP+FPGA+GPS 设计了岸空双基地高频/甚高频雷达的同步控制器。该同步控制器作为雷达系统的控制中心,产生的时序控制信号精准,波形参数灵活可选,启动时间灵活可控,体积小、质量轻,并且可以在调频连续波和调频中断连续波体制之间灵活切换。采用高精度 GPS 授时设备、DSP+FPGA 的设计方案,使得双基地同步控制精度高,较好地解决了双基地雷达收发两站时间、频率和相位同步的问题。通过测试可以看出,设计的同步控制器性能优良,完全满足雷达系统的要求,具有很好的实用性。未来可以进一步省略 DSP 芯片,仅用 FPGA 来实现同步控制器的所有功能,可进一步提高集成度和同步精度。

参考文献

- [1] 何振宇,陈武,杨扬. GPS 天-地无源双基地雷达探测海面移动目标[J]. 测绘学报,2020,49(12):1523-1524.
- [2] STUART A. Optimizing HF radar siting for surveillance and remote sensing in the strait of malacca[J]. IEEE Transactions on Geoscience and Remote Sensing,2013, 51(3):1805-1816.
- [3] ROBERT F, HUGH R, SCOTT G. Application of radial and elliptical surface current measurements to better resolve coastal features[J]. Current Waves and Turbulence Measurement(CWTM),2015:1-6.
- [4] ROARTY H, KERFOOT J, KOHUT J, et al. Improving the measurements of high frequency radar: Reduced averaging times and bistatics[J]. MTS/IEEE OCEANS-Bergen,2013:1-6.
- [5] 黄隆. 双基地 MIMO 雷达目标测角技术[D]. 西安:西安电子科技大学,2020.
- [6] 於德萍,罗红娥,顾金良. 基于 FPGA 的高速激光照相系统的时序控制器设计[J]. 国外电子测量技术,2017, 36(9):109-113.
- [7] 宋思盛,张兴,姜洋,等. 战术双基地雷达的时间、频率同步方法[J]. 科技视界,2019(19):96-97.
- [8] 朱致青. 双基地雷达收发系统仿真研究[D]. 成都:电子科技大学,2014.
- [9] 周昱,郑霖,邓小芳,等. 无时钟同步下双基地雷达的相位误差补偿算法[J]. 电光与控制,2020,27(3): 22-26.
- [10] CHEN Z Z, WANG Z H, CHEN X, et al. S-band doppler wave radar system[J]. Remote Sensing,2017, 9(12):1302-1319.
- [11] 刘赞,陈西宏,薛伦生,等. 双基地雷达系统时间同步方案研究[J]. 火力与指挥控制,2016,41(1):139-142.
- [12] 马彦恒,武炳阳. 一种空-地双基地雷达时间同步方法[J]. 雷达科学与技术,2016,14(4): 371-374.
- [13] 刘云申,敖呈欢,张弘. 可搬移双基地相控阵雷达同步设计[J]. 现代雷达,2020,42(3): 25-27.
- [14] 罗宇. 双/多基地变频高频地波雷达同步控制器设计[D]. 武汉:武汉大学,2016.
- [15] 翟栋晨,陈泽宗,余高洪,等. 基于数字信号处理和可编程逻辑门阵列 S 波段雷达主板设计[J]. 科学技术与工程,2019,19(17): 210-214.

作者简介

陈泽宗,博士,教授,主要研究方向为无线电海洋遥感。

E-mail:chenzz@whu.edu.cn

陈家彬,硕士研究生,主要研究方向为雷达系统软硬件设计与实现。

E-mail:2337283543@qq.com

赵晨(通信作者),博士,副教授,主要研究方向为高频海洋雷达技术。

E-mail:zhaoc@whu.edu.cn