

基于FPGA的振动采集监控系统

于波 李建成 张强 陈先瑞

(东北石油大学 物理与电子工程学院 大庆 163318)

摘要: 为了保证工业机械设备运行安全,避免振动损害,实现对机械设备振动信号实时监测,提高振动监测实时性,设计了一款以 Altera 公司 EP4E10F17C8N 型号的 FPGA 为数字控制单元,通过以太网 UDP 协议进行数据传输的振动采集监控系统。该系统采用多点式振动信号采集,采集到的信号经过信号预处理存储到外部 SDRAM,再把存储数据封装成 UDP 数据包格式通过网线上传到电脑端,最后使用 LabVIEW 将下位机系统上传数据滤波处理并显示机械设备振动波形。以太网通信技术减少了振动数据在远距离传输的延时损耗等问题,对于处于振动运行状态的机械设备该系统可以实现振动信号数据高速传输、实时监测,实现远程在线式振动信号监控,可以辅助工作人员对机械设备振动状态进行远程实时监测,适用于采集不便、环境复杂的工况环境。

关键词: FPGA;模数转换;SDRAM;以太网 UDP;LabVIEW

中图分类号: TN4;TN919 **文献标识码:** A **国家标准学科分类代码:** 510.1050

Vibration acquisition and monitoring system based on FPGA

Yu Bo Li Jiancheng Zhang Qiang Chen Xianrui

(School of Physics and Electronic Engineering, Northeast Petroleum University, Daqing 163318, China)

Abstract: In order to ensure the operation safety of industrial machinery and equipment, avoid vibration damage, realize the real-time monitoring of mechanical equipment vibration signals, and improve the real-time performance of vibration monitoring, a vibration acquisition and monitoring system was designed, which took the FPGA of Altera EP4E115F29C7N as the digital control unit, and carried out data transmission through Ethernet UDP protocol. The system adopts multi-point vibration signal acquisition, the collected signal is pre-processed and stored to external SDRAM, and then the stored data is packaged into UDP data packet format and uploaded to the computer through the network cable. Finally, LabVIEW is used to upload data filtering to the lower computer system and display the vibration waveform of mechanical equipment. Ethernet communication technology to reduce the vibration data in long distance transmission delay loss, in the vibration of mechanical equipment in the running state of the system can realize high speed data transmission, real-time monitoring, vibration signal to realize the remote on-line monitoring vibration signal, will help the staff for the remote real-time monitoring of machinery vibration state, It is suitable for inconvenient collection and complex working conditions.

Keywords: FPGA; analog-to-digital conversion; SDRAM; Ethernet UDP; LabVIEW

0 引言

随着工业化的发展,各种大型机械设备在工业现场得到了应用,机械设备使用带来的不良振动可导致设备机械结构处于疲劳状态,缩短设备的使用寿命,影响设备上各种仪器仪表精度和性能。振动带来的危害虽然大,但也有可以利用的方法,可根据机械设备振动信号的改变来监测相关设备的运行情况^[1]。过去,通过定期的巡视检修来检测设备是否发生故障的做法,只有在设备发生工作异常时才

能发现设备故障已经出现,无法及时地发现潜在问题,进而可能影响正常生产^[2]。由于机械设备运行状况的改变往往会表现在其振动信号的变化上,通过监测设备振动信号的变化,可以实现故障的早期发现,因此,对设备的振动信号进行采集与监测,可预先发现设备故障产生,提高设备的运行可靠性。近年来,国内外振动采集分析仪器设备各方面发展水平越来越高,文献[3]中采用的是光电传感器检测轴承转子振动,需要特定工作环境,无法适用于其他恶劣的工况场景;文献[4]中采用的是意法半导体的 STM32F429 芯

根据芯片公司所给出的数据手册进行编程实行芯片配置初始化及驱动采集,利用 Quartus II 片上仿真工具软件 SignalTap II 分析信号,得到如图 5 所示,在 clk 时钟驱动下,完成初始化后当芯片输出 busy 忙信号为低电平时开始读取,AD_first 为 AD7606 的第一个通道数据指示,AD_channl 为通道指示,AD_in 为 AD7606 的输入的 16 位数据,AD_data 为预处理后的数据,程序实现了 AD7606 的 8 通道数据的获取。

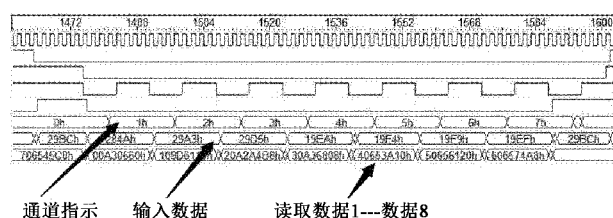


图 5 SignalTap II 抓取波形

2.2 SDRAM 存储模块

SDRAM 存储模块选用 ISSI (美国芯成) 公司的 IS42S16320D 型号芯片,芯片行地址输入 13 bit,列地址输入 10 bit,1-Bank 地址线 BA0、BA1,数据总线为 16 bit,所以容量为 $2^{13} \times 2^{10} \times 4 \times 16 \text{ bit} = 64 \text{ MB}$,芯片容量满足该系统需求的振动数据缓存^[8]。由于 SDRAM 读写时序复杂,为方便程序编写,本文系统将 SDRAM 控制器封装为两个 FIFO 接口,分别用于信号采集模块数据的写入和以太网通信模块的读取。SDRAM 存储芯片对时钟信号要求较高,需要对输出到 SDRAM 芯片的时钟和程序中的参考时钟进行区分,所以 SDRAM 存储模块的驱动时钟为 PLL 模块输出的 100 MHz 时钟和 100 MHz 相位偏移 -75° 的时钟。当信号采集模块读取到一个通道数据后拉高写使能信号,SDRAM 存储模块负责驱动存储器将数据写入 SDRAM 存储芯片;在以太网通信模块数据打包请求数据时 SDRAM 存储模块负责驱动存储器将数据读出并传递到数据打包。

2.3 以太网通信模块

以太网通信是目前应用最普遍的通信技术之一,以太网具有成本低、通信速率高、抗干扰性强等优点。以太网建立管理和维护端到端的连接的传输层协议常用的有 TCP 和 UDP,本系统使用的是 UDP 协议,图 6 所示 UDP 协议传输单包数据的格式,前导码为 7 Byte 用于端口识别,随后的 SFD 是 1 Byte 的帧起始界定符,以太网帧头为 14 Byte,随后是 46~1 500 Byte 的数据段,最后是 4 Byte 的 FCS^[9]。

前导码	SFD	以太网帧头	数据段	FCS
7 Byte	1 Byte	14 Byte	46~1 500 Byte	4 Byte

图 6 UDP 数据包格式

本文系统应用以太网使用的 PHY 芯片是 Marvell (迈

威)公司生产的 88E1111,PHY 芯片负责将 FPGA 发过来的并行数据按照物理层编码规则转化为串行流数据,且可以与电脑端自动协商使用最快发送速度。IEEE802.3 是现有局域网最通用的协议标准,它规定了物理层的连接、电信号及介质访问层协议,协议标准规定了 PHY 芯片的 MII、RMII、GMII 等接口^[10]。本系统采用的是 MII 接口,图 7 所示为 MII 接口发送接收时序,图 8 所示为 FPGA 与 PHY 芯片接口连线。

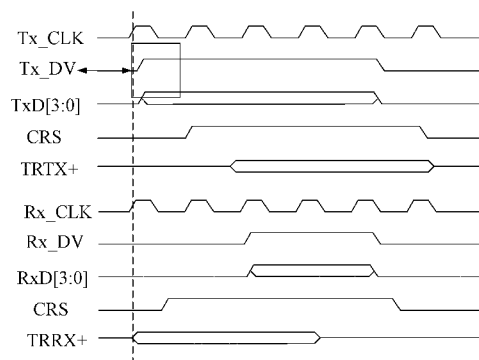


图 7 MII 接口发送接收时序

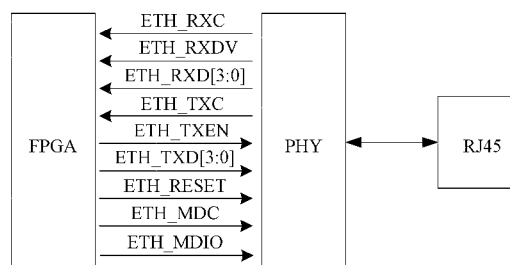


图 8 FPGA 与 PHY 芯片接口连线

以太网通信模块在本系统中负责与上位机连接,将采集到的振动信号发送至上位机,其数据打包模块从 SDRAM 存储模块中请求数据并打包成 UDP 发送需要的数据格式传递到 UDP 控制模块,UDP 控制模块包括以太网通信和 CRC 校验,以太网模块是将前导码、SFD、以太网帧头等封装为 UDP 数据包,其中:前导码为 7 Byte 的 0x55;帧起始界定符 SFD 为 1 Byte 的 0xD5^[11];以太网帧头为 6 Byte 的目的 MAC 地址也就是电脑端 MAC 地址在程序中设置为 ff_ff_ff_ff_ff_ff 表明该数据帧为广播帧和 6 Byte 的源 MAC 地址 00_11_22_33_44_55 及 2 Byte 的长度类型;46~1 500 Byte 的数据段包括 20 Byte 的 IP 首部及 8 Byte 的 UDP 首部及 18~1 472 Byte 的用户数据也就是要发送至上位机的数据,20 Byte 的 IP 首部中后 8 Byte 是 32 位的源 IP 地址 32 位的目的 IP 地址,目的 IP 地址需要和上位机电脑端 IP 地址一致才能实现发送数据^[12]。CRC 校验值为 UDP 数据包最后 4 Byte 的 FCS,CRC 校验模块是对 UDP 数据段的数据进行校验,CRC 校验值计算错误或没有会使电脑接收端丢弃该帧导致接收不到数据^[13]。

3 实验测试

为了验证本文设计软硬件系统能否满足要求,将所编写程序下载到下位机系统,由于目前大多数 FPGA 芯片是基于 SRAM 的结构,而 SRAM 存储单元中的数据掉电就会丢失,因此系统上电后,必须要由配置电路将正确的配置数据加载到 FPGA 的 SDRAM 中,此后 FPGA 才能够正确的运行,本文系统使用的是 flash 配置芯片为 EPCS64,将程序通过 Quartus II 软件 Programmer 程序和 USB-Blaster 下载器下载到实验系统的 flash 中。程序下载完成还需要在电脑端绑定下位机系统 IP 地址和 MAC 地址才能实现以太网传输,如图 9 所示,绑定成功后用网线连接电脑端和下位机系统就可以实现电脑和下位机之间数据传递。

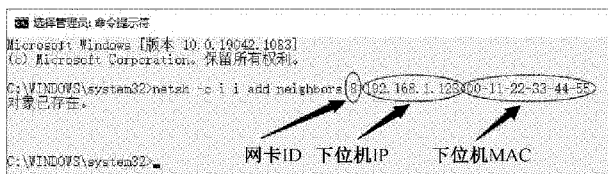


图 9 绑定下位机 IP 和 MAC 地址

为了验证以太网 UDP 传递数据是否达到要求,通过 Wireshark 进行抓包和网络调试助手上位机显示验证,观察电脑端接收到的下位机数据。图 10 所示为抓取的 UDP 数据包,图 11 所示为上位机显示数据。通过以上抓包实验,验证电脑端已接收到下位机实验系统通过以太网 UDP 传输的振动数据,最后使用 LabVIEW 软件实现对下位机采集到的振动信号进行实时波形显示和监控。

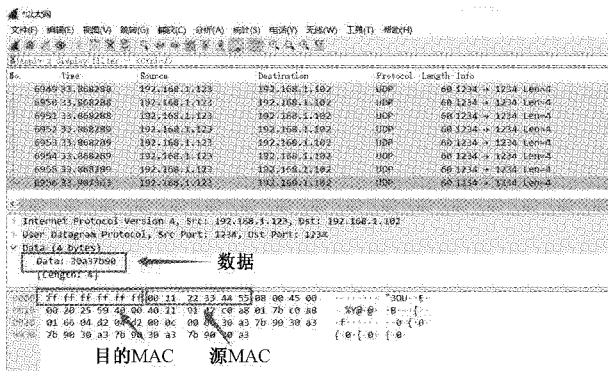


图 10 Wireshark 抓包

LabVIEW 是美国国家仪器(NI)公司研制开发的一个图形化的编程语言的开发环境,具有多种信号处理、分析和连接、控制与仿真模块^[14],集成了 GPIB、RS-232 和 RS-485 协议的硬件及数据采集卡通讯的全部功能,内置了便于应用 TCP/IP、UDP、ActiveX 等软件标准的库函数^[15],应用

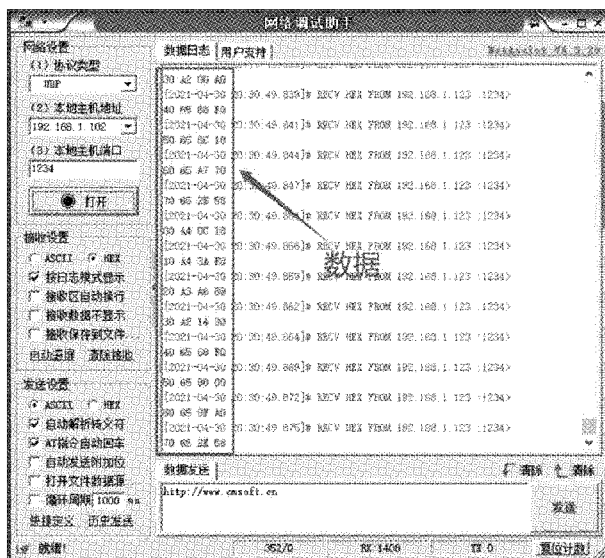


图 11 以太网上位机

LabVIEW 可以实现系统电脑端实时监控下位机振动信号功能,LabVIEW 监控系统分为前面板和程序面板,前面板主要控件有:端口数值输入控件、IP 字符串输入控件、接收发送超时及接收最大值数值输入控件、波形图表监视控件以及布尔输入控件等^[16]。图 12 所示为系统设计的 LabVIEW 程序框图,使用 LabVIEW 软件内置打开 UDP 函数,将函数输入网络地址、端口、超时毫秒分别连接输入控件,函数输出连接 ID 端口连接写入 UDP 数据函数输入端口,将写入 UDP 数据函数地址和端口连接输入控件并设置为下位机 IP 地址,可实现上位机向下位机发送控制数据,连接 ID 端口连接读取 UDP 数据函数,读取 UDP 数据函数的数据输出端口便可以得到下位机系统向电脑端发送的数据,由于接收数据为字符串,需要对数据进行处理并显示到波形图表。最后可以实现将端口、IP 等设置无误后在波形图表实时显示下位机系统传输的振动数据,达到实时监控效果。

设置完成 LabVIEW 主机 IP、远程 IP、端口等输入控件参数后运行程序,LabVIEW 前面板波形图表上可以显示 4 个通道振动数据波形如图 13 所示,监控波形图表显示下位机采集系统的四个通道的振动数据,对比图 14 所示采集点处于振动状态时波形图可说明:波形图表显示波形平稳表明采集点振动信号弱振动状况表良好,波形起伏波动较大表明采集点处于振动状态,由此 LabVIEW 上位机系统对数据再加以阈值区间设置或结合 BP 神经网络故障诊断识别就可以实现在线判别设备振动是否超过安全规定值进而辅助工作人员对设备进行检修。LabVIEW 显示正确振动波形验证本系统实现预期功能,可以完成振动信号的采集、处理、存储、以太网 UDP 传输以及上位机 LabVIEW 的实时监控。

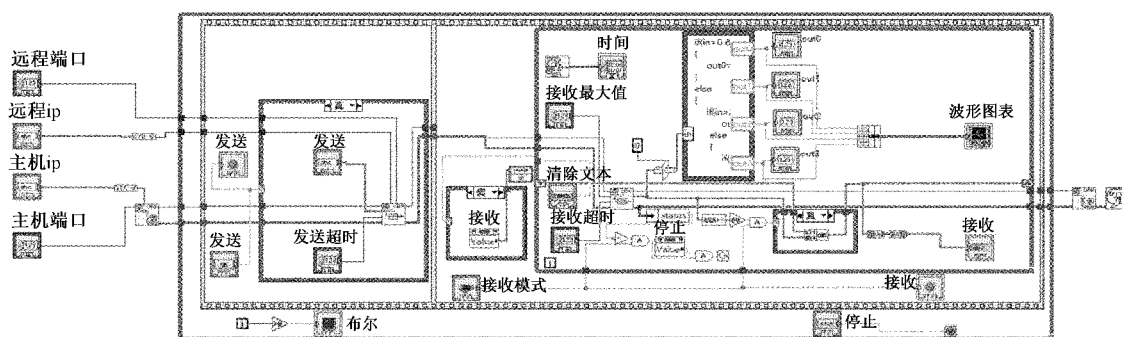


图12 LabVIEW程序框图

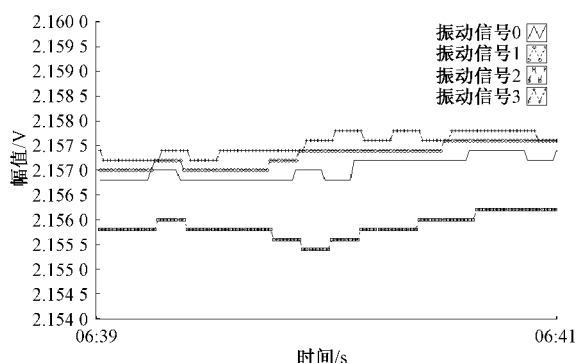


图13 LabVIEW数据波形

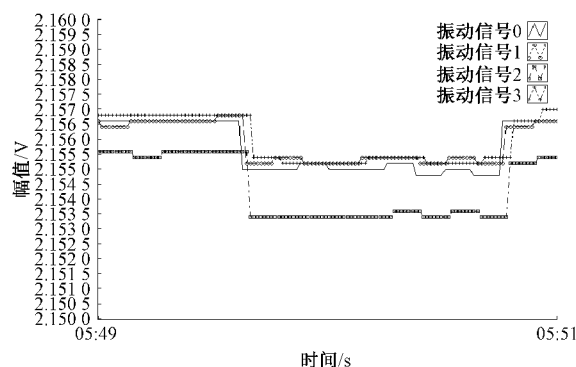


图14 采集点振动状态

4 结 论

本文设计了一款基于FPGA的振动采集监控系统。通过对信号采集、SDRAM存储和以太网通信等模块的设计及上位机LabVIEW的程序编写,实现了振动信号采集、实时高效传输、LabVIEW监控。实验测试表明,该系统采用以太网UDP协议进行振动数据的提高传输的速度和质量,通过网线与上位机相连接也可以一定程度上的增大传输距离,使用LabVIEW对振动信号监控提高了系统实时性,为一些条件恶劣环境下的振动信号采集监控提供了很大帮助。

参考文献

[1] 代万宝,张传杰,喻言,等.应用于海洋平台振动检测的

无线传感器系统技术研究[J].物联网技术,2013,3(1):25-29.

[2] 朱菊霞,何晖晖.CAN总线在船舶在线式振动监测系统的通信网络中的应用[J].舰船科学技术,2017,39(22):129-131.

[3] 丁孔星,朱发新,滕究斌,等.一种轴承转子系统振动故障检测装置设计[J].广州航海学院学报,2021,29(1):47-50.

[4] 蔡俊,陈晓烽,吴思汉,等.基于STM32的电机振动信号采集检测系统[J].传感器与微系统,2019,38(11):108-110.

[5] 刘群,洪占勇,崔塑,等.基于FPGA的色选机下料振动器振动状态检测系统设计[J].计算机测量与控制,2019,27(6):45-49.

[6] 宋锡文,董业鹏,杨世飞.基于FPGA的振动信号处理参数寻优试验研究[J].电子测量与仪器学报,2021,35(2):101-108.

[7] 郑天宇,尹达一.千兆UDP/IP协议栈FPGA实现及其在高速成像系统中的应用[J].现代电子技术,2018,41(18):1-5,11.

[8] 齐佳硕,王洪岩.基于FPGA的SDRAM接口设计及实现[J].电子测量技术,2018,41(19):141-144.

[9] 张伟华,魏仲慧,何昕.嵌入式通用千兆以太网接口的设计与实现[J].仪表技术与传感器,2011(6):41-43,47.

[10] 文丰,韩雨龙.千兆以太网MAC控制器软核设计[J].电子测量技术,2021,44(1):150-155.

[11] 张松,李筠.FPGA的模块化设计方法[J].电子测量与仪器学报,2014,28(5):560-565.

[12] 鲁斌,林定君,洪红,等.基于FPGA的UDP/IP网络故障排除方法[J].电子测量技术,2020,43(22):150-154.

[13] 彭宇,姜红兰,杨智明,等.基于DSP和FPGA的通用数字信号处理系统设计[J].国外电子测量技术,2013,32(1):17-21.

[14] 俞宙,李静,魏亚峰,等.基于虚拟仪器的高速混合信号自动测试系统设计[J].仪器仪表学报,2016,37(S1):94-101.

[15] 赵永立,杨建成,张玉红.基于LabVIEW的虚拟振动测试分析系统[J].天津工业大学学报,2006(4):77-80.

[16] 杨雷,刘畅,伍星.基于LabVIEW的数字信号处理虚拟实验室研究[J].机电产品开发与创新,2011,24(1):111-112.

作者简介

于波,工学博士,教授,主要研究方向为信号处理,振动故障诊断技术研究等。

E-mail:347153464@qq.com