

DOI:10.19651/j.cnki.emt.2106742

浅析集成电路辐射抗扰度测试方法

林辰正 高成 黄皎英

(北京航空航天大学 可靠性与系统工程学院 北京 100191)

摘要: 集成电路的辐射抗扰度测试问题,已经成为限制电子设备性能的主要因素。目前集成电路的辐射抗扰度测试方法主要包括横电磁波小室法、吉赫兹横电磁波小室法、IC带状线法和近场扫描抗扰度法,但如何选用这些方法是一大难点,而随着干扰源频率范围扩大至 GHz 乃至数十 GHz,现有的部分测试方法也暴露出诸多问题。从方法特点和测试配置两个方面对 4 种 IC 辐射抗扰度测试方法进行了阐述,并总结归纳了从测试配置到调整测试条件在内的一系列集成电路辐射抗扰度测试步骤,从频率范围、干扰场强、测试成本等方面对测试方法进行了对比分析。文中列举了各测试方法存在的典型问题及改进措施,最后提出了测试方法的 3 条选用原则,并给出了选用建议。可为测试人员提供参考,研究成果可用于集成电路辐射抗扰度测试的选用和改进工作。

关键词: 集成电路;电磁兼容;辐射抗扰度;辐射抗扰度测试

中图分类号: TN407 **文献标识码:** A **国家标准学科分类代码:** 510.3040

Review of radiated immunity measurement methods for integrated circuits

Lin Chenzheng Gao Cheng Huang Jiaoying

(School of Reliability and Systems Engineering, Beihang University, Beijing 100191, China)

Abstract: The radiated immunity measurement of ICs has become a major factor limiting the performance of electronic equipment. Up to now, the radiated immunity measurement methods of IC mainly include TEM cell method, GTEM cell method, IC stripline method and near-field scanning immunity method, but how to choose these methods is a dilemma. Moreover, with increasing frequency spectrum of disturbance sources to GHz range, some methods present their problems as well. In aspects of test set-up and pros, four IC radiated immunity measurement methods are described, with their frequency range, interference field strength and cost compared and analyzed. From test set-up to adjustment of test condition, the whole steps of IC radiated immunity measurement are induced. In addition, the key problems and solutions of the four methods are listed. Finally, this paper puts forward the principles and suggestions for methods selection. Being the reference for testers, the research results can be used for the selection and improvement of IC radiated immunity measurement.

Keywords: integrated circuit; electromagnetic compatibility; radiated immunity; radiated immunity measurement

0 引言

电磁干扰(electromagnetic interference, EMI)已经成为现代电子产品可靠性设计中所需要考虑的重要问题之一,EMI分为辐射干扰和传导干扰,由于辐射干扰不依赖导电介质,干扰源只需要通过空间即可干扰敏感器件,因此敏感器件的辐射抗扰度测试十分重要^[1-5]。集成电路(integrated circuit, IC)通常是电子产品中的主要敏感器件^[6],因此对于电子产品的设计者而言,IC的辐射抗扰度测试问题,已经成为了限制电子设备性能的一大要素^[7]。

针对 IC 的电磁抗扰度测试问题,各组织和经济体陆续制定了相应的测试标准。如国际电工委员会在 1996 年制

定了针对 IC 电磁抗扰度的 IEC62132 标准,BISS 工作组建立了 BISS-IC-EMC 通用集成电路电磁兼容测试规范^[8],我国也制定了 GBT17626、SJ 21473 等标准对测试进行规范。现有的 IC 辐射抗扰度测试方法有 4 种,包括横电磁波(TEM)小室法、吉赫兹横电磁波(GTEM)小室法、IC 带状线法和近场扫描抗扰度法(near field scan immunity, NFSi),但是如何根据测试目的或测试条件选用这些方法是一大难点。此外,随着干扰源频率范围扩大至 GHz 乃至数十 GHz,以及 IC 临界频率的增加^[9],现有标准中的部分测试方法逐渐暴露出了诸多问题,因此,总结当前各测试方法存在的关键问题,并在此基础上归纳改进势在必行。

收稿日期:2021-05-20

本文首先对 4 种 IC 辐射抗扰度测试方法及测试步骤进行了阐述,做出了测试方法的对比分析,分类列举了各测试方法存在的典型问题,并总结了典型问题的改进措施。最后,本文提出了测试方法的选用原则和选用建议表。本文可为测试人员提供参考,研究成果可用于集成电路辐射抗扰度测试的选用和改进工作。

1 IC 辐射抗扰度测试方法对比分析

1.1 TEM 小室法

TEM 小室法的测试配置图如图 1^[10]所示,TEM 小室法的测试设备主要包括频谱分析仪、射频信号源、功率放大器、射频衰减器(可选)、TEM 小室和上位机。

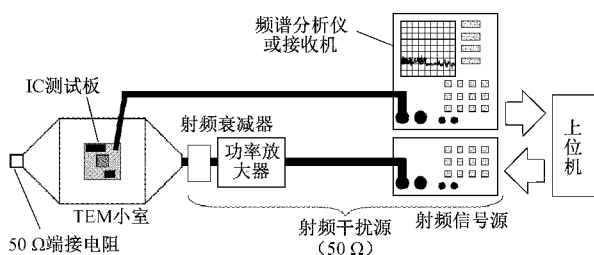


图 1 TEM 小室法测试配置图

TEM 小室法的优点如下:

1) TEM 小室分为开放式和封闭式两种,开放式 TEM 小室的成本低,且允许在测试过程中对 IC 进行观察,封闭式 TEM 小室则可以提供对环境噪声的屏蔽,且相比开放式 TEM 小室,其工作频率更高^[11]。

2) 相比其他测试方法,TEM 小室法结构简单、成本低廉,测试仪器便于运输^[12]。

1.2 GTEM 小室法

GTEM 小室法的测试配置图如图 2^[10]所示,GTEM 小室法在 TEM 小室法的基础上,将 TEM 小室替换为 GTEM 小室。

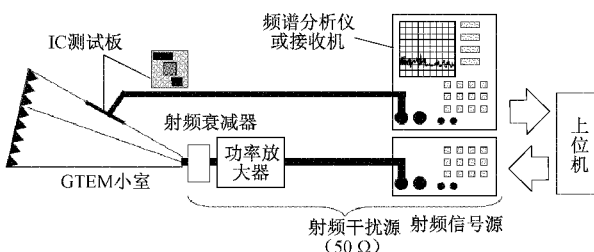


图 2 GTEM 小室法测试配置图

GTEM 小室法的优点如下:

1) GTEM 小室内的吸波材料可以有效避免电磁波在两个锥形外导体来回反射,从而一定程度上减少了谐振现象,因此 GTEM 小室法有着所有方法中最高上限截止频率,其工作频率通常可以达到 18 GHz^[13]。

2) GTEM 小室法可以承受最高 1 kW 的干扰信号功

率,因此可以提供高强度的干扰电磁场。

3) GTEM 小室能够有效屏蔽环境噪声。

1.3 IC 带状线法

IC 带状线法的测试配置图如图 3^[14]所示,IC 带状线法的测试设备主要包括射频信号源、功率放大器、功率计、IC 带状线小室和 DUT 监控装置。

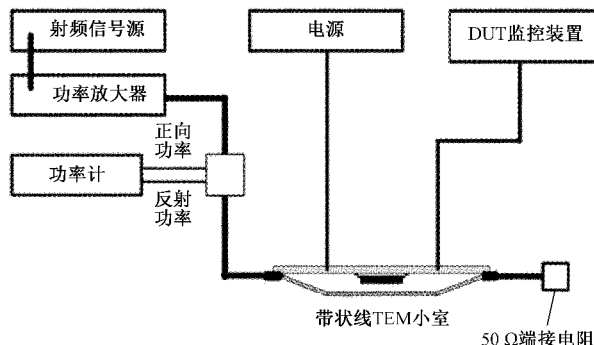


图 3 IC 带状线法的测试配置图

IC 带状线法的优点如下:

1) IC 带状线小室分为开放式和封闭式两种,开放式 IC 带状线小室可以以最小的成本分析 IC 的 EMC 性能,且允许在测试过程中对 IC 进行观察,封闭式 IC 带状线小室则可以提供对环境噪声的屏蔽^[15],与 TEM 小室相比,在灵敏度和效率方面也有所改进。

2) 相比 TEM 小室法,由于 IC 带状线装置中,DUT 和导体之间的距离相比 TEM 小室更短,因此在同样的端接电压下,IC 带状线法可以提供更高的场强^[16]。

1.4 近场扫描抗扰度法

NFSi 的测试配置图如图 4^[17]所示,NFSi 的测试设备主要包括场强探头、近场扫描仪、射频信号源、前置放大器、功率计和数据采集系统。

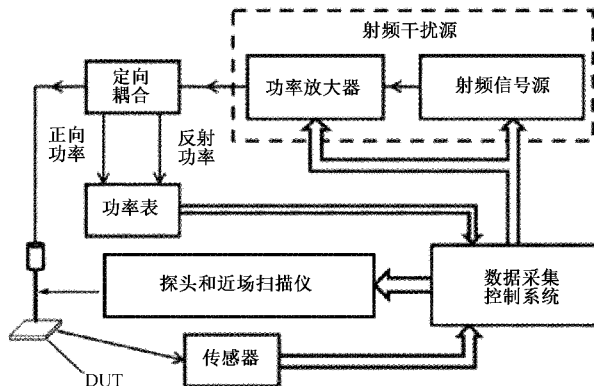


图 4 近场扫描抗扰度法测试配置图

NFSi 的优点如下:

1) 与其他方法只能测量 IC 在电磁场混合作用下的抗扰度不同,通过切换电场探头或者磁场探头,NFSi 能够区分 IC 对干扰电场或者干扰磁场的敏感程度。

2) 与其他方法只能测量 IC 整体的辐射抗扰度不同, NFSi 可以精确地定位 IC 内部的敏感区域, 磁场探头的空间分辨率通常可以达到 1 mm, 而电场探头则可以达到 0.3 mm^[18]。

3) NFSi 可以控制场强探头的位置和角度, 从而也可以控制干扰电磁场入射 IC 的方向。

4) NFSi 的有效频率范围较高, 其最高工作频率可以达到 6~10 GHz^[19]。

5) NFSi 允许在测试过程中对 IC 进行观察。

1.5 IC 辐射抗扰度测试流程

IC 辐射抗扰度测试的测试步骤流程如图 5 所示。

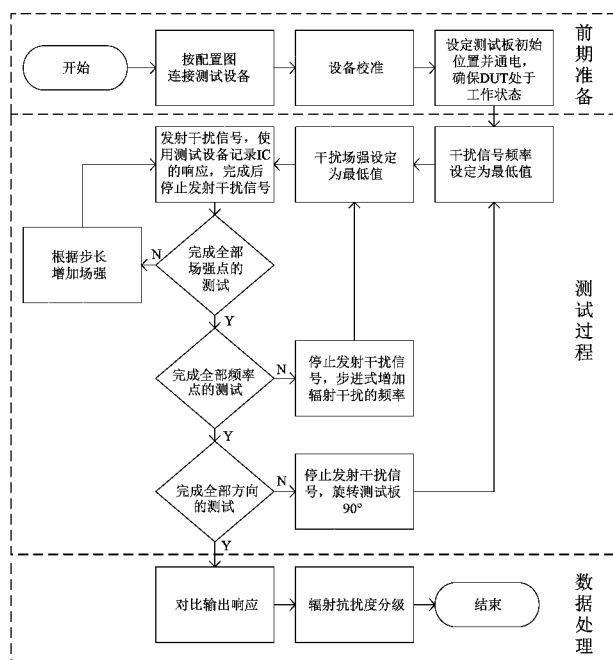


图 5 IC 辐射抗扰度测试流程

IC 辐射抗扰度测试的具体步骤如下:

1) 根据测试方法对应的配置图连接测试仪器和 DUT, 检查整个测试系统的完整性, 如互联线缆和连接器等。

2) 校准测试设备。

3) 设置测试板初始方向, 测试板通电激励, 检查并记录 DUT 的各项参数和响应, 确保 DUT 处在正常工作状态。

4) 干扰信号频率设定为最低值。

5) 干扰场强设定为最低值。

6) 发射干扰信号, 使用频谱分析仪或监控设备记录 DUT 响应, 之后停止发射干扰信号。

7) 步进增加干扰场强, 步长一般小于测试区间长度的 5%, 重复步骤 6)~7), 直到完成全部场强点的测试。

8) 步进增加干扰频率, 步长一般小于测试区间长度的 5%, 且在临界频率附近应该采用更小的步长, 重复步骤 5)~8), 直到完成全部场强和频率点的测试。

9) 调整测试板方向, 每次测试旋转 90°, 重复步骤 4)~9), 直到在 4 个方向上完成辐射抗扰度的测试。

10) 将各测试条件下 DUT 的输出响应与正常工作状态下 DUT 的输出响应进行对比, 记录偏差, 如果 DUT 的输出响应相对未受到干扰的信号, 纹波幅度超过 $\pm 10\%$, 或者时间抖动超过 $\pm 16 \text{ ns}$ ^[20], 则认为 DUT 发生了偏差。

11) 根据 DUT 输出响应的对比结果划分 IC 的辐射抗扰度等级, 如表 1^[21] 所示。

表 1 IC 辐射抗扰度等级

等级	特征
A 级	IC 在测试过程中和测试结束后, 其输出响应没有发生偏差。
B 级	IC 在测试过程中, 其某个或多个输出响应出现短时劣化, 并在其后迅速恢复到规定偏差范围内。
C 级	IC 在测试过程中, 其至少一个输出响应偏差超出规定值, 但在结束测试后自动恢复到规定偏差范围内。
D1 级	IC 在测试过程中, 其至少一个输出响应偏差超出规定值, 且在结束测试后需要通过手动操作(如按下复位键)恢复正常输出。
D2 级	IC 在测试过程中, 其至少一个输出响应偏差超出规定值, 且在结束测试后需要通过重启电源恢复正常输出。
E 级	IC 在测试过程中, 其至少一个输出响应偏差超出规定值, 且在结束测试后无法恢复。

1.6 对比分析

根据 8 项方法特点, 对比分析 4 种 IC 辐射抗扰度测试方法, 其对比分析如表 2 所示。

2 IC 辐射抗扰度测试方法的典型问题与改进措施

2.1 IC 辐射抗扰度测试方法的典型问题

TEM 小室法、GTEM 小室法和 IC 带状线法主要存在 5 项典型问题:

1) 测试角度受到限制。由于测试板的位置受到壁端口形状的限制, 因此该 3 种方法只能测量 DUT 在 4 个位置下的辐射抗扰度, 而测试板的位置可能会对 DUT 的测试结果造成影响。

2) 无法区分 IC 在单一电场或磁场下的辐射抗扰度, 只能测试混合电磁场下的辐射抗扰度。

3) 小室内谐振。该 3 种方法在测试时存在高阶 TE 模和 TM 模在测试单元内传播的问题, 这会导致小室内产生谐振。

4) DUT 影响阻抗匹配。该 3 种方法容易受到 DUT 的影响, 这主要是由于小室内的 DUT 会导致小室的阻抗不匹配, 不匹配的程度与 DUT 的封装尺寸和有效体积比有

表 2 IC 辐射抗扰度测试方法的对比分析

方法特点	TEM 小室法		IC 带状线法		GTEM 小室法	NFSi
	开放式	封闭式	开放式	封闭式		
频率上限/GHz	1	1.6~2.5	3~6	3~6	18	6~10
测试场强	一般	一般	较高	较高	高	低
空间分辨率			无			1) 磁场探头: 1 mm 2) 电场探头: 0.3 mm
屏蔽环境噪声	否	是	否	是	是	否
测试过程中可以 观察 DUT	是	否	是	否	否	是
测试成本	低	较低	低	较低	一般	较高
其他优势			无			1) 可以区分 IC 对电场或磁场的敏感程度 2) 可以控制干扰电磁场入射 IC 的方向和干扰区域

关,即使是相同的 IC,也可能因为封装尺寸或形状的不同表现出不同的抗扰度。

5) TEM 小室法和 IC 带状线法的频率上限相对其他方法较低,TEM 小室法的最高工作频率仅为 1.6~2.5 GHz,IC 带状线法虽然有所提高,但其最高工作频率也仅为 3~6 GHz^[22]。

NFSi 主要存在如下 3 项典型问题:

1) 测试速度较慢。采用 NFSi 进行测试,小型器件的测试时间需要 1.5 h,而对于高频大型器件,测试时间可能超过 50 h^[23]。且 DUT 面积增大、测量的频率点增多、测试精度的提高,都会使得 NFSi 的测试时间延长。减少测试点的数目可以提高 NFSi 的测试速度,但会导致测试精度的降低^[24]。

2) 测试结果并不能直接反映 IC 的辐射抗扰度。NFSi 采用探头发射干扰电磁场,但是在实际环境中,探头并不是一种典型的辐射干扰源,这主要是由于探头与入射电磁场的波阻抗不一致所造成的。

3) 测试精度不足。小尺寸的探头可以带来更优秀的空间分辨率,但也会限制干扰功率。

2.2 IC 辐射抗扰度测试方法典型问题的改进措施

针对 TEM 小室法、GTEM 小室法和 IC 带状线法 5 项典型问题的改进措施如下。

1) 针对测试角度受限的改进措施

(1) 采用圆形测试板。Nie 等^[25]设计和验证了一种带有角度刻度的圆形测试板,将该测试板安装至圆形壁端口,通过旋转测试板至对应的角度刻度,能够改变 DUT 的测试方向至任意角度。Fang 等^[26]同样运用该种测试板进行了测试,并发现 DUT 产生的最大响应偏差,并不一定发生在矩形测试板所能测试的 4 个测试角度上。

(2) 三维正交槽线结构。Zhu 等^[27]设计了一种采用三维正交槽线结构的 TEM 小室,该小室的壁由正交的槽线结构组成,小室内部可以产生均匀电场,通过控制工作槽线的方向,可以控制其内部的干扰电磁场方向。

2) 针对无法区分电场和磁场抗扰度的改进措施

采用单一场源。德国朗格技术有限公司设计并生产了两种单一场源,该场源能分别产生主电场(P1501)和主磁场(P1401),从而区分 IC 在单一电场或磁场下的抗扰度^[28];Pfennig^[29]利用单一场源,在 GTEM 小室上成功测试了铜胶带和编织毛线胶带对单一电场或磁场的屏蔽能力。

3) 针对小室内谐振的改进措施

(1) 主动反馈对消法。该方法通过产生与谐振电场大小相同方向相反的激发电场,可以抑制谐振振幅。

(2) 外壁增加纵向切割槽。在外壁增加纵向切割槽可以抑制横向电流,从而减轻谐振影响。

(3) 加载电磁吸附材料。通过在小室底板和顶板加载吸附材料,可以减轻谐振影响^[30]。

(4) 纵向切割槽上安装负载电阻。负载电阻可以抑制横向电流,从而减轻谐振影响。

(5) 铁氧体瓷砖方法。该方法可以抑制 GTEM 小室内的高阶 TM 模,从而抑制谐振产生^[31]。

4) 针对 DUT 影响阻抗匹配的改进措施

(1) 耦合结构。Fiori 等^[32]分析了 DUT 影响阻抗匹配的原因,并提出将 DUT 安装在耦合结构上可以减轻这种影响。

(2) 时域反射法。通过矢量网络分析仪(VNA)可以运用时域分析法分析小室阻抗是否匹配,如果阻抗不匹配则 VNA 上会产生反射波,反之则只能观察到阶跃电压。

(3) 优化端接电阻。Junru 等^[33]采用双能量法和三维准静态法对 GTEM 小室的端接电阻部分进行了改进,减少了其插入损耗,提高了阻抗匹配的精度。

5) 针对测试频率上限低的改进措施

(1) 锥形外导体优化。Desideri 等^[34]提出了一种端接电容的分析模型,并基于该模型优化了端接附近的锥形过渡区的结构以降低电压驻波比(VSWR),从而提高测试频率。

(2) 芯板优化。Wen 等^[35]提出了一种定位 TEM 小室芯板过渡部分连接点的方法,优化了 TEM 小室的电磁场分布,从而降低了其 VSWR。Alotto 等^[36]对锥形过渡区的孔径以及芯板的长度进行了调整,将 TEM 小室在测试频带内的最大 VSWR 降低至 1.02。Arezoomand 等^[37]分别采用分段线性锥度法和多步锥度法对 TEM 小室的芯板锥度进行了设计,提高了其测试带宽。

(3) 形状记忆合金设计。在 3 GHz 的频率范围内,该设计可以使开放式 IC 带状线小室的 VSWR 降低至 1.16 以下^[38]。

(4) 响应面法设计。在 6 GHz 的频率范围内,该设计可以使封闭式 IC 带状线小室的 VSWR 降低至约 1.2^[39]。

(5) 增加切割槽。Wen 等^[40]对比了汽车和电子设备带状线小室的设计,并将两者的优点用于 IC 带状线小室,在 IC 带状线小室上加入切割槽,从而将测试频率上限提高至 4 GHz。

针对 NFSi 3 项典型问题的改进措施如下。

1) 针对测试速度较慢的改进措施

(1) 自适应采样算法。自适应采样算法能够分析测试位置点所包含的信息量,从而剔除包含信息较少的测试位置点,在增加测试速度的同时减少测试精度的

衰减^[41]。

(2) 平面波谱理论后处理。采用平面波谱理论对 NFSi 测试结果进行处理,可以提高 NFSi 的空间分辨率,从而间接提高了测试速度^[42]。

(3) 神经网络后处理。采用神经网络对测试结果进行处理,以重建多个频率点下的测试信息,从而减少了测试频率点的数目,提高了测试速度的同时保证了测试精度^[43]。

2) 针对测试结果不典型的改进措施

利用 DUT 接收特性量化响应。DUT 接收特性是 DUT 的固有特性,不受到干扰电磁场的影响^[44]。Boyer 等^[45]利用该值量化了 DUT 对输入电磁场的特定响应,因此可以预测 DUT 在典型干扰源作用下的辐射抗扰度。

3) 针对测试精度不足的改进措施

(1) 采用共振探头。共振场强探头结构可以极大地提高空间分辨率,但是其代价则是测试带宽的大幅度降低。

(2) 采用非接触式场强探头。Yan 等^[46]提出了一种非接触式场强探头,该探头基于表面电流扫描方法,其结构具有宽测试频带和高空间分辨率的特点。

根据以上分析,IC 辐射抗扰度测试方法的典型问题及其改进措施如表 3 所示。

表 3 IC 辐射抗扰度测试方法的典型问题与改进措施

典型问题	该测试方法是否存在该种典型问题				改进措施
	TEM 小室法	GTEM 小室法	IC 带状线法	NFSi	
测试角度受限	是	是	是	否	1) 采用圆形测试板 2) 三维正交槽线结构
无法区分电场和磁场抗扰度	是	是	是	否	1) 采用单一场源 1) 主动反馈对消法 2) 外壁增加纵向切割槽
小室内谐振	是	是	是	否	3) 加载电磁吸附材料 4) 纵向切割槽上安装负载电阻 5) 铁氧体瓷砖方法
DUT 影响阻抗匹配	是	是	是	否	1) 采用耦合结构 2) 时域反射法 3) 优化端接电阻
测试频率上限低	是	否	是	否	1) 优化锥形外导体 2) 优化芯板 3) 形状记忆合金设计 4) 响应面法设计 5) 增加切割槽
测试速度慢	否	否	否	是	1) 自适应采样算法 2) 平面波谱理论后处理 3) 神经网络后处理
测试结果不典型	否	否	否	是	1) 利用 DUT 接收特性量化响应
测试精度不足	否	否	否	是	1) 采用共振探头 2) 采用非接触式场强探头

3 选用建议

IC 辐射抗扰度测试方法的 3 条选用原则如下:

1) 选用的测试方法能够达成测试目的。

2) 选用测试方法的有效频率范围包含 IC 的临界频率。

3) 拥有的测试条件满足测试方法的使用条件。

根据选用原则,结合各测试方法的特点和问题,IC 辐射抗扰度测试方法的选用建议如表 4 所示。

表 4 IC 辐射抗扰度测试方法的选用建议

测试项目	TEM 小室法		IC 带状线法		GTEM	NFSi
	开放式	封闭式	开放式	封闭式	小室法	
测试目的						
定位 IC 敏感区域	不选用	不选用	不选用	不选用	不选用	可選用
研究 IC 在单一电磁场下的敏感程度	不选用	不选用	不选用	不选用	不选用	可選用
研究电磁场入射角度对 IC 的影响	不选用	不选用	不选用	不选用	不选用	可選用
表征 IC 辐射抗扰度	可選用	可選用	可選用	可選用	可選用	不建议選用
测试有显示功能的 IC	可選用	不选用	可選用	不选用	不选用	可選用
IC 临界频率						
<1 GHz	建议選用	建议選用	建议選用	建议選用	可選用	可選用
1~3 GHz	不选用	不选用	建议選用	建议選用	可選用	可選用
3~6 GHz	不选用	不选用	不选用	不选用	可選用	可選用
6~18 GHz	不选用	不选用	不选用	不选用	可選用	不选用
测试条件						
无电磁屏蔽室	不选用	可選用	不选用	可選用	可選用	不建议選用
有电磁屏蔽室	可選用	可選用	可選用	可選用	可選用	可選用

4 结 论

本文介绍了当前 IC 辐射抗扰度测试的 4 种主要测试方法及其特点,对比了包括测试频率、测试场强、空间分辨率、屏蔽环境噪声、观测 DUT、测试成本等在内的方法特点。重点总结了各测试方法存在的 8 项关键问题及其解决措施,最后根据选用原则,并结合各测试方法的特点和问题,给出了测试方法的选用建议。

结合文中得出的结论,本文对 IC 辐射抗扰度测试方法的未来做出如下展望:

1) TEM 小室法和 IC 带状线法最主要的优点在于测试成本低,最主要的问题是测试频率较低,因此未来的研究方向应当集中于降低测试成本的同时提高其测试频率范围,以降低常见低频 IC 的 EMC 测试成本并将中频 IC 纳入可测试范围。

2) GTEM 小室法最主要的优点在于测试频率高,因此其未来的研究方向应当聚焦于提高测试频率范围,从而满足诸如 5G 芯片等高频 IC 的辐射抗扰度测试需求。

3) NFSi 最主要的优点在于可以精确地定位 IC 的敏感区域,最主要的问题是测试速度缓慢,因此其未来的研究方向应当聚焦于设计具有更高空间分辨率或者具有更宽频带的探头结构,以及研究更准确的测试点选择及和据后处理算法。

参考文献

[1] IEC TC-77. Electromagnetic compatibility (EMC)-Part 4-3: Testing and measurement techniques-radiated radio-frequency [S]. Geneva, Switzerland:

International Standard IEC 61000-4-3, 2020: 1-81.

- [2] 崔洋,彭吉,李佩玥,等. 板级 EMC 诊断测量与仿真分析方法[J]. 电子测量技术, 2013, 36(4): 101-105.
- [3] 唐新飞,廖成,叶志红,等. 基于非均匀 FDTD 混合算法的微带电路电磁耦合分析[J]. 电子测量技术, 2017, 46(9): 116-120.
- [4] 严加斌,朱峰,李军,等. 高速动车组速度传感器的电磁干扰测试与分析[J]. 电子测量与仪器学报, 2015, 29(3): 433-438.
- [5] 徐艺峰,李常贤,路文连. 内燃动车组线缆 EMC 仿真与防护设计[J]. 电子测量技术, 2021, 44(7): 159-164.
- [6] 艾·西加,亚历山大·博耶,吴建飞,等. 提高集成电路电磁兼容性的研究方法[J]. 安全与电磁兼容, 2021, 6(1): 9-15.
- [7] RAMDANI M, SICARD E, BOYER A, et al. The electromagnetic compatibility of integrated circuits—past, present, and future[J]. IEEE Transactions on Electromagnetic Compatibility, 2009, 51(1): 78-100.
- [8] STEINECKE T, BISCHOFF M, BRANDL F, et al. Generic IC EMC test specification [C]. 2012 Asia-Pacific Symposium on Electromagnetic Compatibility, 2012: 5-8.
- [9] SICARD E, BOYER A. Impact of technological trends and electromagnetic compatibility of integrated circuits [C]. 2019 12th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo), 2019: 1-20.
- [10] IEC TC-47. Integrated circuits-measurement of

- electromagnetic immunity-Part 2: Measurement of radiated immunity-TEM cell and wideband TEM cell method [S]. Geneva, Switzerland: International Standard IEC 62132-2, 2010; 1-54.
- [11] BOYER A, BEN S. Low-cost broadband electronic coupler for estimation of radiated emission of integrated circuits in TEM Cell [J]. IEEE Transactions on Electromagnetic Compatibility, 2021, 63(2): 636-639.
- [12] DEMAPOV A V, KOMNATNOV M E. TEM cell for testing low-profile integrated circuits for EMC[C]. 2020 21st International Conference of Young Specialists on Micro/Nanotechnologies and Electron Devices(EDM), 2020; 154-158.
- [13] PASAKAWEE S, SITTAKUL V. Implementation and characterization of GTEM cell using ferrite tile absorber [C]. 2017 IEEE Conference on Antenna Measurements & Applications (CAMA), 2017; 65-68.
- [14] IEC TC-47. Integrated circuits-measurement of electromagnetic immunity-Part 8: Measurement of radiated immunity-IC stripline method[S]. Geneva, Switzerland: International Standard IEC 62132-8, 2018; 1-25.
- [15] HWANG J, HAN Y, PARK H, et al. Radiated electromagnetic immunity analysis of VCO using IC stripline method [C]. 2015 10th International Workshop on the Electromagnetic Compatibility of Integrated Circuits(EMC Compo), 2015; 147-151.
- [16] HWANG J, JUNG W, KIM S. Coupling analysis and equivalent circuit model of the IC stripline method[C]. 2015 Asia-Pacific Symposium on Electromagnetic Compatibility(APEMC), 2015; 650-653.
- [17] IEC TC-47. Integrated circuits-measurement of electromagnetic immunity-Part 9: Measurement of radiated immunity-surface scan method[S]. Geneva, Switzerland: International Standard IEC 62132-9, 2014; 1-27.
- [18] LACRAMPE N, SERPAUD S, BOYER, A, et al. Radiated susceptibility investigation of electronic board from near field scan method [C]. 2017 11th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMCCompo), 2017; 125-130.
- [19] SHEN G, YANG S, SUN J, et al. Maximum radiated emissions evaluation for the heatsink/IC structure using the measured near electrical field[J]. IEEE Transactions on Electromagnetic Compatibility, 2017, 59(5): 1-8.
- [20] PERDRIAU R, MAURICE O, DUBOIS S, et al. Exploration of radiated electromagnetic immunity of integrated circuits up to 40 GHz [J]. Electronics Letters, 2011; 18-23.
- [21] IEC TC-47. IEC 62132-1; 2016. Integrated circuits-Measurement of electromagnetic immunity Part 1: General conditions and definitions [S]. Geneva, Switzerland: International Standard IEC 62132-1, 2016; 1-24.
- [22] DECROCK L, CATRYSSSE J, VANHEE F, et al. Measuring and simulating EMI on very small components at high frequencies [C]. 2013 9th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMCCompo), 2013; 961-965.
- [23] ZOUAOUI M, SICARD E, JACQUEMOD G, et al. Radiated immunity of the gigabit ethernet switch embedded in an industrial programmable logic controller[C]. 2016 IEEE International Symposium on Electromagnetic Compatibility (EMC), 2016; 559-564.
- [24] DURIER A, BENDHIA S, DUBOIS T. Study of the radiated immunity of a drain-source current sensor using near field scan immunity method[C]. 2019 12th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo), 2019; 52-54.
- [25] NIE J, HUANG Y, SHAO W, et al. The effect of 2.45 GHz electromagnetic interference on a microcontroller IC[C]. 2017 Progress in Electromagnetics Research Symposium-Fall (PIERS-FALL), 2017; 2689-2694.
- [26] FANG W, EN Y, HUANG Y, et al. Extracting the electromagnetic radiated emission source of an integrated circuit by rotating the test board in a TEM cell measurement[J]. IEEE Trans. on Electromagnetic Compatibility, 2019, 61(3): 833-841.
- [27] ZHU B, CHEN W, JIANG L. Electromagnetic cell with three-dimensional polarization dynamic control [J]. Electromagnetic Compatibility IEEE Transactions on, 2014, 56(1): 15-22.
- [28] PFENNIG S. Measuring shielding effectiveness at the IC level[C]. 2017 IEEE International Symposium on Electromagnetic Compatibility & Signal/Power Integrity(EMCSI), 2017; 145-150.
- [29] PFENNIG S. Comparison of three methods for testing IC's to field-coupled immunity and emissions[J].

- IEEE Letters on Electromagnetic Compatibility Practice and Applications, 2019, 1(2): 37-43.
- [30] POUHE D, MAIER B. Design and simulation of a mode suppressed GTEM cell[C]. 2012 International Conference on Electromagnetics in Advanced Applications, 2012: 1159-1163.
- [31] PASAKAWEE S, SITTAKUL V. Implementation and characterization of GTEM cell using ferrite tile absorber [C]. 2017 IEEE Conference on Antenna Measurements & Applications(CAMA), 2017: 65-68.
- [32] FIORI F, PEROTTI M. On the use of the IC stripline to evaluate the susceptibility to EMI of small integrated circuits[C]. 2016 International Symposium on Electromagnetic Compatibility-EMC EUROPE, 2016: 306-309.
- [33] JUNRU Z, WENSI Z, MENGXIA Y, et al. Design of ultra wide band transition connector for GTEM cell[C]. 2011 International Conference on Electronics, Communications and Control(ICECC), 2011: 3657-3660.
- [34] DESIDERI D, MASCHIO A. Development and commissioning of a test system based on a TEM cell for RF exposure[J]. Revista Brasileira de Engenharia Biomedica, 2011, 27(E): 25-30.
- [35] WEN S, ZHANG J, LV Y. The optimization design of septum in TEM cells for IC EMC measurement[C]. 2015 7th Asia-Pacific Conference on Environmental Electromagnetics(CEEM), 2015: 250-253.
- [36] ALOTTO P, DESIDERI D, MASCHIO A. Parametric analysis and optimization of the shape of the transitions of a two-port rectangular TEM cell[C]. International Symposium on Electromagnetic Compatibility-EMC EUROPE, 2012: 17-21.
- [37] AREZOOMAND M, KALANTARI M, NOORI N, et al. Design of a TEM cell using both multi-step and piecewise linear tapering[C]. 2016 8th International Symposium on Telecommunications (IST), IEEE, 2016: 571-574.
- [38] MANDIC T, GILLON R, NAUWELAERS B, et al. Design and modelling of IC-stripline having improved VSWR performance [C]. 2011 8th Workshop on Electromagnetic Compatibility of Integrated Circuits, 2011: 82-87.
- [39] MANDIC T, GILLON R, BARIC A. IC-stripline design optimization using response surface methodology[C]. 2013 9th International Workshop on Electromagnetic Compatibility of Integrated Circuits (EMC Compo), 2013: 69-73.
- [40] WEN L, YALIN G, JIN L. Three new strip-line TEM cells in EMC test[C]. 2016 IEEE International Conference on Electronic Information and Communication Technology(ICEICT), 2016: 497-500.
- [41] SERPAUD S, BOYER A, DHIA B. Optimized algorithm to reduce the near-field measurement time on FPGA device [C]. 2019 12th International Workshop on the Electromagnetic Compatibility of Integrated Circuits(EMC Compo), 2019: 99-101.
- [42] BOYER A. Improving spatial resolution of immunity maps by post-processing [C]. 2016 Asia-Pacific International Symposium on Electromagnetic Compatibility(APEMC), 2016: 56-59.
- [43] BRAHIMI R, KORNAGA A, BENSETTI M, et al. Postprocessing of near-field measurement based on neural networks [J]. IEEE Transactions on Instrumentation and Measurement, 2011, 60(2): 539-546.
- [44] BOYER A, CAVARROC M. Enhancement of the spatial resolution of near-field immunity maps [C]. 2015 10th International Workshop on the Electromagnetic Compatibility of Integrated Circuits (EMC Compo), 2015: 100-106.
- [45] BOYER A. A rigorous method to extrapolate radiated susceptibility from near-field scan immunity[C]. 2019 International Symposium on Electromagnetic Compatibility-EMC EUROPE, 2019: 580-585.
- [46] YAN Z, LIU W, WANG J, et al. Noncontact wideband current probes with high sensitivity and spatial resolution for noise location on PCB[J]. IEEE Trans on Instrumentation and Measurement, 2018, 67(12): 2881-2891.

作者简介

林辰正, 硕士研究生, 主要研究方向为大规模集成电路测试。

E-mail: yunzhilei@buaa.edu.cn

高成, 研究员, 主要研究方向为电子元器件可靠性评价、大规模集成电路测试。

黄姣英, 高级工程师, 主要研究方向为电子元器件可靠性试验、分析与评价。

E-mail: share419@163.com