

# 基于FPGA的多点温度无线采集系统\*

林思苗 张艳荣

(西南交通大学机械工程学院 成都 610031)

**摘要:** 为了对国防、天文和工业领域内特殊场合进行多点实时温度监控,设计了基于可编程逻辑门阵列FPGA(field programmable gate array,FPGA)的多端口并行温度无线实时监控系统。该系统以FPGA为核心,包括温度信号采集、数据存储、数据传输、实时温度值的动态显示4个部分。系统采用多个智能温度传感器对多个测试点进行并行温度的采集,并将采集到的温度信号进行模数转换,同时缓存到FIFO(first in first out)中,FIFO里的数据在FPGA的控制下通过蓝牙模块传输到PC端。PC端完成对实时温度的显示和过温报警。各测试点的温度实时显示在PC界面上,工作人员不仅不用亲临现场就可以实时对各个监测点的温度进行监控,还可以通过记录的历史数据,进行数据分析。

**关键词:** 实时监测; 温度采集; FPGA; 无线监测

**中图分类号:** TH865; TN98 **文献标识码:** A **国家标准学科分类代码:** 460.4030

## Temperature wireless acquisition system based on FPGA

Lin Simiao Zhang Yanrong

(School of Mechanical Engineering, Southwest Jiaotong University, Chengdu 610031, China)

**Abstract:** Temperature wireless monitoring system for multi-testing point based on FPGA was designed to achieve the goal of the real-time monitoring in the field of nation defense, astronomy and industry. This system was constructed with base of FPGA(filed programmable gate array), including acquisition of temperature signal, storage of data, transmission of data and displaying of data. The temperature analog signal is converted into digital one which is stored into FIFO(first in first out)in the smart sensor. The data in FIFO is transferred with Bluetooth protocol to PC. Finally PC is in the charge of displaying of data. With the support of this system the personnel not only can monitor the real-time temperature without checking by themselves, but also can analyze the data recorded.

**Keywords:** real-time monitoring; displaying of data; FPGA; wireless monitoring

## 0 引言

随着科技不断的进步,国防、天文、工业、农业领域对温度监控的实时性要求越来越高,目前传统的温度检测已经不能满足对应的要求。另一方面由于外部环境的不确定性,外部电路需可靠稳定,检测点的实时温度需要无线传输给监控端,此外监控端能够实时监测各点的温度情况。而目前的多温度传感器控制采集多采用单片机控制,采集到的数据实时性不强,且外部电路容易受到干扰。

本文设计了一个基于FPGA的高速温度信号采集系统。系统设计采用了FPGA芯片来搭建整个系统的硬件部分,舍弃了传统的传感器搭配外围电路的思想,直接应用FPGA的并行处理能力,将多个智能传感器与FPGA

并行挂接<sup>[1]</sup>,并以无线通信的形式传输到PC端。如此将很大程度上提高采集数据的实时性,并降低设计电路的复杂性。

## 1 系统整体设计

该设计由温度传感器网络、FPGA、蓝牙模块和PC端4个部分组成。其系统结构图如图1所示。各温度传感器在FPGA的时序控制下对集装箱进行多点实时温度采集,采集到实时模拟量在DS18B20智能传感器转换成数字量信息,并通过编写相应的程序转化为十进制。实时温度的实时数据的各位数接着就缓存在FPGA中FIFO中<sup>[2]</sup>,蓝牙串口模块根据蓝牙协议进行传输到PC端,PC端蓝牙接收实时传输的数据,并显示在监控界面,如果有过温现象,

收稿日期:2017-03

\* 基金项目:国家自然科学基金项目(51475387)、中央高校基本业务费专项基金项目(2682014CX033)、四川省科技创新苗子工程项目(2015102)资助

则实时报警。此外,为了对采集到的数据进行分析,可以从 存储到 PC 的文件夹中取出,进行统计研究<sup>[3-4]</sup>。

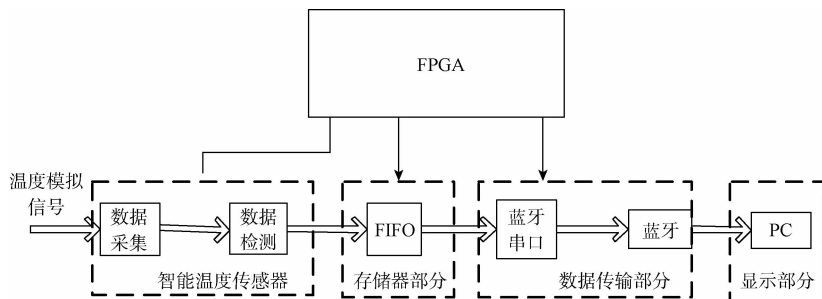


图 1 总体系统结构

## 2 系统硬件设计

### 2.1 多端口并行采集选用的温度传感器

本次设计的目标是对集装箱内部的各点进行实时监控,包括传统的温度传感器在多点测量时产生的切换误差、外围电路中的放大电路部分产生的零点漂移误差、引线产生的补偿误差。在此设计中选用新一代适配微处理器的 DS18B20 智能温度传感器,其测温范围:  $-55 \sim +125\text{ }^{\circ}\text{C}$ 。该传感器在使用时不需要设计复杂的采集外围电路,仅需要 1 条口线即可实现微处理器与 DS18B20 的双向通信,可将模拟温度量直接转换数字量。温度变换功率来源于数据总线,总线本身也可以向所挂接 DS18B20 供电,而无需额外电源。因而使用 DS18B20 可使系统结构更趋简单,可靠性更高。

其内部结构如图 2 所示,包括 4 个部分:1)64 位光刻 ROM,64 位光刻 ROM 是出厂前被光刻好的,他可以看作是该 DS18B20 的地址序列号(其中有效的是 48 个地址序列号,也可看作 48 个 ID,多个智能传感器可并在同一总线, FPGA 通过查询对应的序列号以后可对其进行温度读取)。2)温度传感器;3)非挥发的温度报警触发器 TH 和 TL,非易失性温度报警触发器 TH 和 TL,可通过软件写入用户报警上下线(上线阈值和下线阈值)。4)高速暂存器,DS18B20 温度传感器的内部存储器包括一个高速暂存 RAM 和一个非易失性的可电擦除的 E<sup>2</sup>RAM。后者用于存储 TH、TL 值。数据先写入 RAM,经 CRC 校验后再传给 E2RAM<sup>[3]</sup>。

### 2.2 控制器与存储器的选取

FPGA 即现场可编程门阵列,是在 PAL、GAL、CPLD 等早期可编程器件的基础上,进一步发展的产物<sup>[6]</sup>。FPGA 通过硬件描述语言 Verilog、VHDL 或原理图输入的形式在 Quartus 的平台上来完成其自身电路设计,开发周期短,可动态修改,成本相对低廉,该设计采用了 RCQ208\_V3 开发板,满足该实时监控系统的条件。

本次设计调用了 Quartus 内的模块库中的 FIFO(first in first out)。根据实际工程设计的需要,设计采用了同步

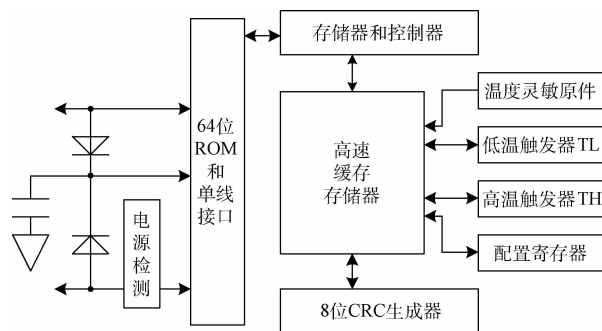


图 2 温度传感器内部封装

FIFO 作为整个采集系统的存储器。对于调用 FIFO 的设计者只需对对应读写、时钟、存储深度、读写请求信号等参数进行配置即可。配置好的 FIFO 如图 3 所示。

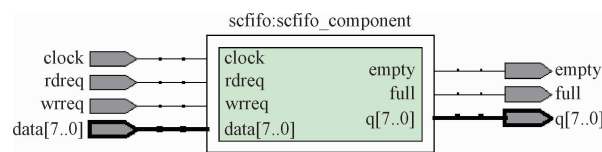


图 3 FIFO 结构

### 2.3 蓝牙通信模块

蓝牙无线通信技术是一种实现无线数据传输与语音通信的开放性全球规范,为包括电脑、手机、消费电子产品、智能家居在内的信息通信领域等移动通信终端提供了一个可靠、安全的无线通信环境。如图 3 所示,蓝牙主机和底层模块之间通信(软件与硬件连接)是由 HCL 来实现的<sup>[7-9]</sup>。HCL 的接口示意图如图 4 所示,可以分为 3 个部分:主控制器固体器件、主控制器驱动程序以及主控制器传输层。一方面,主机通过控制器接口传递指令和“解包”信息,另一方面,主控制器也可以向主机发送指令执行情况,并“打包”发送给主机。而主机与蓝牙模块之间的通信都是通过物理传输层来传递,本次设计采用 UART 作为物理传输层<sup>[5]</sup>。

蓝牙传输功耗低,可靠性相对稳定,传输速度与系统

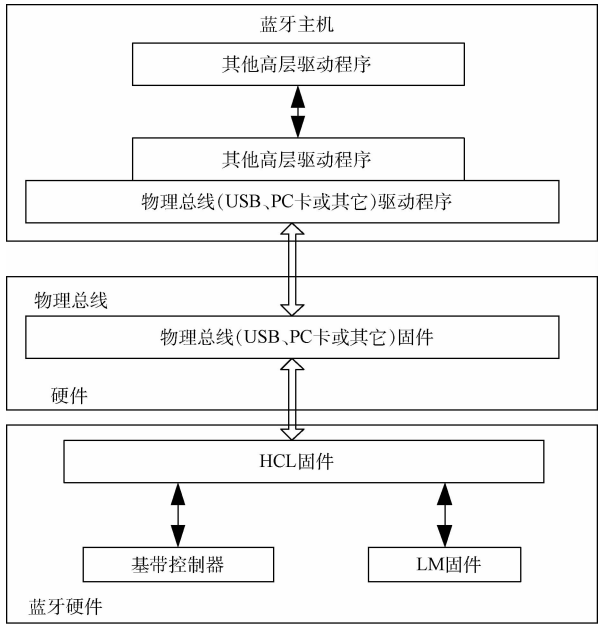


图 4 蓝牙 HCL 接口结构

匹配。支持在通用异步串行通信协议(UART)下的数据透明传输,蓝牙模块通过 E-Config(在线配置底座),蓝牙串口模块可以轻松连接到 PC,结合 BT UART++ 软件,可以在 PC 上对蓝牙波特率、密码等参数进行在线配置。蓝牙串口模块共有 5 个引脚,接地、接收、发送,3.3 V 和 5.0 V 电源引脚。与之配对的是接在 PC 端的蓝牙适配器,负责接收发送端蓝牙发送出来的数据<sup>[4]</sup>。

3 系统程序设计

3.1 温度传感器程序设计

本次设计将对多个测试点进行温度采集,根据 DS18B20 设计构思出两种采集方法:一种是传统的设计方法,即单端口单总线测试法;另外一种是多端口并行采集法<sup>[1]</sup>,其构架如图 5 所示。

1)传统的多个 DS18B20 单端口单总线测试法:充分利用了该智能传感器中“标记”了其对应唯一的序列号的特征,将数个 DS18B20 并联后接在主机的一个 I/O 口上,主机首先将对各个温度传感器进行序列号查询并存储到对

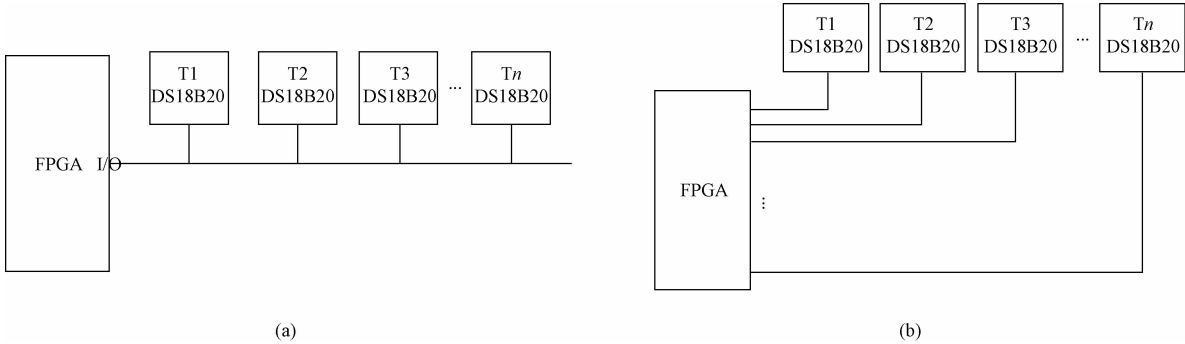


图 5 单端口单总线和多端口多总线挂接图

应的存储器中,在发出对应控制命令式首先从 ROM 中取出其序列号,并“放”在总线上,之后的命令只有“标记”有唯一序列号的 DS18B20 才可以接收到<sup>[7]</sup>。这种设计方式一方面节省了 I/O 端口资源,另一方面,主机每次查询前都要进行初始化,查询对应传感器的序号,系统的延时等待、查询匹配,占据了系统的很大一部分时间。如此,不仅系统的程序复杂性成倍加大而且工作效率以及系统的实时性也大打折扣。

2)多端口并行测试(多端口多总线):这种设计思想核心是摒弃负责的主机反复查询温度传感器复杂的过程,提高系统的实时性,即将各个温度传感器连接到不同的 I/O 端口,进行独立的采集。如图所示:FPGA 连接的每个 DS18B20 都是相互独立的,如此 FPGA 可以统一地向每个并行的 DS18B20 同时发送命令,读取实时温度值,不需要对每一个器件进行搜索查询,发挥 FPGA 的并行处理能力,而很大程度地提高了系统的工作效率。

步骤,不仅提供了系统采集的实时性,也使得程序的设计的复杂程度大大降低了,其程序流程如图 6 所示。

设计者不用花费大量的时间来编程调试。另一方面,不同监测点的传感器要连接到同一块 FPGA 芯片上,如果监测点之间的差距较远,则将耗费大量的导线,而由于外部环境的影响,系统可靠性也受到限制。所以该设计方法不适用于监测点过多,距离较远的场合。本次设计采用第二种思路,其采集数据的流程图如图 6 所示。

采集部分主要设计了位控制状态机、字节控制状态机和流程控制状态机,3 个状态机来对采集到数据进行控制,即设计数据控制逻辑是以位、字节、完成 9 Byte(即一个流程)的思路展开的。下面给出具体的控制流程。

(1)位控制状态机

本次设计定义了一个计时器 TIME\_CNT 来描述温度传感器的时序,同时描述位控制器中的状态跳转的条件。数据位的控制流程定义了一个状态机,数据位的状态共有 6 种,分别有空闲(IDLE)、初始化(INIT)、读数据(READ)、

显然,第二种设计方式因舍去了搜索查询序列号的步

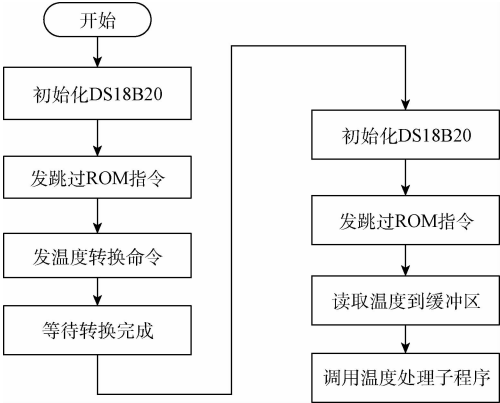


图 6 多点测试控制流程

写数据(WRITE)、延迟(DELAY)、终止(END)共有 6 种状态。其状态跳转如图 7 所示:如果状态机当前状态处于空闲态,接到初始化命令,状态机进行“2”跳转,接到 CMD\_READ(读命令)或 CMD\_WRITE(写命令)则分别实现跳转“3”和跳转“4”,否则下一状态仍是当前状态;

当前状态为位“初始化”,计时器 TIME\_CNT 计时到初始化时间结束,则实现跳转“6”,否则状态不跳转;如果当前状态为“读数据位”、“写数据位”时,时间计数器分别检测到“位读取”结束“位写入”结束,状态机则分别实现跳转“8”和跳转“10”至“位延时”状态;若当前状态为“位延时状态”,时间计数器计数到“位延时”则实现跳转“12”,否则状态不跳转;最后“位操作”结束状态跳转到空闲态,否则不跳转。

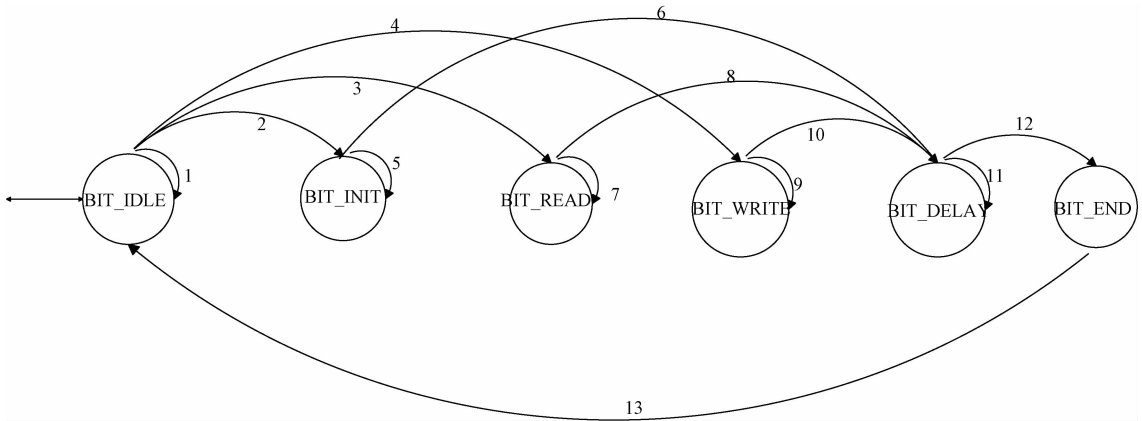


图 7 位控制状态机跳转图

(2) 字节控制状态机

DS18B20 内部的暂存器共有 9 Byte,FPGA 读取暂存器的 9 Byte,须逐个读取。本次设计定义的字节控制状态机共有 6 个状态。如果当前状态为空闲态且定义字节控制的字节初始化、读字节、写字节、字节延时的控制标志有效时,状态分别实现跳转“2”,跳转“3”,跳转“4”,跳转“7”,否则状态不跳转;若当前状态为初始化,而位操作的当前状态

是“位操作结束”则跳转到“字节结束”状态;当前状态为“读字节”,“写字节”,位计数器计数到 1 Byte 且当前的字操作结束,即 1 Byte 的最后 1 bit 操作结束时,状态分别跳转到“字节延时”和“字节结束”状态,否则状态不跳转;当前状态为字节延时时,时间计数器 TIME\_CNT 计数到“字节延时”时,状态跳转到“字节结束”,否则状态不跳转;最后“字节结束”的下一个状态为空闲态进入下 1 Byte 的控制。

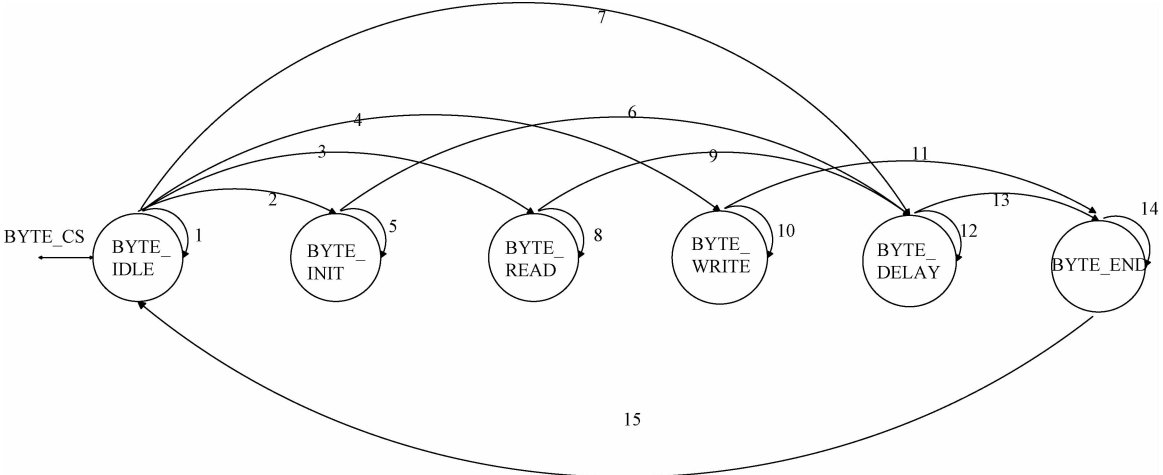


图 8 字节控制状态机跳转图

### (3) 流程控制状态机

控制流程的状态跳转如图所示:一共有空闲(IDLE)、初始化(INIT)、开始(START)、逐个查询(POLL)访问 4 个状态,设计定了 1 个 Byte 计数器,并结合当前“字节”状

态一起控制流程跳转状态跳转。其中, Full 信号的是后面设计的 FIFO 模块的反馈信号, 如果 FIFO 未滿, 跳转到初始化状态; 字节计数器计数到 9 时, 开始逐个读取 9 个暂存器的内容, 一直读完为止。

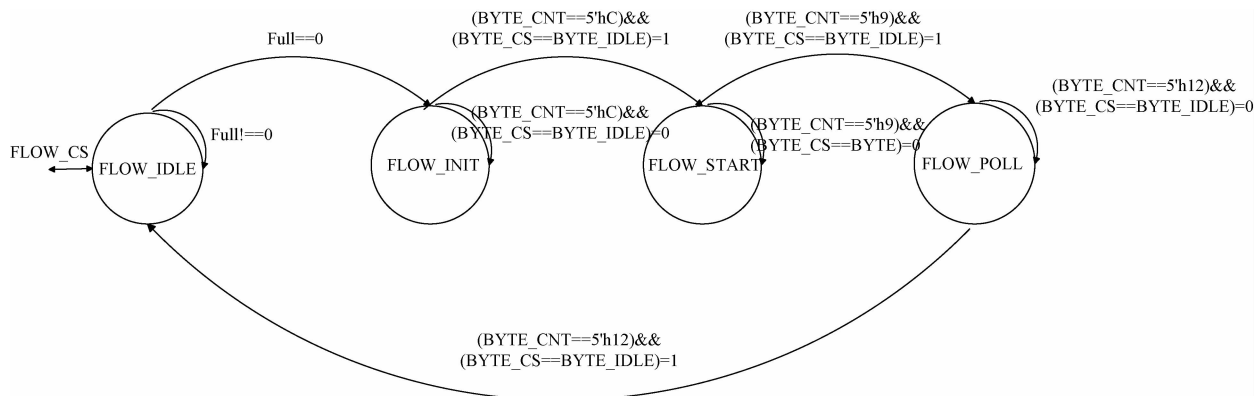


图 9 流程控制状态机跳转图

### 3.3 蓝牙串口无线通信程序设计

本次采用的物理传输层为 UART, 只须对串口进行时序控制即可<sup>[11]</sup>。设计了 1 个 8 bit 的波特率时钟计数器来控制数据发送以及数据发送状态的跳转。该计数器在发送数据位且波特率时钟上升沿时自增 1, 计数到停止位发送结束时清零。如图 10 所示, 为控制数据发送状态跳转设计了一个有限状态机。该状态机定义了 send 的空闲、发送、发送停止 3 个状态<sup>[5]</sup>。低电平复位以后, 数据处于空闲中, 数据发送过程的实现采用有限状态机控制, 整个状态的跳转由 1 个 8 bit 的波特率时钟计数器(在波特率时钟上升沿时自增 1)来控制, 一个循环计数器 161。该设计定义了 3 个状态: 数据传输起始态(send“00”)、数据传输(send“01”)、传输停止(send“10”)。“tx”设计为数据的输出, 当时间计数器到 16 个波特率周期, 开始输出第 1 位数据, 同样每个 16 个波特率周期输出一位数据, 当时间计数器计数到 145 时, 数据发送结束, 数据发送状态跳转到数据位停止状态(send“10”)。当时间计数器计数到 161 时, 计数器清零。当起始各个状态在满足计数器条件下完成状态之间的跳转。其状态转移图如图 11 所示。

设计的无线通信模块是否能达到状态跳转以及数据

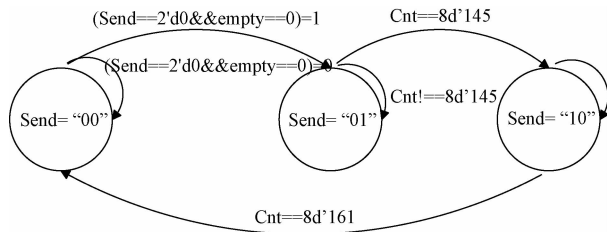


图 10 数据发送状态转移图

能否按设计的时序发送要通过时序仿真来验证<sup>[12-14]</sup>。其时序仿真图如图 11 所示,输入时钟经过分频之后输出 clkout,系统时钟周期为 20 ns,设计的波特率时钟为 16 倍时钟,分频系数  $N$  为 326,计算出来了发送一位数据时间约为 103 650 ns,仿真图中的两光标之间的时间差和设计的吻合;设计程序中把数据发送状态“send”赋给“ceshi”作为输出,复位之后,数据发送状态为“01”,“tx”(发送数据)值由 1 在时钟上升沿时变为 0,并持续 16 个波特率周期,在时钟计数器计数 16 时,起始位发送结束,开始发送输入数据的第一位“1”(输入二进制数“01010101”),同样经过 1 个波特率周期发送第二位“0”,与设计的逻辑吻合。

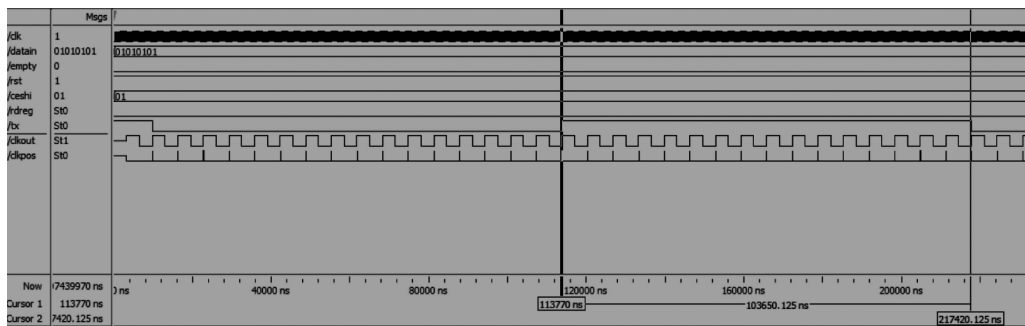


图 11 发送模块时序仿真图

图 12 可清楚的分析出该模块的设计的状态跳转:低电平复位以后,“rst”为高电平,数据发送状态为“01”,正在发送数据,8 位数据发送结束后,数据发送状态跳转为

“10”,“tx”的值跳转为“1”,波特率时钟计数 16 后,发送状态跳转为“01”,开始下一帧数据的发送,与设计的状态机跳转逻辑吻合。

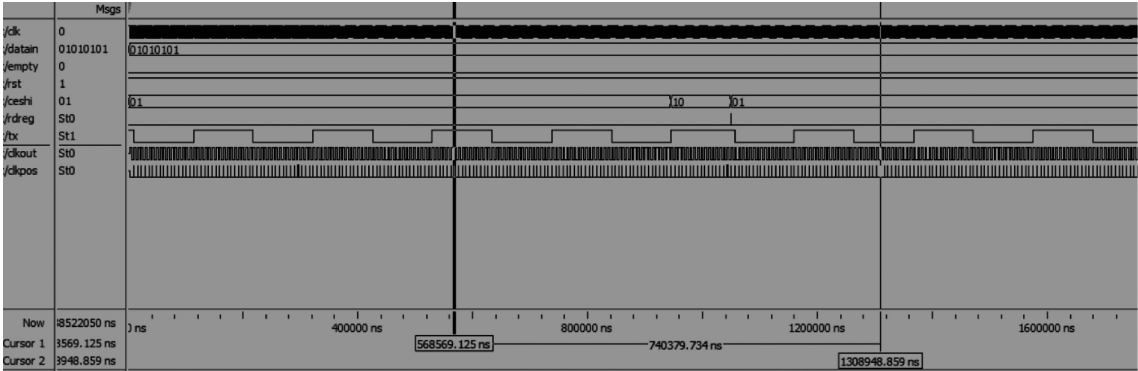


图 12 发送模块时序仿真图 2

4 系统验证

设计以 LabVIEW 为平台搭建了系统的监测端,将多路温度值实时显示在 PC 端<sup>[15]</sup>。4 个监测点的温度变化曲线如图 13 所示,程序中设计温度阈值为 18℃,测试点 3 的温度高于阈值,系统报警;其历史温度数据存放在新建文件夹中,以便后续的数据处理工作。通过将测试数据与高精度温度计测试的温度值进行对比(如表 1 所示),统计数据可以分析出测试实时温度值精确度在 0.5℃。该系统可适用于精度 0.5℃ 的温度无线实时监控场合。

LabVIEW 平台完成了系统搭建;利用 FPGA 的并行处理能力,摒弃了传统利用单片机控制的单总线控制系统,提高了采集数据的实时性,并很大程度上降低了系统的硬件设计复杂性。

参考文献

[1] 李会聪. DS18B20 多点方法讨论[J]. 微计算机信息, 2010,26(92):166-167.

[2] 陈标龙,王保成,周江华. 基于 FPGA 和 FIFO 技术的多串口系统设计与实现[J]. 计算机测量与控制, 2013,21(10):2835-2837.

[3] 王闯,任永锋,李辉景. 基于 FPGA 的屈式温度采集模块设计[J]. 传感器与微系统,2015,34(12):79-82.

[4] 陈曦,徐鹏,许晓蕾. 基于蓝牙通信技术的嵌入式工业控制系统开发[J]. 仪表技术与传感器,2015(1):74-78.

[5] 郑争兵. 一种基于 FPGA 的 UART 电路设计[J]. 国外电子测量技术,2010,29(7):85-88.

[6] 杨海钢,孙嘉斌,王慰. FPGA 器件设计技术发展综述[J]. 电子与信息学报,2010,32(3):714-727.

[7] 张松,李筠. FPGA 的模块化设计方法[J]. 电子测量与仪器学报,2014,28(5):560-565.

[8] 林杰山. 基于 FPGA 的蓝牙 HCL-UART 主控制接口设计[D]. 福州:福州大学,2010.

[9] 邓术,何志毅. 单级 PFC 恒流驱动及蓝牙调光技术的研究[J]. 国外电子测量技术,2015,34(7):51-53.

[10] 王跃飞,候亮,刘菲. 基于 FPGA 的汽车 CAN 网络实时管理系统设计[J]. 电子测量与仪器学报,2013,27(8):721-728.

[11] 于志翔. 基于 FPGA 的 UART 设计与实现[J]. 电子测量技术,2015,38(3):77-81.

[12] 王飞. 基于 FPGA 的全数字化峰值时刻检测技术[J].

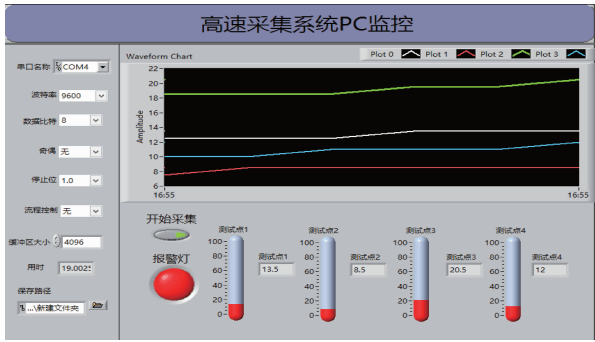


图 13 监控界面图

表 1 测试数据分析表

第 1 组数据		第 2 组数据		第 3 组数据	
标准值	测试数据	标准值	测试数据	标准值	测试数据
18.41	18.0	9.45	9.5	27.34	27.0
20.12	20.0	32.25	32.0	17.89	17.5

5 结 论

设计以 FPGA 为核心实现了对温度信号的采集、存储、无线传输以及对各个测试点温度进行实时监测,结合

电子测量与仪器学报,2015,29(6):914-919.

- [13] 郭永彩,苏渝维,高潮. 基于FPGA的红外图像实时采集系统设计与实现[J]. 仪器仪表学报,2011,32(3): 514-519.
- [14] 罗超,刘昌禄,胡敬营. 一种基于FPGA的并行CRC及其UART实现[J]. 电子测量技术,2016,39(2): 147-150.
- [15] 方俊雅,李倩,马鑫. 基于LabVIEW的三维可视化温度在线监测系统设计与实现[J]. 计算机测量与控制,2016,24(4):26-28.

## 作者简介

**林思苗**,1989年出生,硕士研究生,主要研究方向为网络测控方向。

E-mail:18227673670@163.com

**张艳荣**,1971年出生,副教授,工学博士,主要研究方向为:自动化测量与控制系统。

E-mail:yrzhang@home.swjtu.edu.cn