

一种 HDMI 测试系统的设计与实现^{*}

高 剑

(北京自动测试技术研究所 集成电路测试技术北京市重点实验室 北京 100088)

摘要: 高清晰度多媒体接口(HDMI)在数字多媒体领域中被广泛应用,由于其传输速度快,传统 ATE 无法直接测试。为此设计了一种针对 HDMI 的高速测试方法,开发了以芯片解码和同步校验为核心的功能测试模块,该模块可实现对 HDMI 传输数据的控制、分析、通信与监测。将模块嵌入到具备 VXI 总线的集成电路测试系统中,可实现较完整的功能和直流参数测试。测试实验提示,本方法稳定可靠,测试效率高。

关键词: 高清晰度多媒体接口;功能测试;自动测试系统;校验

中图分类号: TN06 **文献标识码:** A **国家标准学科分类代码:** 510.3010

Design and implementation of a HDMI test system

Gao Jian

(Beijing Key Laboratory of Integrated Circuit Testing Technology, Beijing Institute of Automatic Test Technology, Beijing 100088, China)

Abstract: HDMI is widely used in the field of digital multimedia, limited to its high-speed transmission characteristics, it can't be tested by the traditional ATE directly. We design a HDMI test method and develop a functional test module to decode chip and synchronous calibration as the core, the module can realize the control and analysis, signal communication and monitoring mechanism. By embedded into the integrated circuit test system with VXI bus, the function and DC parameters test can be realized relatively complete. The test results indicate that this method is stable and reliable, the test efficiency is high.

Keywords: high definition multimedia interface(HDMI); function test; automatic test equipment(ATE); check

1 引 言

随着数字化高清音频、视频技术的发展,具备高清晰度数字多媒体接口(HDMI)的芯片被广泛使用^[1]。

HDMI 在理论上可以支持 4 Gb/s 的数据传输率,足以满足高清数字电视所规定的 1080P 视频和 8 声道音频信号的 2.25 G×3 b/s 数据传输要求。在 8 bit 模式下,数据传输率是 150 MHz,3 条数据通道的数据传输率是 1.5 Gb/s;在 12 bit 模式下这两个参数分别为 225 MHz 和 2.25 Gb/s^[2]。为完成 HDMI 测试,必须解决被测器件(DUT)最高达 2.25 Gb/s 信号的识别。

为保证 HDMI 可靠测试,需要测试设备能够接收 HDMI 的数据流并验证其准确性,因此数据输出端口功能测试最为重要。但目前主流的常规配置集成电路自动测试系统(ATE)最高测试速率一般都在 1 Gb/s 以下,因此无法直接测试 HDMI 接口芯片。

本文所用的方法是开发独立模块,搭载在测试板上嵌

入 ATE,只需要 ATE 提供必要的电源、相应的控制信号,就可以完成 HDMI 芯片的测试。

模块主要功能是解码由 HDMI 输出的数字信号,将解码的数据经过软硬件处理,送到通用 ATE 中,并结合 ATE 的功能及电参数测试能力,完成该接口最主要的测试、验证工作。

2 HDMI 测试模块基本结构

2.1 HDMI 接口的体系结构

HDMI 接口系统体系结构一般由两颗芯片组成,发射器 Source 和接收器 Sink。需要传送的信息包括视频、音频数据和附加信息,此外,时钟信息也通过时钟通道从 Source 端传送到 Sink 端^[3],如图 1 所示。数据、时钟信息以最小化传输差分信号(TMDS)的格式在传输线路上传送,以便使被传输信号过渡过程的上冲和下冲减小,传输的数据趋于直流平衡,使信号对传输线的电磁干扰减少,提高信号传输的速度和可靠性^[4]。另外,测试中还需考虑 Source 端传

收稿日期:2016-11

^{*} 基金项目:北京市自然科学基金委员会-北京市科学技术研究院(L150009)资助项目

送到 Sink 端的兼容性^[5-6], 以保证电路结构的合理。

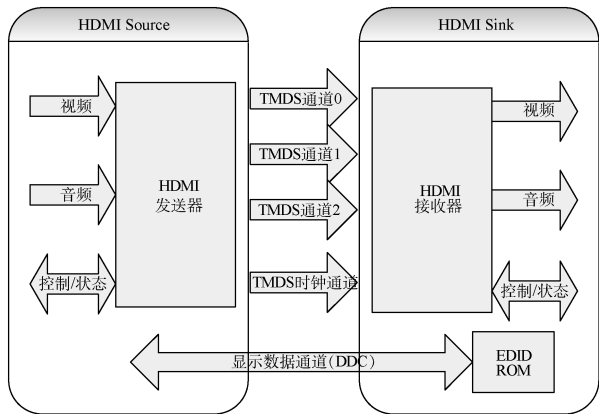


图 1 HDMI 接口系统体系结构

HDMI 电缆和连接器包括 4 个差分对组成 TMDS 数据和时钟通道, 用来传输视频、音频和辅助数据。HDMI 还带有 1 个 VESA DDC 通道, 用来在发送端和接收端之间进行结构及状态交换。

对高速芯片性能评价测试, 目前比较多的做法是使用专用测试模块测试其高速总线, 使用常规的 ATE 来完成芯片的 DC 参数和一些简单的结构测试^[7-8]。HDMI 测试中可置被测器件为发送芯片 Source, 在它后端连接一块确认是可以正常工作的 Sink 接收芯片。上述方案的优点是测试成本低, 缺点是无法进行 PHY 参数测试, 但对于多数中高端音/视频处理芯片而言, 这种方法是比较适合的^[9]。

3 通用数字集成电路测试系统

数字集成电路测试系统, 通常包括主控制器、图形发生器、高速通道板, 直流参数测试子系统等。主控制板和 PC 相连, 负责控制和管理测试总线上的其他板卡, 所有的功能板卡都连接在测试总线上^[10-11]。测试系统硬件结构如图 2 所示。

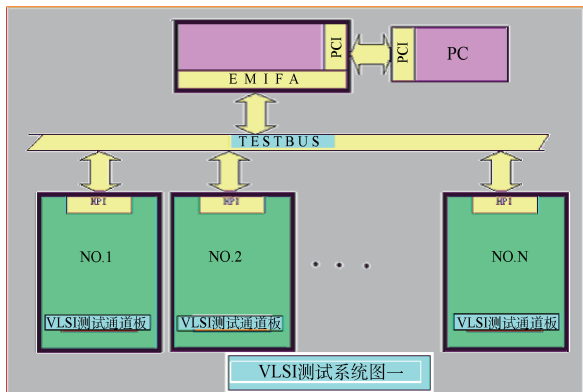


图 2 通用测试系统结构

本文采用国产设备 BC3192V50 测试系统, 该系统是基于 VXI 总线的数字集成电路测试系统, 其最大优点就是软、硬件的开放性和标准化, 可嵌入多家 VXI 测试模块, 使

得测试系统易于扩展、升级, 系统符合 VXI 电、磁兼容标准, 具有测试精度高、速度快等特点。

4 系统硬件设计

FPGA 模块化技术已经被广泛应用^[12], 是高速信号处理的有效方式^[13]。本设计将 HDMI 测试模块嵌入到数字测试系统, 使得测试命令通过 ATE 发送给 FPGA, FPGA 将该命令解码, 并将解码后的配置信息事先写入其内部存储器, 在 ATE 的控制下向发送信号的被测器件发出指令, 收到指令后, 器件将配置信息读入测试寄存器, 数据流、测试模式等都要根据寄存器中指定的参数来做相应的配置。

该智能测试模块与传统测试系统相结合, 提升了原有测试平台的能力。总体电路连接如图 3 所示。

整个电路测试模块的硬件结构可分为前端测试适配板、解码模块和功能测试模块 3 部分。该模块与 ATE 其他部分通过 VXI 总线相连, 构成完整的 HDMI 测试系统。

该系统中 ATE 与被测器件交换发送控制信号, 由 HDMI 解码模块对测试信号分析、处理, 再将结果返回给 ATE 做后续处理, 由 ATE 辅助完成电参数测试、时间特性(如频率)测试等。

4.1 前端测试板

前端测试板是以被测器件为核心的适配板, 由被测器件构成的最小工作系统构成即可, 一般包括被测多媒体芯片、配置存储器、数据存储器, 时钟及外围总线接口等。设备固件是设备运行正常的核心, 其相关的源代码主要功能是使 DUT 与解码器同时接受并处理 HDMI 的传送信号请求(设置设备状态请求、设备设置寄存器、请求或设置设备接口等)^[14]。由于被测芯片不同, 这部分的基本结构也有所区别, 但该部分与其它电路的连接方式是一致的, 由 ATE 为其提供电源和相应的选通控制信号, 将 HDMI 的数据发送端口与解码芯片直接相连, 并以串行总线传输模块实现二者的控制通信, 该信号与 FPGA 相连, 由 FPGA 统一配置二者的内部寄存器, 同时由 ATE 提供启停信号, 以便在测试时实现同步。

被测器件还需通过串口、GPIO 口等端口和 ATE 相连, 以便访问芯片接口和内部逻辑。

4.2 解码模块

解码模块按照图 1 的逻辑方式与被测器件所在的前端模块相连接。为使其正常工作, 需由功能测试模块的 FPGA 为其配置相应的内部寄存器^[15]。本文选用 Silicon Image 公司的 Si9125 作解码芯片, 其结构如图 4 所示。

Si9125 是第 2 代 HDMI v1.3 接收器, 对数字电视可以显示 10 或 12 位颜色深度, 可接收 12 bit, 1080P @ 60 Hz 视频。可有效的转换接收 RGB 视频数据并提供标准或高清的 YCbCr 格式, 数字视频接口支持多种视频处理器, 选取 24 位 RGB/YCbCr 4 : 4 : 4 作为解码出的数据, 传送给功能测试模块。HDMI Rx 接口信号如表 1 所示。

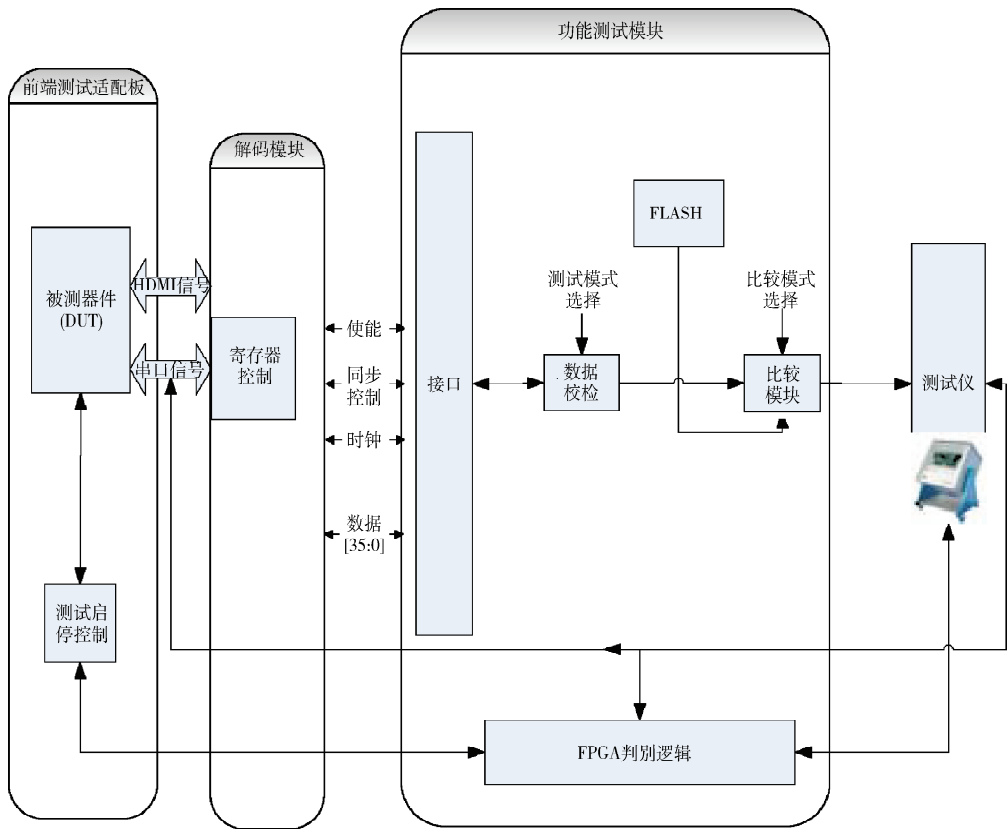


图 3 测试系统总体结构

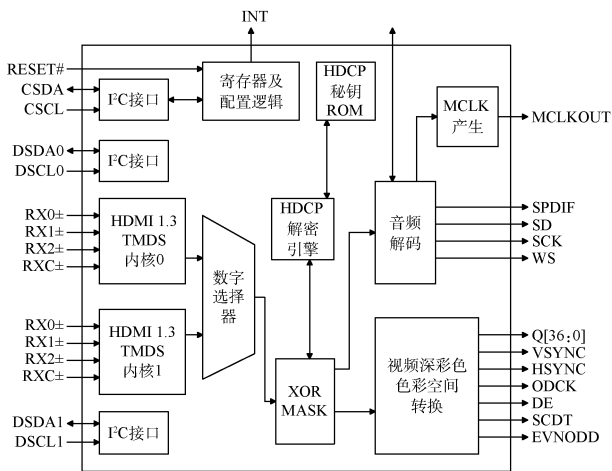


图 4 SiI9125 结构

表 1 HDMI Rx 接口信号

信号名称	信号说明
Q	36 位数据总线
Test_Enable	使能
HSYNC	水平数据输入
VSYNC	垂直数据输入
ODCK	时钟
DE	数据使能
SCDT	同步检测指示
EVNODD	奇偶标识

4.3 功能测试块

功能测试模块嵌入在 FPGA 中,主要完成控制、数据分析、通信与监测。

由 ATE 将测试命令通过 VXI 总线传给 FPGA, FPGA 对输入命令解码,负责配置被测多媒体器件和解码芯片的内部寄存器,多媒体芯片收到指令后完成数据解码并将解码产生的信号发送到功能测试模块的接口上^[16],测试模式选择位决定校验方式。解码出的数据以 RCr、GY、BCb 的方式存在,该数据同时送入校验模块完成校验。

4.3.1 数据校验

对 HDMI 接口芯片解码出的数据,要完成校验。本文采用循环冗余校验方法(CRC)^[17-18],将输出的 RGB 数据送入校验模块进行 CRC 运算,在每行结束后将 CRC 结果与预期的理论结果进行比较,使得每一行数据都可以同时完成对 RCr、GY、BCb 信号的校验。最终将比较输出信息经过 VXI 总线传回 ATE,由 ATE 根据需要做其它测试项操作。

4.3.2 数据比较

比较模块是将各校验模块的输出值与理论值进行比较,计算失效点个数,并输出比较结果。根据测试机信号需求,进行如下控制:

- 1) 根据测算需要,可比在 FPGA 板上设定比较容差;

2)在比较结束后给出测试完成、测试失效、和失效点数计数等信息,测试结果用 n 位指示,图 5 所示为比较模块的基本结构。

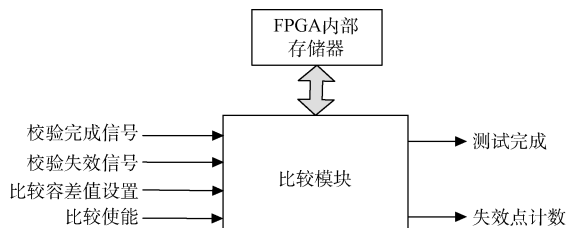


图 5 比较模块框图

在比较模块内部设有计数器,在比较过程中,当失效点数大于设定阈值,就将失效位置高。

5 软件系统设计

本系统的系统软件基于 LABWINDOWS 编写,它包含了测试系统运行必备的底层程序、自检程序、校准程序、诊断程序、测试界面、编程工具等,可以完成基本的输入输出设置、测试仪同计算机间的信号交换,为用户自行编写测试程序提供了方便。

5.1 芯片全部测试流程

测试程序首先打开前端测试板电源并完成对测试芯片初始化,然后通过芯片 IDD 及连接性测试,确保子板及芯片连接正常;其次启动 GPIO 测试命令,完成通用端口访问,保证芯片与外部存储器连接正常;然后运行芯片内各个电源测试,为测试芯片内核做好准备;进而在配置片内寄存器的基础上完成通用指令的遍历,确认实际结果与预期一致;最后进行芯片 HDMI 选项测试及其他直流参数测试。测试流程如图 6 所示。

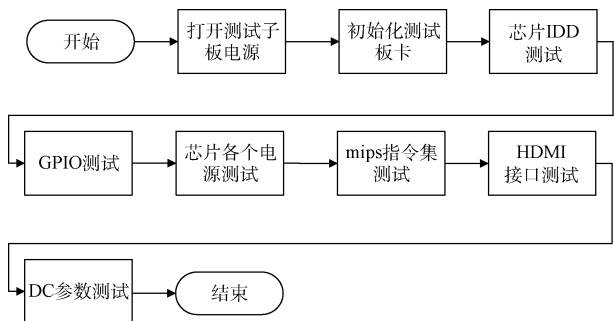


图 6 AM8250 测试流程

5.2 HDMI 测试过程

测试开始后首先由 ATE 通过 GPI 总线发送测试码 A,启动 FPGA 为 DUT 设置寄存器,进而对测试板及解码芯片 SiI9125 做复位,对工作频率、工作模式、路径等静态参数配置,然后打开输出使能并可开启通用控制信息帧传输,传输附加控制信息并查看其状态是否正确,之后可启动图像的加密认证,最后通过 ATE 向 DUT 发出测试码 B,发送待传输的数据,由 FPGA 控制设备启动数据发送和

校验操作,根据比较模块结果,判别测试是否正确,如正确应该由 FPGA 给出测试结果。任何情况下数据发送超时即为测试失效。其工作流程如图 7 所示。

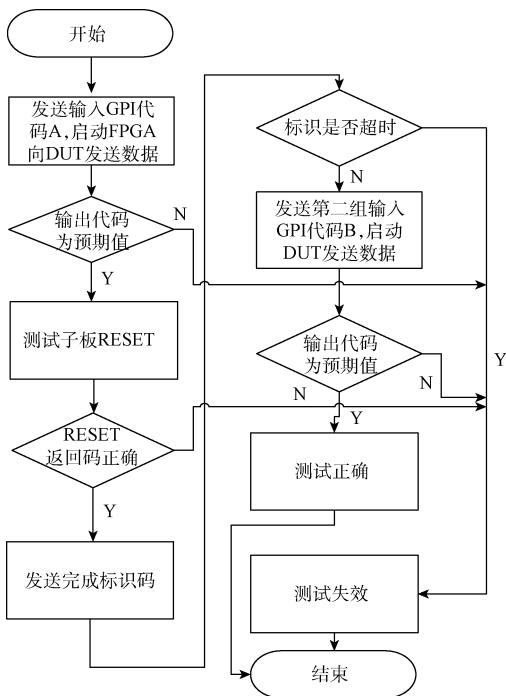


图 7 HDMI 测试程序工作流程

6 测试实验

本系统在国产 BC3192 测试仪的基础上实现,BC3192 系统采用模块化结构,最多可提供 256 个测试通道,系统具有多至 20 路独立 PMU 资源供电,可以满足复杂的多电源、多通道的 HDMI 多媒体芯片测试需求。

实验以 AM8250 为发送器件,以双 SITE 并行测试的方式测试芯片 20 颗,测试中验证 1 帧数据,保证 HDMI 通信正常。测试流程为:

加载 GPI = 0x0A -> HDMI 开始运行 -> 等待 GPO=0x0F -> 测试板复位 -> 等待完成信号->加载 GPI = 0x0B -> 等待 GPO=0x0。

图 8 所示为 20 次测试的结果,芯片设定的测试项全部通过,完成全部测试平均每颗芯片只需约 5 s 的时间。

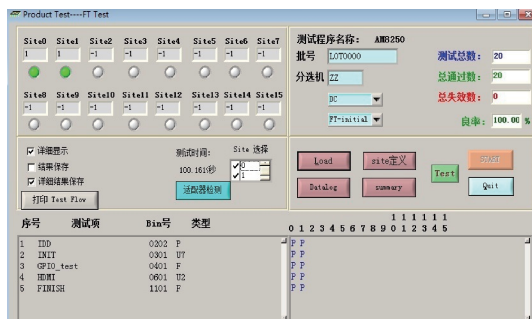


图 8 20 次测试实验结果

将测试仪读出 FPGA 送出的失效点数目做统计,如表 2 所示。

表 2 测试的误码率统计

传输字节数/K	错误字节数	误码率/%
1	0	0
10	5	0.05
100	15	0.015

本系统误码率很低,可根据实际需要,设定较小的出错阈值即可完成测试。

7 结 论

本文根据 HDMI 的结构特点,设计开发了以芯片解码和校验为核心的功能测试模块,将该模块嵌入到集成电路测试系统中,实现了二者有效通信,可完成较完整的功能和直流参数测试。测试实验提示,使用本方法稳定可靠,测试效率较高。

参考文献

- [1] 廖梦云,赵利. HDMI 接口在嵌入式视频监控系统中的应用[J]. 安防科技,2009(10):3-6.
- [2] 刘旻. HDMI 芯片的测试[J]. 电子工业专用设备,2008,37(3):43-46.
- [3] 郑星宇. 高清晰度多媒体接口关键技术解析[J]. 有线电视技术,2009,16(8):57-61.
- [4] 吴敏. 符合 HDMI1.4a 接口标准的 3D 电视测试信号[J]. 电视技术,2011,35(4):78-80.
- [5] LI B, DOU L. HDMI 兼容性测试的常见故障分析[J]. 世界电子元器件,2011(11):38-40.
- [6] 李勇量,窦烈. 高清音视系统高速 HDMI 接口设计方案 [J]. 世界电子元器件,2012(9):26-28.
- [7] 王庆. 基于自动测试系统的 DSP 测试方法研究[J]. 计算机与数字工程,2014,42(7):1207-1209.
- [8] 朱海平. T2000 高速接口测试解决方案[J]. 电子工业专用设备,2010,39(7):11-15.
- [9] 酆杰. 基于 FPGA 的多源高清多媒体接口发送器测试平台. 微计算机信息,2010(20):156-158.
- [10] 任新建,王学伟,杨立国,等. 数字 I/O 电路的多总线自动测试诊断方法研究 [J]. 电测与仪表,2011,48(7):12-16.
- [11] 郭荣斌,赵秀才. 自动测试系统的发展趋势[J]. 国外电子测量技术,2014,33(6):1-4.
- [12] 张松,李筠. FPGA 的模块化设计方法[J]. 电子测量与仪器学报,2014,28(5):560-565.
- [13] 杨扩军,田书林,蒋俊,等. 基于 TIADC 的 20 GS/s 高速数据采集系统 [J]. 仪器仪表学报,2014,35(4):841-849.
- [14] 李静,安康,孙亚萍. 双核嵌入式处理器的 HDMI 高清接口设计[J]. 电视技术,2010,34(2):29-31.
- [15] 张涛,郑星,于凤萍. 基于 HDMI1.4 的多媒体接口转换器的设计与实现 [J]. 电声技术,2012,36(2):75-77.
- [16] 丁铁夫,杨磊,杨旭,等. 基于 HDMI 的实时视频/音频传输系统设计 [J]. 微计算机信息,2009,25(1-2):180-182.
- [17] 肖飞,余子寒,隋天宇,等. LTE 中 CRC 算法的研究与实现 [J]. 电子测量技术,2014,37(7):36-39.
- [18] 赵亚范,王坤,杨帆,等. 基于 FPGA 的高速并行数据传输系统 [J]. 船电子工程,2015,35(9):75-77.

作者简介

高剑,1977 年出生,2004 年毕业于北京工业大学,获硕士学位,现为北京自动测试技术研究所副研究员,主要从事集成电路测试方法研究及测试系统研发工作。

E-mail: gaoj@bjtest.com.cn