

一种 PSK 接口电路的容差设计研究

计 平¹ 李 晟² 董方成³

(1. 中国空间技术研究院通信卫星事业部 北京 100094; 2. 中国空间技术研究院 北京 100094;

3. 中国空间技术研究院总体部 北京 100094)

摘 要: 介绍了电路容差设计、分析和分配的定义,并提出了一种基于 EDA 仿真技术的电路容差设计方法。该容差设计方法综合运用了参数扫描分析、灵敏度分析和最坏情况分析等多种容差分析手段,可以对电路中影响电路容差性能的关键参数进行仿真分析和确认。利用 Saber 软件将该容差设计方法应用在 PSK 接口电路中,根据容差设计步骤,通过调整电路组成元器件的参数标称值,并通过为各元器件分配公差,提高了该电路输出特性的容差性能,为提高航天电子产品的可靠性水平提供了一种新的途径。

关键词: 容差设计;容差分析;EDA;PSK

中图分类号: TM93 **文献标识码:** A **国家标准学科分类代码:** 510.5060

Research on tolerance design of the PSK interface circuit

Ji Ping¹ Li Sheng² Dong Fangcheng³

(1. Institute of Telecommunication Satellite CAST, Beijing 100094, China; 2. China Academy of Space Technology, Beijing 100094, China; 3. Institute of Spacecraft System Engineering CAST, Beijing 100094, China)

Abstract: The principle of circuit tolerance design, analysis and allocation are introduced, and a tolerance design method based on EDA simulation technology is presented. This method is a synthesis of several tolerance analysis including parameter sweep analysis, sensitivity analysis and worst case analysis, which could be used to simulate and confirm the key parameters which most effect the tolerance performance of the circuit. The method is applied to the PSK interface circuit using Saber. Follow the step, the nominal value of some electric components are adjusted, and the deviation of the value of the electric components are adjusted through tolerance allocation. The result demonstrates that the tolerance performance of the circuit has been improved. The research provides a new way to improve the reliability of aerospace electronic products.

Keywords: tolerance design; tolerance analysis; EDA; PSK

1 引 言

电路容差设计是航天电子系统可靠性设计的一个重要方面^[1],随着航天电子产品的可靠性要求越来越高,电路容差设计在产品中的地位也越来越重要。容差设计的目的是通过容差分析与分配,确保电路输出特性的一致性和稳定性。然而,目前工程实践中有效的容差设计手段并不多,大多集中在系统设计和参数优化上。近年来有学者提出了建立电路容差分析的数学模型^[2-7],可以对一些简单的电子电路进行容差分析,不过涉及到较大规模的电路时,不但计算复杂、工作量大,而且电路的模型不能通用,大大限制了容差设计技术在工程实践中的应用。而 EDA (electronic design automation) 仿真技术,可以极大地简化

容差设计中的建模和计算等工作量^[8-10]。

遥测 PSK (phase-shift-keying) 接口电路是航天器测控系统中一种重要的接口电路,它的主要功能是将基带信号调制成 PSK 副载波信号^[11]并送往测控发射机,并由发射机调制到载波上,送往地面站。PSK 信号幅值与下行遥测调制制度密切相关,如果 PSK 信号幅值超出设计指标,可能导致地面解调遥测的误码率上升,严重时甚至无法解调遥测数据。因此发射机对输入的 PSK 信号的幅值要求比较苛刻,必须保证在一个很小的范围内。而 PSK 信号受电路组成元器件参数或电缆偏差等多种因素的影响,在产品研制中曾多次发生 PSK 幅值超差的质量案例。其根源在于 PSK 接口电路在电路设计阶段缺少容差设计环节,因此电路输出特性的容差性能无法得到有效保证。本文正是针对

以上薄弱环节开展容差设计研究。

2 电路容差设计定义

电路容差设计的定义:为电路组成部分的元器件设计一定的参数,并设计分配各元器件的容差范围,使电路的输出特性偏差最小的一种电路设计技术。在具体设计过程中,电路容差设计又包括容差分析和容差分配两个部分。

2.1 容差分析

电路容差分析是一种预测电路性能参数稳定性的方法。主要研究电路组成部分的参数偏差,在规定的使用范围内,对电路性能容差的影响。通过容差分析可以识别影响电路性能的主要因素,发现电路设计中的薄弱环节,对电路是否发生漂移故障进行预测,指出改进的方向,以提高电路的固有可靠性。电路性能参数发生变化的主要现象有:性能不稳定、参数发生漂移、退化等,造成这些现象的原因主要有 3 种^[12]:1) 元器件本身公差:组成电路的元器件参数通常是以标称值表示,实际在元器件生产制造过程中会有误差,一般来说这种参数偏差是固定的;2) 环境因素所致:如温度、湿度、真空度或电应力的变化使电子元器件参数发生变化,一般来说这种参数变化在大多多种情况下是可逆的;3) 器件老化造成:随着时间积累,元器件参数会逐渐发生漂移,一般这种原因产生的参数漂移是不可逆的。

常用的容差分析手段主要有参数扫描分析、灵敏度分析、最坏情况分析以及蒙特卡洛分析等。

1) 参数扫描分析

参数扫描分析用于检测电路中某个元件的参数,在一定取值范围内变化时对电路性能参数的影响。

2) 灵敏度分析

电路性能参数对某元器件参数的灵敏度,是指在电路其它元器件参数不变的情况下,该参数变化对电路性能的影响程度。灵敏度有大小和方向。若灵敏度为正,则参数变大(变小)时电路性能变大(变小);若灵敏度为负,则参数变大(变小)时电路性能变小(变大)。参数灵敏度绝对值越大,性能参数变化越快,对性能参数值影响越大。

设 T 为性能参数,可以定义为节点电位、支路电流等, P 为元器件参数,如电容、温度、晶体管模型参数等,灵敏度就是 T 的相对变化量与 P 的相对变化量之比,即灵敏度 S_p^T 的数学表达式^[13]为:

$$S_p^T = \frac{\partial T}{\partial p} \quad (1)$$

3) 蒙特卡洛分析

蒙特卡洛分析是容差分析的主要方法之一。蒙特卡洛分析是一种基于概率统计的模拟方法,它是指当给定电路组成元器件参数的容差统计分布规律的情况下,用一组组伪随机数求得元器件参数的随机抽样序列,对这些随机抽样序列下的电路进行仿真分析来取得电路性能参数偏差,其分析结果最接近实际情况。

蒙特卡洛法的主要步骤是构造概率模型、实现从已知概率分布的抽样和建立各种统计量的估计。具体做法是:按电路包含的 m 种元器件及其它有关量的实际参数 x 的分布,对 x 进行第一次随机抽样 X_1 ,然后依次随即抽样直至 X_m ,该抽样值记作 $(X_1, \dots, X_m)$,并将它代入性能参数表达式,得到第一个随机值,如下所示:

$$Y_1 = f(X_1, \dots, X_m) \quad (2)$$

如此反复 n 次,得到 n 个随机值,从而就可对 Y 进行统计分析,求出不同容许偏差范围内 Y 的出现概率^[14]。进行蒙特卡洛分析时,抽样次数 n 必须满足统计分析的精度要求。

4) 最坏情况分析

最坏情况分析利用已知元器件的变化极限来预计系统性能参数变化是否超过了允许范围。如果预计的电路性能参数在规定的范围内。那么就可以确信该系统有较高的稳定性;如果预计值超出了规定的允许变化范围,那么就可能发生漂移故障。最坏情况分析本质上是蒙特卡洛分析的一种特例,相当于电路组成元器件的实际参数 x 均取其极值,这种极端情况在随机抽样中出现的概率极低,但最坏情况分析结果从一个方面反映了电路设计质量的好坏,且不需要考虑电路中元器件参数的统计分布规律,简便直观、易于理解。

2.2 容差分配

元器件的参数容差分配是指:根据电路输出特性的参数容差,将其分配到构成该电路的各元器件参数容差中,工程上常用的容差分配方法有平均分配法、经验分配法等。

3 基于 EDA 技术的容差设计方法

电路容差设计应该尽可能在电路设计初期阶段介入,容差设计工作开展地越早越有利。基于 EDA 仿真技术的电路容差设计方法,是综合利用参数扫描分析、灵敏度分析、最坏情况分析等容差分析手段,一方面可以极大减轻容差设计和分析过程中建模和复杂计算的工作量,另一方面综合了各种单一分析手段的优点,是一种系统性的容差设计方法。

该方法首先需要确定待分析电路的状态基线,电路状态基线包括:电路功能和组成、电路性能输出特性以及偏差范围要求、电路使用的环境应力条件、电路原始设计的元器件参数的标称值、电源和信号源的额定值和偏差范围等。

其次是要选择合适的 EDA 软件,目前适用于容差设计分析的 EDA 软件,具有代表性的有 Saber、Spice 等。

在以上输入条件都备的基础上,对电路中的关键元器件参数进行参数扫描分析,分析其标称值的合理性,确保电路输出特性不在设计指标的临界区。

在电路组成所有元器件标称值都已确定后,对电路所有组成元器件进行灵敏度分析,确定影响电路输出特性的所有元器件参数的灵敏度排名。并根据灵敏度排名对各元器件参数公差进行容差分配。

经电路容差分析和分配后,对电路所有组成元器件进行最坏情况分析。如果电路输出特性的分析结果不满足指

标要求,应重新进行容差分配,尤其应对其中影响系统输出特性大的元器件选择更低公差、高稳定性元器件,并再次进行最坏情况分析;如果设计过于保守,势必造成成本浪费,此时也需要重新选择元器件公差(或精度),并再次进行最坏情况分析,直到满足要求为止。

基于 EDA 仿真技术的电路容差设计方法的步骤如图 1 所示。

4 PSK 接口电路的容差设计

4.1 接口电路介绍

如图 2 所示,某 PSK 接口电路主要由晶振、运算放大电路、驱动电路等部分构成。晶振产生的时钟信号经第一级运放变成近似正弦信号后,送往模拟开关和第二级运放调制成 PSK 信号,再经驱动电路输出,选择主路或备路 PSK 信号送发射机可以通过遥控指令进行切换。经继电器切换后输出的 PSK 信号分为 A、B 两路,分别串接一限流电阻后送往测控发射机 A 和 B,要求发射机 A 和 B 的动态输入阻抗不低于 20 kΩ。

PSK 信号需要接屏蔽电缆送往发射机。设计要求送至发射机输入端的 PSK 信号的有效值 V_{out} 应在 1 ± 0.1 V 范围内。

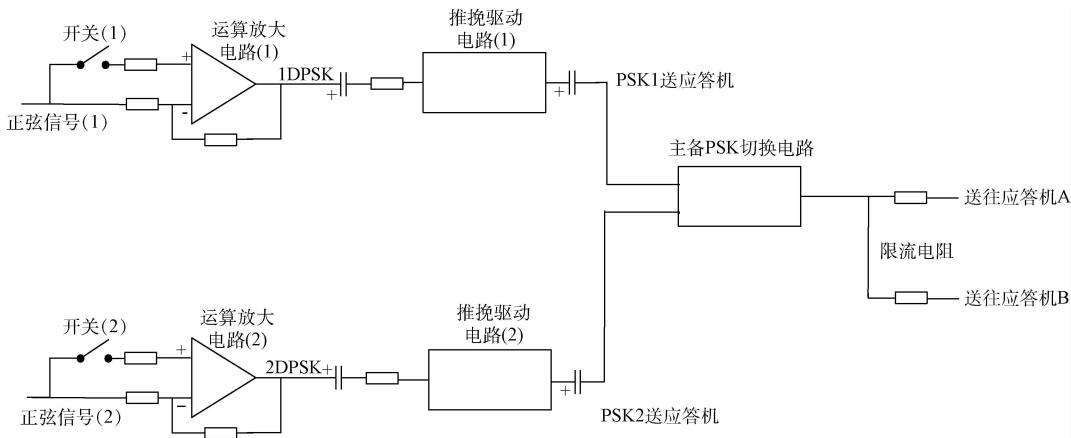


图 2 PSK 接口电路原理

4.2 接口电路的容差影响因素

在工程实践中,发射机对输入的 PSK 信号的幅值要求比较苛刻,必须保证在一个很小的范围内。而 PSK 接口电路输出幅值受电路组成元器件参数偏差或电缆等多种因素的影响:

1) 电缆因素

由于电路设计阶段电缆还未生产,实际长度未知,只能根据整星电缆设计图中的电缆走向对其长度进行预估,再根据该预估值得 PSK 接口电路进行调试,确保 PSK 信号在电缆末端的幅值在要求范围内。

受趋肤效应的影响^[15],电缆会导致 PSK 信号幅值衰

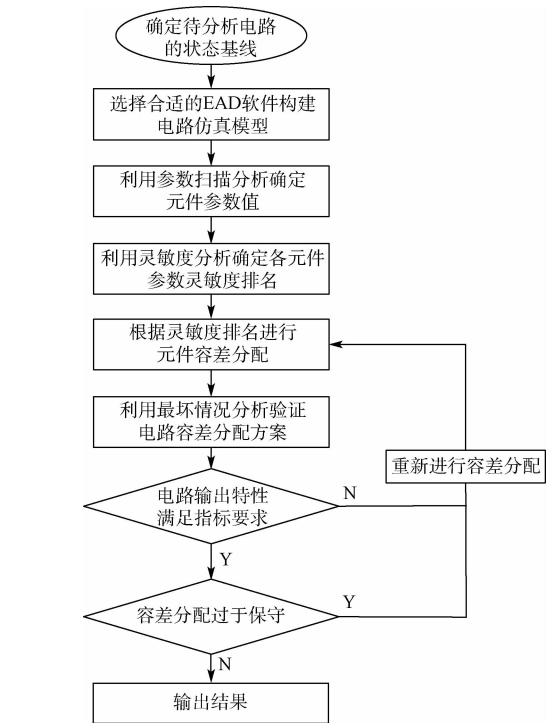


图 1 电路容差设计方法的流程

减。单位长度电缆的等效电路如图 3 所示, R_0 为电阻, L_0 为电感, C_0 为电容, G_0 为电导。理论上信号频率一定的条件下,电缆长度越大,则电缆阻抗、感抗和容抗越大, V_{out} 幅值衰减越大。另一方面,信号频率的提升会加剧信号幅值衰减。实验室实测结果是:对于 50 kHz 信号,星上使用的屏蔽电缆的长度每增加 1 m,信号幅度减少约 15 mV;而对于 65 kHz 信号,星上使用的屏蔽电缆的长度每增加 1 m,信号幅值减少约 25 mV。这说明 PSK 电缆的长度选取对 PSK 信号幅值有较大的影响。

由于实际生产出来的电缆长度与预估值存在一定的偏差,有可能存在以下问题:在电路调试阶段,电路接上预

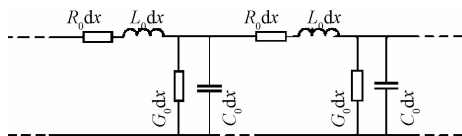


图 3 电缆等效电路

估长度的电缆后,电缆末端的 PSK 信号幅度满足要求;但在换装上实际长度的电缆以后,电缆末端的 PSK 信号幅度超出指标要求。

为尽可能减少电缆长度的误差对 PSK 信号幅值的影响,在设计 PSK 接口电路时可以考虑减少接口电路的输出阻抗,最直接的途径就是减少限流电阻的阻值,这样更改效果明显,而且对电路整体影响最小。不过由于限流电阻本身必须有效地保证一路 PSK 通道短路时另一路仍正常工作,因此其阻值不能无限制得小,否则就丧失了限流电阻本身的作用。因此设计时需选择一个合适的阻值,既能减少电缆长度的误差对 PSK 信号幅值的波动影响,又能有效地保证即使一套 PSK 通道短路时另一套仍正常工作。

2) 元器件公差因素

另外,电路设计时所有元器件都是按照理想状况进行设计,但电路中所有元器件的参数偏移会影响电缆末端的 PSK 信号幅值。当电路中所有元器件的参数偏移在最坏情况组合下,需要对 PSK 信号幅值的偏差进行评估,是否超过了设计要求。

4.3 接口电路容差设计

本节利用基于 EDA 仿真技术的电路容差设计方法,对 PSK 接口电路进行容差设计。

4.3.1 构建电路仿真模型

首先选择 Saber 软件进行电路仿真。图 4 为构建好的 PSK 接口电路仿真图。为了便于仿真,不考虑主机 PSK 电路的冗余备份和继电器切换,只选取其中主份电路,输入端选取频率 50 kHz、幅值 1.65 V 的正弦信号用来模拟 PSK 信号,驱动电路的输出端接隔直电容、滤波电容以及一定阻值(R_{20} 、 R_{21} 设计值为 1 k Ω)的限流电阻后分两路输出(以下简称 PSKA、PSKB)。20 k Ω 的电阻(R 、 R)分别模拟发射机 A、B 的负载,电路中其他元器件的参数为电路设计初始值。

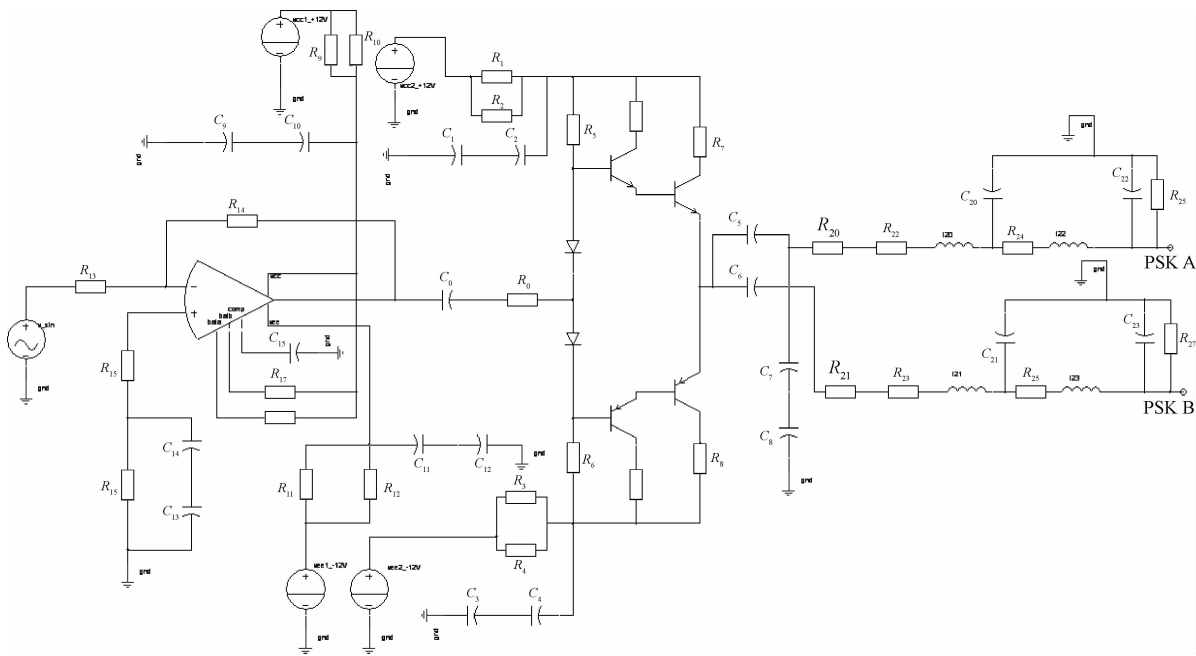


图 4 Saber 仿真电路

4.3.2 验证电缆模型合理性

PSK 接口电路与发射机之间连接有单位长度的标准屏蔽电缆。为了模拟屏蔽电缆的阻抗、感抗和容抗效应,在 PSK 输出端的限流电阻后级增加 10 Ω 的电阻、100 nH 的电感、200 pF 的对地电容。

首先需验证电缆模型的合理性。当 PSKA 接发射机 A、PSKB 输出端悬空时,利用仿真软件的瞬态分析功能,

设置仿真时间为 100 ms,步长为 1 ns,其他设置为默认值。测得 PSKA 在接标准屏蔽电缆前后的幅度和有效值,测得接屏蔽电缆前后的 PSKA 的幅度分别为 2.801 4 V 和 2.766 6 V,正相幅值相差约 17.4 mV,有效值分别为 1.020 2 V 和 1.001 7 V;当 PSKA、PSKB 分别接发射机 A、B 时,测得接屏蔽电缆前后的 PSKA 的幅度分别为 2.768 8 V 和 2.719 8 V,正相幅值相差进一步扩大,有效

值分别为 1.013 5 V 和 0.992 4 V,如图 5 所示。实验室实测结果对于 50 kHz 信号,星上使用的屏蔽电缆的长度每增加 1 m,信号幅值减少约 15 mV。因此电缆模型较好地模拟了电缆实际状态。

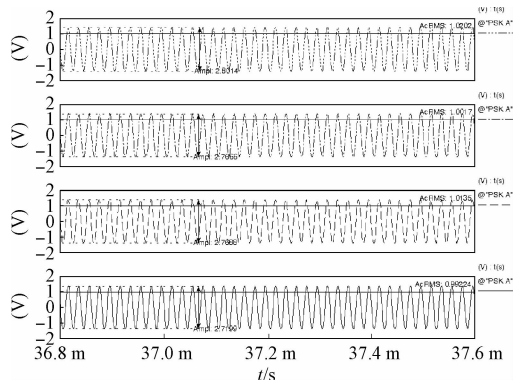


图 5 PSK 信号幅值

4.3.3 限流电阻 R_{20} 、 R_{21} 的选取

1) 限流电阻的阻值太大,则屏蔽电缆长度的误差对 PSK 信号幅值影响比较大。

利用 Saber 的参数扫描分析来分析限流电阻阻值对 PSK 幅值的影响。当 PSKB 信号输出端悬空时,设置 PSKA 在接标准屏蔽电缆前和后两种情况下,分别对限流电阻 R_{20} 阻值从 1 k Ω ~10 Ω 进行扫描,可以获得接标准屏蔽电缆前后两种情况下,PSKA 有效值和 R_{20} 阻值的对应关系如图 6 所示。

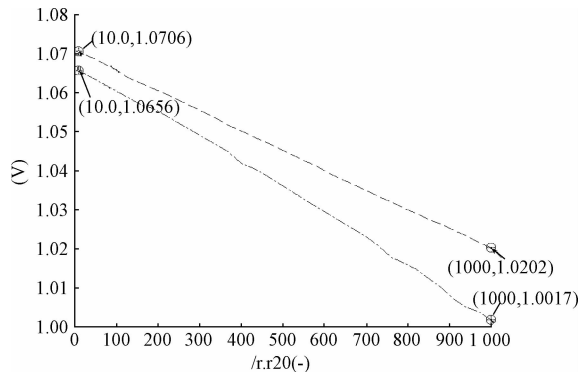


图 6 限流电阻与 PSKA 有效值的对应关系

从图中可知当 R_{20} 的阻值从 1 k Ω ~10 Ω 的变化过程中,接标准屏蔽电缆前后 PSKA 有效值的差值明显缩小:当 $R_{20}=1$ k Ω 时,接标准屏蔽电缆前后的 PSKA 有效值分别为 1.020 2 V、1.001 7 V,相差 18.5 mV;当 $R_{20}=10$ Ω 时,接标准屏蔽电缆前后的 PSKA 有效值分别为 1.070 6 V、1.065 6 V,相差缩小至 5 mV。

后经多次仿真分析测得,当 R_{21} 的阻值从 1 k Ω ~10 Ω 变化时,接标准屏蔽电缆前后 PSKB 有效值相差同样明显缩小,图形与图 6 一致。而当 R_{21} 与 R_{20} 同步从 1 k Ω 减少

到 10 Ω 时,接标准屏蔽电缆前后 PSKA、PSKB 有效值相差缩小更明显。这说明通过减少串接电阻 R_{20} 、 R_{21} 的阻值,可以有效地减缓屏蔽电缆对幅值的衰减效应。

2) 限流电阻的阻值太小,则起不到限流隔离作用。

设置 PSKB 输出端接地,模拟送发射机 B 的 PSK 信号短路的情形。经仿真分析测得,当 R_{20} 、 $R_{21}=10$ Ω 时,PSKA 有效值为 0.36 V,已经满足 1 ± 0.1 V 的要求。随后经多次仿真分析测得:而当 R_{20} 、 R_{21} 不小于 200 Ω 时,PSKA 有效值为至少 0.902 3 以上,满足下限要求。因此 R_{20} 、 R_{21} 至少不能低于 200 Ω ,才能有效确保一路 PSK 短路时,不影响另一路 PSK 正常工作。

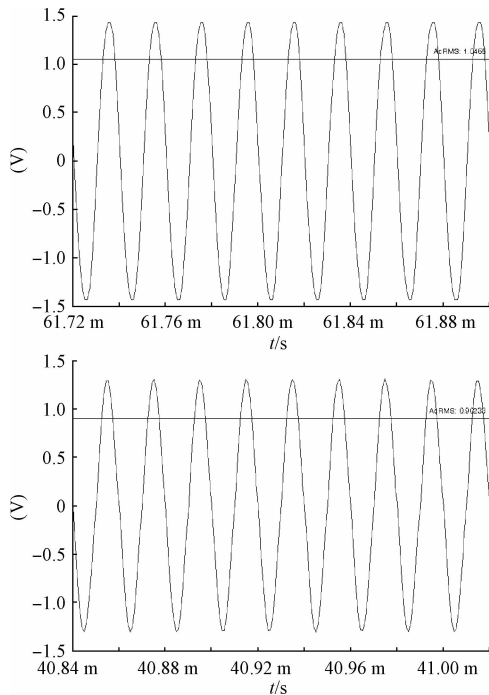


图 7 R_{20} 、 $R_{21}=200$ Ω 时,PSKB 短路前后的 PSKA 有效值

3) 综上所述,限流电阻 R_{20} 、 R_{21} 应选取 200 Ω 为宜。

4.3.4 确定元器件的公差分配

电路灵敏度是指电路的输出特性对每个电路元器件参数的敏感程度。对于 PSK 接口电路来说,就是指 PSK 信号幅度受接口电路组成元器件的参数变化的影响程度。可以利用 Saber 的灵敏度分析来确定影响电路输出特性的所有元器件参数的灵敏度排名。

R_{20} 、 R_{21} 取 200 Ω 的前提下,选择接口电路组成的全部电阻和电容,设其偏差为 10%,忽略二极管、晶体管、电源以及信号源的偏差,对 PSKA、PSKB 的幅值分别进行灵敏度分析,结果如图 8 所示。

根据灵敏度分析结果可知,对电阻而言, R_{14} 、 R_{13} 、 R_0 、 R_6 、 R_5 、 R_{20} (以及 R_{21}) 的偏差依次是影响 PSK 信号幅值偏差的最大灵敏源,对电容而言, C_5 、 C_6 、 C_7 、 C_8 的偏差依次是

Sensitivity of RMS of @PSK A" in pfile double_cable.tr					
Nominal Value = 1.0465					
Instance	Part Type	Parameter Name	Nominal Value	Sensitivity	Bar-chart
r.r14	resistor	rnom	10k	1.03	-----
r.r13	resistor	rnom	10k	-0.929	-----
r.r0	resistor	rnom	510	-0.0506	.
r.r6	resistor	rnom	20k	0.0293	.
r.r5	resistor	rnom	20k	0.0293	.
r.r20	resistor	rnom	200	-0.0112	.
c.c5	capacitor	c	100n	0.00737	.
c.c6	capacitor	c	100n	0.00737	.
c.c8	capacitor	c	4.7n	-0.00528	.
c.c7	capacitor	c	4.7n	-0.00528	.
r.r21	resistor	rnom	200	-196E-6	.
c.c4	capacitor	c	1u	35.3E-6	.
c.c2	capacitor	c	1u	35.3E-6	.
c.c1	capacitor	c	1u	35.3E-6	.
c.c3	capacitor	c	1u	35.3E-6	.
c.c0	capacitor	c	1u	27.3E-6	.
r.r4	resistor	rnom	200	-27.3E-6	.
r.r3	resistor	rnom	200	-27.3E-6	.
r.r2	resistor	rnom	200	-27.3E-6	.
r.r1	resistor	rnom	200	-27.3E-6	.
c.c11	capacitor	c	1u	9.11E-6	.
c.c12	capacitor	c	1u	9.11E-6	.
r.r15	resistor	rnom	10k	-4.56E-6	.

Sensitivity of RMS of @PSK B" in pfile double_cable.tr					
Nominal Value = 1.0465					
Instance	Part Type	Parameter Name	Nominal Value	Sensitivity	Bar-chart
r.r14	resistor	rnom	10k	1.03	-----
r.r13	resistor	rnom	10k	-0.929	-----
r.r0	resistor	rnom	510	-0.0506	.
r.r6	resistor	rnom	20k	0.0293	.
r.r5	resistor	rnom	20k	0.0293	.
r.r21	resistor	rnom	200	-0.0112	.
c.c5	capacitor	c	100n	0.00737	.
c.c6	capacitor	c	100n	0.00737	.
c.c8	capacitor	c	4.7n	-0.00528	.
c.c7	capacitor	c	4.7n	-0.00528	.
r.r20	resistor	rnom	200	-196E-6	.
c.c4	capacitor	c	1u	35.3E-6	.
c.c2	capacitor	c	1u	35.3E-6	.
c.c1	capacitor	c	1u	35.3E-6	.
c.c3	capacitor	c	1u	35.3E-6	.
c.c0	capacitor	c	1u	27.3E-6	.
r.r4	resistor	rnom	200	-27.3E-6	.
r.r3	resistor	rnom	200	-27.3E-6	.
r.r2	resistor	rnom	200	-27.3E-6	.
r.r1	resistor	rnom	200	-27.3E-6	.
c.c11	capacitor	c	1u	9.11E-6	.
c.c12	capacitor	c	1u	9.11E-6	.
r.r15	resistor	rnom	10k	-4.56E-6	.

图 8 PSKA、PSKB 的灵敏度分析结果

影响 PSK 信号幅值偏差的最大灵敏源,其中 R_{14} 和 R_{13} 灵敏度分别达到了 1.03 和 0.929。其它元器件偏差对 PSK 信号幅值偏差影响较小,灵敏度都在 1×10^{-5} 以下,灵敏度为 0 的元器件不计入本表。

对于 1Ω 阻值以上的电阻来说,通常取精度 10%、5%、2%、1%、0.5% 等水平,最常见的就是 5% 精度的电阻,0.5% 以下一般可以列入精密电阻范畴。对于普通电容来说,通常取精度 20%、10%、5%、2%、1%、0.5% 等水平,其中钽电容精度一般低于陶瓷电容。采用经验分配方式为电路元器件分配公差,具有最高敏感度的 R_{14} 、 R_{13} 选取高精度(0.5%), R_0 、 R_6 、 R_5 、 R_{20} 、 R_{21} 精度取 1%,其它电阻精度取 5% 即可。 C_5 、 C_6 、 C_7 、 C_8 精度取 1%, C_1 、 C_2 、 C_3 、 C_4 、 C_9 、 C_{10} 、 C_{11} 、 C_{12} 等用于电源端滤波的钽电容精度还可以放宽至 10%,其他电容取 5% 即可。

4.3.5 利用最坏情况分析验证输出特性

利用 Saber 软件,将以上元器件的偏差输入电路模型,选择抽样次数为 500 次进行最坏情况分析。经 500 次抽样后的 PSKA 有效值分布情况如图 9 下方所示,有效值的统计情况如图 9 上方所示。结果表面:PSKA 的有效值在 1.035~1.06 范围内,满足 $1 \pm 0.1 \text{ V}$ 的指标要求。

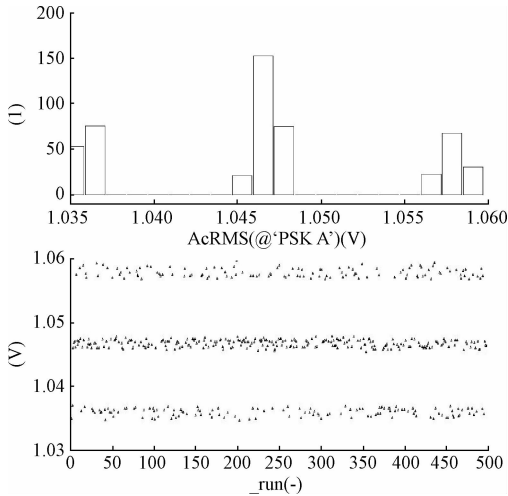


图 9 500 次抽样的 PSK 信号有效值分布

4.3.6 容差设计结果

从以上最坏情况分析得知,PSKA 的有效值在 1.035~1.06 范围内,电路输出特性满足指标要求,说明电路组成元器件的容差设计合理可行,并留有一定的余量;如认为余量过于保守,可降低各元器件参数的精度后重新进行容差分配,并再次进行最坏情况分析,验证电路输出特性是否满足指标要求。

5 结 论

容差设计是电路系统可靠性设计与分析的一个重要环节。基于 EDA 软件的容差设计方法,大大地减轻了容差设计分析过程中建模和复杂计算的工作量,实现了在电路设计的同时同步进行电路容差设计,本文将其应用于 PSK 接口电路中,解决了其长期存在的容差性能方面的实际问题。

参考文献

[1] 国防科学技术工业委员会. 电路容差分析指南. GJB/Z 89-1997[S]. 北京:国防科工委军标出版社发行部, 1997: 3-11.

[2] LIANG H M, REN W B, YE X R, et al. Research on the reliability tolerance analysis method of electromagnetic relay in aerospace [J]. Chinese Journal of Aeronautics. 2005,18(1): 65-71.

[3] XU X B, WEN CH L. A random set method of circuit tolerance analysis [C]. Proceedings of 7th World Congress on Intelligent Control and Automation. Chongqing, 2008: 3554-3559.

[4] 李冬亮,何劲松. 动偏差算法在电路容差设计中的应用 [J]. 电子技术, 2010,47(8): 27-30.

[5] 敖永才,师奕兵,张伟,等. 基于正态商分布的模拟故障容差处理新方法[J]. 仪器仪表学报,2013,34(3):

698-706.

- [6] 李旻,王彩利,龙兵,等.多特征故障字典及其在模拟电路可测性分析中应用[J].电子测量与仪器学报,2015,29(3):368-374.
- [7] 丁硕,张放,巫庆辉.基于 MATLAB/Simulink 的正弦稳态电路建模与仿真[J].国外电子测量技术,2015,34(4):68-72.
- [8] 雷跃,谭永红.基于 Multisim 10 的电子电路可靠性研究[J].计算机仿真,2009,26(8):300-303.
- [9] 王永成,党源源,徐抒岩,等.容差分析在空间相机测温电路中的应用[J].光学精密工程,2010,18(6):1333-1339.
- [10] 饶大伟,张昆峰.容差分析在舵机反馈采样控制电路中的应用[J].电子设计工程,2012,20(10):80-83.
- [11] 张春杰,李娜.PSK 信号的调制参数估计与识别[J].

应用科技,2013,40(5):40-43.

- [12] 赵朋斌.一种非线性电路的容差性分析方法[J].现代电子技术,2014,37(15):136-138.
- [13] 潘强,熊波.基于灵敏度特性函数的特征提取与故障诊断[J].电子测量技术,2014,37(1):122-126.
- [14] 凌明祥,李会敏,黎启胜,等.含相关性的测量不确定度拟蒙特卡罗评定方法[J].仪器仪表学报,2014,35(6):1385-1393.
- [15] 卢秋朋,张清鹏,秦润杰.传输线中趋肤效应的介绍及仿真[J].电子测量技术,2015,38(6):27-29.

作者简介

计平,工学硕士,工程师,主要研究方向为航天器测控、星载数据管理、电路仿真等。

E-mail:orcaji@163.com

(上接第 30 页)

努利序列等多种选择。所设计的高速伪随机序列发生器结构简单,成本低,具有通用性,不仅能用于压缩采样系统中,也可用于通信系统的测试和电路故障诊断^[10]、超声波测距^[11]、雷达测距^[12-13]等领域。

参考文献

- [1] 淳少恒,陈儒车,耿明会.伪随机 m 序列及其在电法勘探中的应用[J].地球物理学进展,2014,29(1):439-446.
- [2] 杨睿.论伪随机序列及其应用[J].沈阳工程学院学报,2009,5(2):167-168.
- [3] 陶崇强,杨全,袁晓.m 序列,Gold 序列和正交 Gold 序列的扩频通信系统仿真研究[J].电子设计工程,2012,20(18):148-150.
- [4] MISHALI M, ELDAR Y C, DOUNAIEVSKY O, et al. Xampling: analog to digital at sub-nyquist rates [J]. IET Circuits, Devices & Systems, 2011, 5(1): 8-20.
- [5] LIU L, DING K, LIN J, et al. Instrument calibration with electromagnetic method based on pseudorandom system identification [J]. Chinese Journal of Scientific Instrument, 2014, 35(8):1721-1728.
- [6] 韩春,蔡俊.基于 FPGA 的高速伪随机序列发生器设计[J].电子测量技术,2013,36(2):55-57.
- [7] WANG L, ZHAO Y J, DAI ZH J. A random sequence generation method for random demodulation based compressive sampling system [J]. International

Journal of Signal Processing, Image Processing and Pattern Recognition, 2015, 8(1):105-112.

- [8] 覃婕,阎波,林水生.基于 Cadence_Allegro 的高速 PCB 设计信号完整性分析与仿真[J].现代电子技术,2011,34(10):169-171.
- [9] 窦垭锡,陈星,高群福.高速 DAC 与 FPGA 接口信号完整性的仿真分析[J].电子测量技术,2012,35(8):120-124.
- [10] 龙英,何怡刚,张镇,等.基于信息熵和 Haar 小波变换的开关电流电路故障诊断新方法[J].仪器仪表学报,2015,36(3):701-711.
- [11] 张松,张亚.基于 m 序列的无串扰超声波测距系统[J].电子测量技术,2015,38(9):22-27.
- [12] 宿纪民,汪普宏.一种超宽带相参雷达目标模拟器设计[J].国外电子测量技术,2014,33(1):65-68.
- [13] 陈伟民,李存龙.基于微波雷达的位移/距离测量技术[J].电子测量与仪器学报,2015:29(9):1251-1265.

作者简介

王婷,现为哈尔滨工业大学仪器仪表工程专业硕士,主要研究方向为压缩感知技术。

付宁,现为哈尔滨工业大学电气工程及自动化学院副教授,主要研究虚拟仪器技术、压缩感知技术、智能测试技术等。

E-mail:funinghit@163.com