

基于FPGA的ARINC659总线同步机制的研究与实现

王宇飞 邹小东 张明

(北京航空航天大学电子信息工程学院 北京 100191)

摘要: ARINC659总线是综合化模块化航空电子中现场可更换模块(LRM)之间数据的传送标准总线,多重冗余结构和时间窗口触发的帧收发运行控制机制是ARINC659总线的主要优点,该总线控制器实现的一个难点在于对其同步机制的实现。本文介绍了ARINC659总线协议的基本内容,着重研究了该总线协议的同步机制,并在Libero平台下使用A3P系列FPGA用verilog语言对总线控制器进行编程,并用在线调试工具identify进行采样。最终测试结果表明,总线控制器同步系统工作正常、稳定,符合协议要求。

关键词: ARINC659总线;可更换模块(LRM);同步机制;多重冗余结构

中图分类号: TP207 **文献标识码:** A **国家标准学科分类代码:** 510.50

Research and implementation of the synchronization mechanism of ARINC659 BUS based on FPGA

Wang Yufei Zou Xiaodong Zhang Ming

(School of Electronic and Information Engineering, Beihang University, Beijing 100191, China)

Abstract: ARINC659 bus is a standard bus of data transfer between LRMs in Avionics which can be Integrated and modularized. The strong point of ARINC659 bus are the multiple redundant structure and the TDPA method used in Frame transceiver. One difficulty of ARINC659 bus is implementing its synchronization mechanism. This paper introduced the basic content of ARINC659 bus especially the synchronization mechanism of ARINC659 bus. Using A3P FPGA and verilog to describe the synchronization mechanism of ARINC659 bus under Libero platform and sample the signal by online debugging tool called identify. The final test results show that the system is normal and stable which is accord with the requirements of the protocol.

Keywords: ARINC659 BUS; LRM; synchronization mechanism; redundant structure

1 引言

近三十年间,随着计算机技术的发展,航空电子系统得到了迅速发展。ARINC659总线规范是综合化航空电子(IMA)中现场可更换模块(LRM)之间数据传送的标准^[1],它采用多重冗余结构和表驱动比例访问(TDPA)的通信方式,它定义了OSI参考模型中的物理层和数据链路层部分^[2],采用4条串行总线进行半双工传输和交叉验证的方式,使其具有很高的可靠性和容错性^[3],并且减少了硬件的复杂度。

本设计完成了基于FPGA^[4]的ARINC659总线控制器的整体设计和仿真测试^[5],利用FPGA实现具有更高的灵活性。主要介绍了ARINC659总线规范复杂的同步机制以及具体实现,达到了ARINC659背板总线规范的要求。

2 整体结构

2.1 数据编码及校验方式

ARINC659总线是由双总线对组成的双-双配置^[6],总

线对A和B分别具有x和y两路总线,每路总线各有两条数据线、一条时钟线和独立的收发机。总线上可以挂两个或多个LRM,如图1所示,每个LRM有两个总线接口单元BIUx和BIUy,每个BIU接收来自4路总线的数据,在接收过程中进行数据校验,4路总线Ax、Ay、Bx、By的数据编码方式如下:

Ax:原数据保持不变。

Ay:原数据与010101...进行异或。

Bx:原数据进行取反。

By:原数据与101010...进行异或。

这样的编码方式提高了可靠性,同时有利于电源设计,由于4条线的平均DC和AC功率对所有数据模式都是常数,而且可以防止数据线长时间为‘0’或‘1’的现象。接收到数据后首先要进行解码,然后进行交叉验证(Ax=Ay、Bx=By、Ax=By、Ay=Bx)^[7],考虑到来自同一个BIU的

数据具有物理相关性,故不能比较来自同一个BIU的数据 (Ax和Bx)。

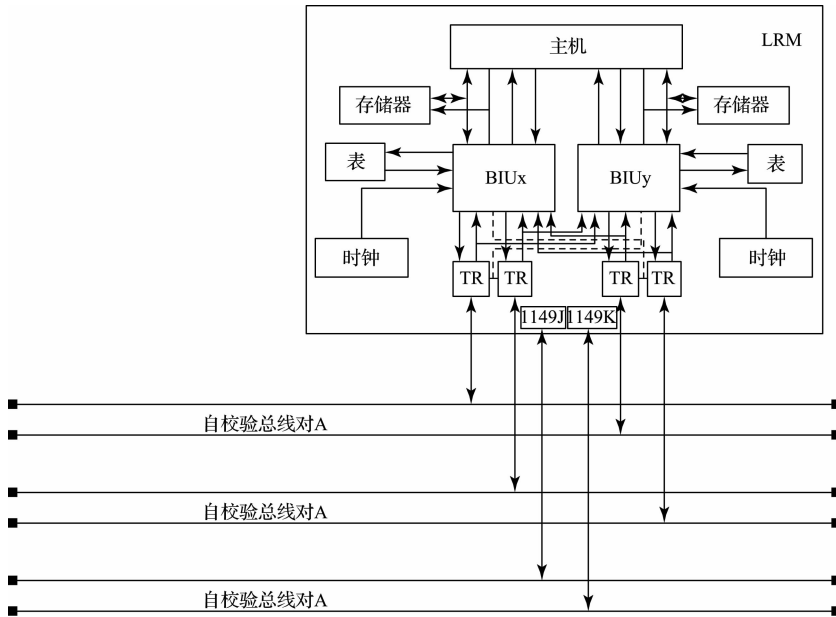


图1 ARINC659总线整体结构

2.2 表驱动比例访问机制

表驱动比例访问^[8](TDPA)将总线时间划分为一系列的窗口,操作命令预先存储在表存储器里,总线操作按照预定的时间命令表进行。表命令里定义了每一个窗口的长度、发送的LRM、接收的LRM、同步地址等信息,执行完一条命令后要插入时间间隙再去执行下一条命令。通过这种方式可以有效的降低地址传输过程中的错误率^[9]。

某个LRM向另一个LRM发送的消息既包含命令里的部分信息,也包含主机接口写入的部分信息。命令是存在表存储器里,消息则指同步消息,数据仅指是要发送和

接收的数据,数据和消息都需要来自主机接口的信息,而表存储器里的命令是预先设定的。消息分为两种类型:基本消息和主后备消息。他们的主要区别在于基本消息是单个源向单个或多个目的去发送数据,而主/后备消息则可以有多个备用源。主/后备消息发送时,主发送LRM最多可有4个后备发送LRM,最终只有一个LRM会取得数据发送的主导权,正常情况下消息由主发送LRM发送,当主发送LRM出现故障时,后备发送LRM根据优先级确定由哪个LRM来进行数据的发送,如图2所示:

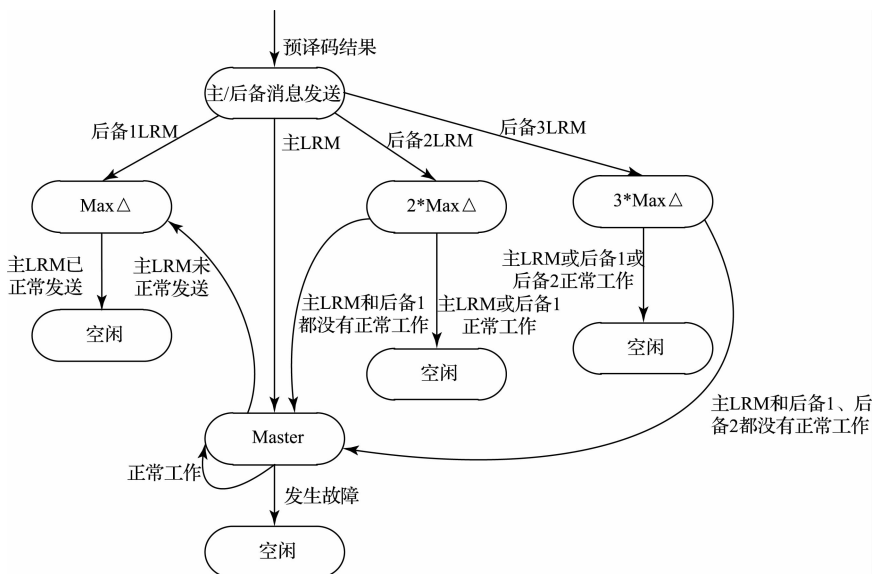


图2 主/后备发送状态图

2.3 BIU 状态描述

BIU 有 4 个状态:初始化、断开、同步、失同步。初始化状态中 BIU 主要进行 BITE 和 BIU 配置;失同步状态中 BIU 通过在底板监测同步消息信号来尝试与其他 LRM 同步,如果经过很长时间仍未监测到底板同步消息,该 BIU 就会发送初始同步消息来启动底板;同步状态中,BIU 执行表存储器里的命令,当有数据更新时,在发送窗口发送数据;断开状态中 BIU 停止挂起所有底板上的发送和接收操作。状态转换图如图 3 所示。

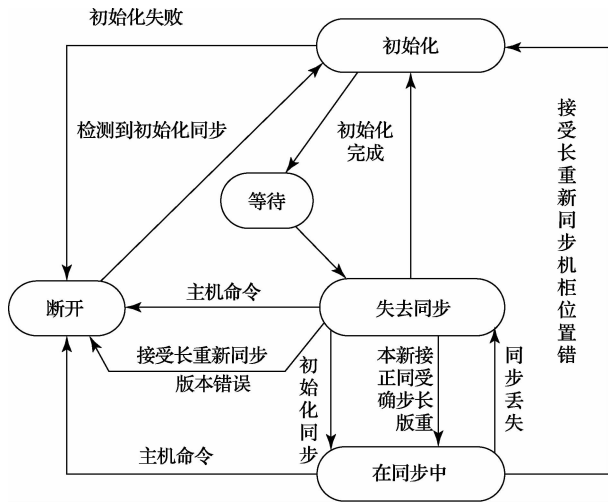


图 3 BIU 状态转换图

BIU 完成初始化进入失同步状态后,检测到初始同步或者长同步则进入同步状态。如果初始化错误或接收到机柜位置不匹配的长同步消息时,BIU 进入断开状态。只有在同步状态下,全精度时间寄存器有效。

3 同步机制的研究和实现

3.1 同步的分类和结构

同步方式按照功能可以分为长同步和短同步,短同步用于修正 BIU 之间的振荡器漂移,长同步用于使丢失同步的模块与总线重新同步。长同步又可以分为初始化长同步、进入长同步、帧切换长同步。初始化同步用于初始化总线,进入长同步和帧切换长同步结构相同,区别在于帧切换同步可以对命令表中不同帧进行切换,而不是单一的按照命令表执行。除此之外,进入长同步和帧切换长同步都有版本帧和非版本帧两种形式,版本帧要求长同步消息中的版本号要与 LRM 版本号一致才能被执行,非版本帧则不需要。

短同步脉冲由时钟线上的 1 位高电平和 4 位低电平组成,同时,Data0 和 Data1 处于高电平。长同步的时间长度为 $136 + 3Max\Delta + 2MaxGap$,长同步波形由长同步脉冲和长同步消息组成。初始化长同步中,时钟线处于连续 4 位高电平,同时 Data0 处于低电平,Data1 处于高电平,初始长同步的消息不带数据。在进入长同步和帧切换长同步

中,长同步脉冲由时钟线和 Data0 的连续 4 位低电平构成,长同步消息由 3 个双字组成,里面包含了同步码、机柜位置、时间寄存器等信息。

3.2 同步机制的实现

每路总线的时钟频率(Ax_ck、Bx_ck、Ay_ck、By_ck)为 30 MHz,为了实现 ARINC659 总线规范的同步机制,时钟产生单元生成八倍频的时钟作为 ARINC659 总线的输入采样时钟。当采样到时钟线上超过 2.5 个位低电平时才断定接收到同步脉冲。确定接收到同步脉冲后,再对 Data0 进行采样,若采样得到的信号全为高电平,则为短同步脉冲,若全为低电平则为长同步脉冲。

同步有帧级同步和位级同步两种表现形式,帧级同步是对同步机制的整体描述,位级同步主要描述长同步的位级描述。从帧级同步的角度:当 BIU 完成初始化进入失同步状态后,启动超时计数器,不断检测短或长同步脉冲,检测到长同步脉冲后进入同步状态,若检测到短脉冲则清零超时计数器,若超时计数器达到某个阈值后还没检测任何脉冲到则发送初始长同步脉冲。

从位级同步的角度来分析接收长同步消息:接收到长同步消息第一个字后,若有不可纠正错误,则需判断它是否帧切换长同步,若不是则忽略剩余两个字的比较等待下一个窗口命令,若是则 BIU 进入失同步状态。若没有不可纠正错误则比较接收到的第一个字的同步码是否等于表命令的同步码,不等于则 BIU 进入失同步状态。接着比较接收的机柜位置与表命令的机柜位置,若不等则 BIU 进入初始化状态。接收到第二个字时,若数据有效且没有不可纠正错误则更新全时间精度寄存器,使得主机可以读到正确的总线时间。接收到第三个字时,对于版本帧,若数据有效且没有不可纠正错误则判断长同步消息中的版本号要与 LRM 版本号是否一致,不一致则 BIU 进入失同步状态。对于非版本帧则不需要比较。另外,如果是帧切换长同步,还要看主机是否写入帧变换使能,若使能下一个命令则跳转到帧切换消息里的同步代码指向的地址位,若未使能,则下一个命令按照表命令顺序执行。

4 结果测试

在 Libero 环境下,利用在线调试^[10]工具 identify 采样,当检测到初始长同步脉冲后,初始脉冲监测信号 initial_pluse_detected 置为有效,如图 4 所示。

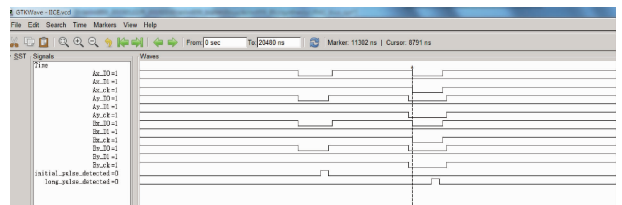


图 4 检测到初始长同步脉冲

当检测到短同步脉冲后,短脉冲监测信号 short_pluse_detected 在短脉冲低电平的最后一个 bit 位置为有效,如图 5 所示。

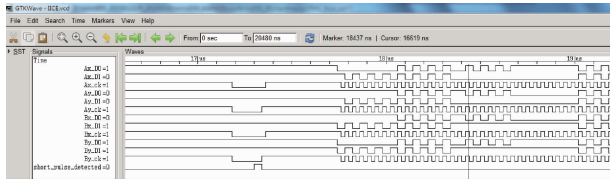


图 5 检测到短脉冲信号

当检测到带数据的长同步脉冲和长同步消息,长同步脉冲监测信号 long_pluse_detected 置为有效,如图 6 所示。

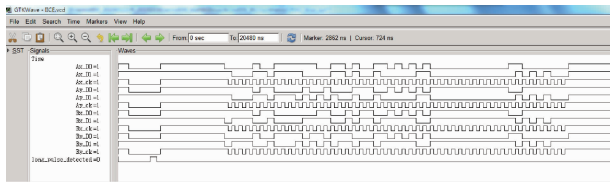


图 6 检测到带数据的长脉冲

5 结 论

本设计在 Libero 环境下对 ARINC659 总线规范进行了研究和仿真,分析了短同步和长同步的组成和结构,并从帧同步和位同步的角度阐述了 ARINC659 总线规范的同步机制。从实验结果的波形图可以看到,本设计符合 ARINC659 总线规范同步机制的要求。

参考文献

- [1] 汪迪娜,樊晓樨,安建峰,等. ARINC659 总线监控卡的设计与实现[J]. 微电子学与计算机,2010,27(11):169-172.

- [2] 臧威,刘芳,李锐. 基于协议芯片和工具链的 ARINC659 总线开发平台[J]. 电子科技,2013,26(9):85-88.
- [3] 张喜民,魏婷. ARINC659 背板数据总线应用研究[J]. 航空计算技术,2011,41(5):84-86.
- [4] 张松,李筠. FPGA 的模块化设计方法[J]. 电子测量与仪器学报,2014,28(5):560-561.
- [5] 项传银,阮爱武,李文昌,等. 基于故障映射的 FPGA 互连资源故障测试与定位[J]. 仪器仪表学报,2011,32(9):2010-2015.
- [6] 强新建,田泽,淮治华. 基于 ARINC 659 的 FPGA 原型验证平台的构建与实现[J]. 计算机工程与设计 2010,31(12):2726-2728.
- [7] 邹小东,张高高. 基于 ARINC659 测控系统的测试平台设计与实现[J]. 电子测量技术,2014,37(12):114-119.
- [8] 曹朋朋,田泽,许宏杰,等. ARINC659 命令表配置工具设计与实现[J]. 计算机技术与发展,2012,22(7):235-237.
- [9] 苏罗辉,牛萌,刘坤. 时间触发系统体系结构研究[J]. 计算机工程与设计,2014,35(6):1956-1961.
- [10] 孙少军,蔡士闯. 含 FPGA 电路板的测试诊断方法研究[J]. 国外电子测量技术,2011,30(11):44-47.

作者简介

王宇飞,1992 年出生,北京航空航天大学研究生,主要研究方向为数字通信及其 FPGA 实现。

E-mail:575750947@qq.com

《2016 NI 趋势展望》解析工业物联网全球新趋势

日益互联化的工业世界与工业大数据

2016 年 1 月 12 日,作为致力于为工程师和科学家提供解决方案来帮助他们对全球最严峻工程挑战的供应商,NI(美国国家仪器公司,National Instruments,简称 NI)近日发布了《2016 NI 趋势展望》。这份连续第三年发布的年度前瞻性报告探究了物联网(IoT)相关的一系列主题及其如何影响各个领域的数据管理方式——从软件消费化到通过原型验证实现 5G 网络。

《2016 NI 趋势展望》主要探索了以下主题:

1)通过原型验证让 5G 从概念变成现实—5G 无疑将会使我们的无线网络升级到从未想象过的高度,但是 5G 实现之路并非平坦,而是充满各种挑战。

2)工业大数据的未来:从智能终端设备到企业系统-随

着传感和网络连接技术的普及,在系统中添加测量功能从未如此简单经济。

3)工业物联网的网络标准演进-网络技术必须不断进步才能满足下一代工业系统的需求,并从根本上改进运行机器、电网和交通轨道系统的方式。

4)测试爆炸式增长的智能设备-测试领导者并不会针对每个待测设备设计一套独特的测试系统,而是设计可适应且可测试所有智能设备的智能测试系统。

5)软件消费化,如何才能不一样?—在一个亟需汇聚融合的市场中,最佳的应对之策是软件供应商给出解决方案。