

DOI:10.19651/j.cnki.emt.1802239

一种高增益级联微波放大器设计与实现

申伯纯 周进

(海军702厂上海200434)

摘要: 由于某型设备的微波小信号放大需求,需要设计一款高增益微波放大器。本文给出了一种增益大于100 dB的多级放大器设计思路及设计过程,针对此设计进一步讨论了前置放大器、中间级放大器、末级放大器及混频器等各单元的器件的选择,完成了电原理图的设计以及PCB板的布置,最后对该放大器的进行了实测,结果表明该放大器实际总增益在 105 ± 0.13 dB,增益精度 $< \pm 0.5$ dB,达到了设计要求。目前此放大器已运用于某型发信监测设备中并取得了良好的效果。

关键词: 级联放大器;高增益放大器;微波放大器;低噪声放大器;高速PCB

中图分类号: TN727 **文献标识码:** A **国家标准学科分类代码:** 510.40

The design and implementation of a high power gain cascade microwave amplifier

Shen Bochun Zhou Jin

(Naval 702 Factory, Shanghai 200434, China)

Abstract: A high power gain microwave amplifier is expected in the equipment to amplify the small signal. The designation idea and procedure of the amplifier whose power gain more than 100dB are discussed in the thesis. It is about the choice of electronic components, the design of circuits, the layout of PCB of the preamplifier, the intermediate amplifier, the terminal amplifier, etc. Finally, the result of the real amplifier shows that the amplifier has met the requirement of the designation. The amplifier is actually used in the recently implementation of a transmission monitoring equipment.

Keywords: cascade amplifier; high power gain amplifier; microwave amplifier; low noise amplifier; high speed PCB

0 引言

在微波射频信号处理中,数字中频一般都需要将一定带宽的小信号放大到指定的功率下才能进行处理^[1]。在某一设备中要求将频率2.4 GHz、信号强度在 $-115 \sim -80$ dBm带宽1 MHz的小信号放大到 $-30 \sim +5$ dBm范围内进行处理,增益精度 ± 0.5 dB,同时要求噪声系数小于2以保证一定的信噪比,保证后端数据能进行正确处理。考虑到线路损耗等大约为 -15 dB^[2],所以系统要求放大链路的增益必须大于100 dB。在已经公开的各类工程实践文献中,只有少量设计的技术指标与此要求接近,例如文献[3]中的放大器噪声系数、频率范围与本文设计相当,但其增益最高为50 dB,再如文献[4]中的设计的放大器的带宽范围略大,但其噪声系数为2.8,增益则为35.5 dB,同时满足本设计所有要求的设计则未见于各类文献。本文中的放大器汲取了

技术进步和新型集成电路的发展的成果,从提出合理设计方案,采用新型集成电路,科学配置各级放大器的增益、带宽,以及优化PCB的布局等几个方面入手,达到了应用的要求。

1 方案设计

实践中这样的高增益放大器必须采用多级放大器的级联的方法来实现,众所周知,一般大于3级的高增益放大器级联时极易产生一些问题比如自激或者是信噪比急剧恶化等,这些问题将导致小信号不能正确放大或者小信号虽放大了,但是噪声也成倍增长,信号仍然不能得到正确处理。

多级放大器级联有两种方案,如图1所示。

图1(a)所示方案中将几级放大器连续级联,放大电路中自激产生原因是由于正反馈造成的,当放大器出的信号

通过各种途径反馈到放大器输入端时,在高增益、一定带宽内必有若干频率的信号满足正反馈条件,产生同频自激;同时噪声也迅速升高,造成信号在输出端可能被噪声淹没。

图1(b)所示方案中将放大器放在系统的不同位置,组成前级、中间级和末级3部分,前级和中级之间加混频器,中间级和末级再加上混频器。加混频器目的就是改变放大器的通路的频率,以使每一级输出信号反馈到输入级时,因为信号频率不在应该级的通带内,因而被滤掉,不能形成正反馈而自激。例如图1(b)中④处有部分信号反馈到RF_IN,由于④处的信号频率和RF_IN处的信号频率不同,所以反馈或泄露的信号没进入放大器1和2中,没有形成闭环放大通道,不会产生同频自激。同理⑤处的信号反馈到链路输入端也不会同频自激。所以本设计采用图1(b)方案,充分利用系统的变频部分以达到通路高增益目的。

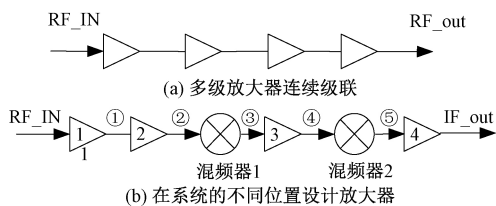


图1 两种放大器级联方式

2 电路实现

2.4 GHz的信号首先进入预选器,尽可能将带外信号进行抑制,这部分不是本文要讨论的内容,所以不作深入讨论。

2.1 前置放大器的选择

对于微波接收机输入端的噪声系数要求高,它直接影响了最小信号的接收,而前置放大器的选择是减少噪声系数的关键部件之一,因此选择既要考虑到增益又要考虑噪声系数^[5]。级联放大器的噪声系数公式为^[6]:

$$N_f = N_{f1} + \frac{N_{f2} - 1}{G1} \quad (1)$$

从式(1)中可知,多级放大器级联时总的噪声系数取决于前端的一、二级,和后面的各级的噪声系数关系不大,降低一、二级放大器的噪声,可以减少后级放大器的噪声对系统总噪声的影响,因此一、二级放大器应当尽量选择噪声低的放大器^[7-8]。本设计中选择SGA8343放大器,性能指标如表1所示。

从表1中可知,在2.4 GHz频段时,噪声系数是1.18 dB, $G=17.66$ dB。用两片SGA8343级联组成前置放大器,前置放大器的总增益 $G1 = +35$ dB。将噪声系数1.18 dB换算成线性数值是1.31,带入式(1)得: $N = 1.31 + (1.31 - 1) / 16.66 = 1.33$,再取对数表达 $N_{f1} = 1.24$ dB。这个噪声系数非常低对系统的噪声系数影响不大,是可以接受的。

表1 SGA8343性能指标

(典型性能-噪声参数-3 V, 10 mA)

频率/ GHz	$NF_{min}/$ dB	Γ_{opt} Mag/∠Ang	$r_n /$ Ω	$G_{max}/$ dB
0.9	0.94	0.10∠55	0.11	23.88
1.9	1.1	0.17∠125	0.10	19.33
2.4	1.18	0.23∠157	0.09	17.66
3	1.27	0.23∠179	0.09	15.01
4	1.5	0.29∠-150	0.12	11.94
5	1.73	0.42∠-122	0.18	9.84
6	2.02	0.55∠-110	0.24	8.62

2.2 中间级放大器

在2.1中已说明多级放大器的噪声系数主要由前置放大器的一、二级决定,而中间级放大器对系统的噪声系数影响非常有限,只需要考虑增益这一项指标,第一次变频之后的IF1中频,已降到300 MHz。

系统要求整个链路的增益 ≥ 100 dB,2.1节中的前级放大器已为系统贡献了+35 dB。而末级电路输出一般来讲要求功率输出较大。因为本级的负载绝大多数是Balun或采样保持器,这些器件呈感性或容性,需要的驱动电流大,因此末级放大一般是增益不高,驱动能力强。由于这些原因本系统中中间级放大部分尽可能多地提高增益。IF1中频频率是300 MHz,这个频率的放大器种类较多,容易选择,故选用MAR-8A放大器,其性能如表2所示。

表2 MAR-8A性能指标

参数	最小值	典型值	最大值
频率范围/GHz	DC	-	1
增益/dB	$f=0.1$ GHz	-	31.5
	$f=1$ GHz	20	25
输入反射损耗/dB $f=Dc$ to 1 GHz	-	15.5	-
输出反射损耗/dB $f=Dc$ to 1 GHz	-	11	-
输出功率/dBm	-	+12.5	-

从表2中可知,增益 $G=28$ dB左右(频率300 MHz),输入端反射损耗-15.5 dB换算成电压驻波比约为1.4,输出端反射损耗-11 dB换算成电压驻波比约为1.79。在阻抗50 Ω 系统中不需要加匹配可以直接使用。

中间级放大器也使用二级级联如图2所示,两级增益大约 $G2=56$ dB左右,两级中间加一个可调衰减器0~ -15 dB,有两个作用:1)减小前后两级由于阻抗不完全匹配带来的反射;2)调节整个通道的增益。

2.3 末级放大器

末级放大器扮演两个角色:1)提供部分增益;2)驱动功率负载,其原因已在2.2说明,不再重复。信号经过第2个

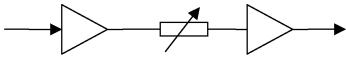


图 2 中间级放大器

混频器后,输出端频率变成 $IF2=21.4\text{ MHz}$ 。在这么低频段,主要考虑输出功率能否满足要求,适当考虑增益以补充前两级增益得不足,输出反射损耗小,以满足输出阻抗 $50\ \Omega$,噪声系数不必考虑。所以末级选用 GALI-74 放大器,性能指标如表 3 所示。

表 3 器件 GALI-74 性能指标
(电气性能 $25\ ^\circ\text{C}$, $80\ \text{mA}$)

参数	最小值	典型值	最大值
频率范围/GHz	DC	—	1
增益/dB	$f=0.1\ \text{GHz}$	—	25.1
	$f=1\ \text{GHz}$	20	21.8
	$f=2\ \text{GHz}$	—	18.0
	$f=3\ \text{GHz}$	—	15.3
	$f=4\ \text{GHz}$	—	13.4
输入反射损耗/dB $f=\text{DC}$ 至 $1\ \text{GHz}$	—	21	—
输出反射损耗/dB $f=\text{DC}$ 至 $1\ \text{GHz}$	—	12.5	—
输出功率/dBm	$f=0.1\ \text{GHz}$	18	19.2
	$f=0.5\ \text{GHz}$	—	19
	$f=1.0\ \text{GHz}$	—	18.3
输出 IP3/dBm	$f=0.1\ \text{GHz}$	—	38
	$f=0.5\ \text{GHz}$	—	37
	$f=1.0\ \text{GHz}$	—	33

频率在 $21.4\ \text{MHz}$ 处,增益 $G3=25\ \text{dB}$,输入端反射损耗 $-21\ \text{dB}$ 换算成电压驻波比约为 1.2 ,输出端反射损耗 $12.5\ \text{dB}$ 换算成电压驻波比约为 1.60 。在阻抗 $50\ \Omega$ 系统中不需要加匹配可以直接使用。

在输出端加 $-10\ \text{dB}$ 固定衰减器,这样末级放大器实际增益 $G3=15\ \text{dB}$,如图 3 所示。加衰减器的作用:1)隔离末级放大器和负载,减小因负载变化对放大器的影响,2)当负载开路或短路时,减少全反射对后端的放大器的影响,3)输出阻抗稳定在 $50\ \Omega$ 上。

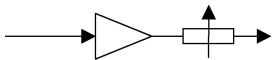


图 3 末级放大器

2.4 混频器

混频器有无源混频器和有源混频器之分。无源混频器插入损耗(或称转换损耗)一般在 $-6\sim-12\ \text{dB}$,频率越高插损越大。而有源混频器,自身带有放大器,不仅能补偿插入损耗,还可以给系统贡献一定量的增益。本系统要求增益高,故采用有源混频器。混频器不是本文讨论范围,所

以不作深入阐述。

2.5 增益小结

将 2.1~2.3 节叙述的各级放大器的设计数据小结如下:

前放级: $G1=35\ \text{dB}/2.4\ \text{GHz}$

中间级: $G2=55\ \text{dB}/300\ \text{MHz}$

末级: $G3=15\ \text{dB}/21.4\ \text{MHz}$

总增益: $G=35+55+15=105\ \text{dB}$,多出的增益值,调节中间级放大器之间的可调衰减器,使输入信号在 $-80\ \text{dBm}$ 时输出端的信号功率正好在 $+5\ \text{dBm}$ 。

多级放大器提供的噪声系数: $1.24\ \text{dB}$ 。

最终放大器的设计原理图如图 4 所示。图中 F1、F2、F3 是 3 个带通滤波器^[9-12]。

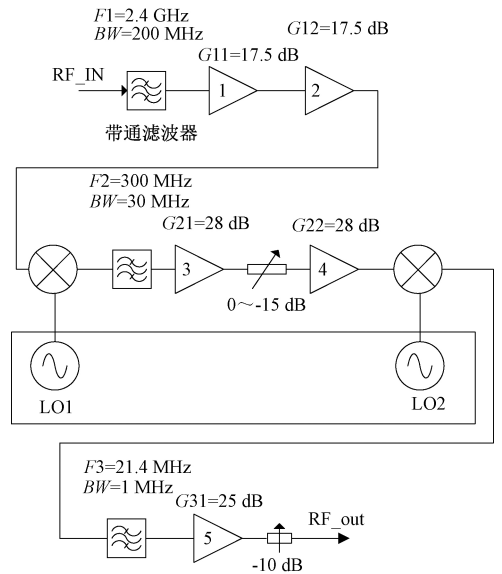


图 4 多级放大器设计原理图

3 PCB 设计

PCB 采用 4 层微波板材,中间为电源层和地层,将上下两层的信号隔开,RF 信号走上层,下层主要走控制线和其他线;器件布局采用依据信号的走向,采用“一”字型摆放。信号线按器件的 S 参数计算宽度。在前级、中间级和输出级放大器上各加装屏蔽盒^[13-14]。前级放大器的信号线两侧,每侧打两排接地过孔,孔距不大于 $1\ \text{cm}$ ($2.4\ \text{GHz}$ 信号波长 $12.5\ \text{cm}$),且两排孔错开,同样中间级和末级放大器的信号线两侧也打接地孔,孔距尽可能短些^[15]。

电源稳定性决定增益的稳定性,所以供给的放大器的电源采用二次稳压,并减半使用。前、中、末 3 级采用各自的稳压器件,不相互使用。每个放大器的电源引脚都采用 Π 滤波方式^[16-17]。各级放大器的电源输入端口加入带通滤波器等,使电源上各种信号不至于通过电源线馈入放大器中。组装好的照片如图 5 所示。

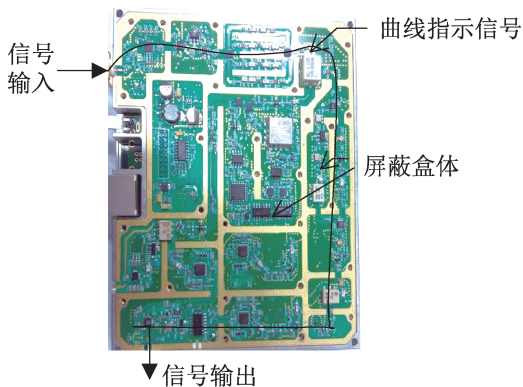


图5 组装好的放大器组件照片

4 调试要点和实验测试

在调试过程中总结了以下几个要点:1)在调试前级放大器时一定要将增益指标满足设计要求,影响的主要因素是偏置电源部分,开始时采用各种电感,增益指标总达不到要求,更换 RF_Block 器件才能达到要求;2)前级输入信号小对电源噪声敏感,如果直接将电源供至前级则噪声将对信号产生极大影响,甚至淹没信号,所以实际中与此部分的电源线都加上贯通电感和穿心电容以滤波;3)所有的控制线串上隔离器,使得控制信号独立于信号系统之外运行,不对信号系统本身产生影响,否则信号噪声大,这一点在调试中表现的非常明显。

在放大器设计、加工和调试完成后进行了主要技术指标测试,情况如表4所示。

表4 主要指标测试结果

收入信号功率 P_{in} / dBm	输出信号功率 P_{out} / dBm	实际增益 $G/dB(P_{out} - P_{in})$
-80	+5.13	85.13
-85	0.12	85.12
-90	-4.99	85.01
-95	-9.99	85.01
-100	-15.03	84.97
-105	-20.19	84.81
-110	-25.24	84.76
-115	-29.96	85.04

测试条件为:信号源频率 $CW=2.4\text{ GHz}$,按 -5 dBm 步进衰减。频谱仪设定是中心频率 $f_0=21.4\text{ MHz}$, $SPAN=5\text{ MHz}$, $RBW=30\text{ kHz}$, $RL=10\text{ dBm}$ 。

可以看出,去除线路损耗的 -15 dB 后该放大器实际总增益在 $85 \pm \begin{matrix} 0.13 \\ 0.24 \end{matrix}\text{ dB}$,增益精度 $< \pm 0.5\text{ dB}$,放大器保证了输入信号为 $-115 \sim -80\text{ dBm}$,而输出信号为 $-30 \sim +5\text{ dBm}$,这与本文开头部分提及的设备的具体技术要求完全匹配,说明采用本文提及的方案、器件、PCB 布局等一系列技术

措施后,在保证放大器的噪声系数小于2的标准要求下,这种级联微波放大器的链路增益可以达到 100 dB 。

5 结 论

为了兼顾实际需求中增益、噪声系数、频率范围等方面的特定要求,本文采用了级联设计、合理分配各级技术指标、运用低噪声前级放大器以及优化 PCB 设计等一系列方法,特别是在元器件的选择上使用了 SGA8343、MAR-8A、GALI-74 等多种高性能的新型集成电路,对于同类放大器的设计实现是很有价值的参考。目前该设计应用于某型发信监测设备后效果良好,设备已通过鉴定。

参考文献

- [1] 徐伟等.通信电子技术[M].西安:西安电子科技大学出版社,2003.
- [2] 杜赞.微波通信线路设计软件的理论研究与网络应用的开发[D].大连:大连海事大学,2003.
- [3] 张广,郑武团.1.6 GHz~2.8 GHz 宽带高增益低噪声放大器[J].宇航计测技术,2004(6):26-29,33.
- [4] 姚银华,范童修,卢胜军.2.0~3.5 GHz 单路宽带低噪声放大器[J].现代电子技术,2014,37(17):68-71.
- [5] 林雨芬,凌朝东,杨骁.宽带低噪声放大器的设计[J].华侨大学学报(自然科学版),2012(6):640-643.
- [6] 杨虹,余运涛.0.9 V 2.4 GHz CMOS 低噪声放大器设计[J].电子质量,2011(1):37-39,46.
- [7] 王轲.微波宽带低噪声放大器研究[D].成都:电子科技大学,2015.
- [8] 刘峰,邵晖,李远朝,等.射频电路噪声系数的测量方法研究[J].国外电子测量技术,2014,33(12):4-8,20.
- [9] 李缉熙.射频电路与芯片设计要点[M].北京:高等教育出版社,2007.
- [10] 池保勇,余志平,石秉学.CMOS 射频集成电路分析与设计[M].北京:清华大学出版社,2006.
- [11] 李缉熙.射频电路工程设计[M].北京:电子工业出版社,2011.
- [12] BEHZAD RAZAVI.射频微电子[M].北京:电子工业出版社,2012.
- [13] 田广锬,等.高速电路 PCB 与 EMC 技术分析[M].北京:电子工业出版社,2008.
- [14] 沈同军,章征.射频和微波电路设计中值得重视的几个问题[J].集成电路应用,2017,34(9):40-42.
- [15] 李瑛.微波印制电路板埋铜散热技术和工艺研究[D].成都:电子科技大学,2013.
- [16] 吴冬燕.抑制 PCB 电磁辐射干扰的设计[J].电子测量技术,2010,33(10):13-15.
- [17] 龚永林.2017 年印制电路技术热点[J].印制电路信息,2018,26(2):5-12.

作者简介

申伯纯,硕士、工程师,主要研究方向为通信与信息系统。
E-mail:shenbochun@163.com
周进,高级工程师,主要研究方向通信与信息系统。