

DOI:10.19651/j.cnki.emt.2519753

基于超窄脉冲触发的宽带微波取样器设计*

丁智敏 张敏娟 景宁 李霖鹏 任向鑫

(中北大学信息与通信工程学院 太原 030051)

摘要: 随着高速数字电路、宽带通信的发展,对高速信号测试技术提出了更高要求。取样器作为取样示波器的核心部件,其性能直接决定系统带宽,而触发脉冲的脉宽是制约取样器带宽的关键因素。为此,本文设计了一种基于超窄脉冲触发的宽带微波取样器。通过三级放大电路与阶跃恢复二极管级联,实现脉冲波形放大与边沿压缩,生成幅值 $>7\text{ V}$ 、下降沿 $<150\text{ ps}$ 的触发脉冲;在取样门电路中采用短路线反射技术,进一步将脉宽压缩至皮秒级;针对取样输出的梳状谱信号,设计了一种高阻积分调理电路,实现信号的展宽与保持。实测表明,该窄脉冲可有效驱动取样器,在 30 GHz 带宽内实现等效采样,输出锯齿波包络与输入信号一致,验证了取样器在宽带微波等效采样中的可行性。

关键词: 超窄脉冲;宽带微波取样器;高阻积分调理电路

中图分类号: TN78 **文献标识码:** A **国家标准学科分类代码:** 510.1010

Design of broadband microwave sampler based on ultra-narrow pulse triggering

Ding Zhimin Zhang Minjuan Jing Ning Li Linpeng Ren Xiangxin

(School of Information and Communication Engineering, North University of China, Taiyuan 030051, China)

Abstract: With the development of high-speed digital circuits and broadband communications, higher requirements have been placed on high-speed signal testing technology. As the core component of a sampling oscilloscope, the performance of the sampler directly determines the system bandwidth, and the pulse width of the trigger pulse is a key factor limiting the sampler bandwidth. Therefore, this paper designs a broadband microwave sampler based on ultra-narrow pulse triggering. By cascading a three-stage amplifier circuit with a step recovery diode, pulse waveform amplification and edge compression are achieved, generating a trigger pulse with an amplitude of $>7\text{ V}$ and a falling edge of $<150\text{ ps}$. In the sampling gate circuit, short-line reflection technology is employed to further compress the pulse width to the picosecond level. For the comb-like spectral signal output by the sampling, a high-impedance integrating conditioning circuit is designed to achieve signal spreading and holding. Actual measurements show that this narrow pulse can effectively drive the sampler, achieving equivalent sampling within a 30 GHz bandwidth. The output sawtooth waveform envelope is consistent with the input signal, verifying the feasibility of the sampler in broadband microwave equivalent sampling.

Keywords: ultra-narrow pulse; broadband microwave sampler; high-impedance integrating conditioning circuit

0 引言

随着现代通信中信号传输频率的不断提高,对微波信号高精度采样的需求日益迫切^[1-2]。传统实时模拟数字转换器(analog-to-digital converter, ADC)受限于采样时钟的精度^[3]、采样速率难以满足数十GHz带宽下的要求。基于等效采样原理的微波取样技术可以以较低的采样速率实现对高频宽带信号的采样^[4-7]。Chen等^[8]所研究的微波取样

器电路采用了微带槽线巴伦与宽带有源隔离器结构,能有效抑制本振信号的射频泄漏^[9-10],实现 $1\sim 20\text{ GHz}$ 的宽频带工作,但此类基于微带和隔离器的混合结构在更高频段的实现复杂度与成本较高。是德科技成功研制出带宽达 20 GHz 的微波取样器,将超快沿脉冲技术与取样器结合^[11-13],显著提升了时域测量性能,并成功应用于采样示波器。但该方案对脉冲产生电路的精度和稳定性依赖极大,时钟抖动等参数仍可能制约系统整体性能。有学者提出以

收稿日期:2025-08-31

* 基金项目:山西省基础研究计划项目(202303021211163)资助

短路微带线产生取样窄脉冲,再结合取样二极管与保持电容构建取样头。

本文在已有研究的基础上,对一种基于超窄脉冲触发的取样器进行研究和设计。通过三级管放大与阶跃恢复二极管(step recovery diode, SRD)级联得到高驱动触发脉冲,在取样门设计中利用短路反射技术,进一步将脉冲压缩,针对取样器输出不易测量问题,设计一种取样输出信号可调节的高阻积分电路,并通过实验对所设计的电路进行验证。

1 基本原理

1.1 宽带微波取样器基本原理

取样器是基于时域采样保持技术,在时域上实现信号的相乘,其结构与混频器类似^[14-15]。取样器中射频信号 $f_{RF}(t)$ 和本振信号 $f_{LO}(t)$ 分别从两个同轴端口输入。本振信号为幅值为 E 、脉宽为 τ 、周期为 T 的连续脉冲信号。输出的中频信号 $f_{IF}(t)$ 与输入信号关系为:

$$f_{IF}(t) = f_{RF}(t) \times f_{LO}(t) \quad (1)$$

取样器主要由取样门管电路和本振槽线-微带巴伦组成,槽线微带转换巴伦将窄脉冲本振信号转换为槽线模式输入取样二极管对,驱动二极管导通,在取样门管电路上对输入的射频信号进行采样,产生的中频差分信号分别经采样保持电容保持后输出。

本设计采样的取样二极管为肖特基二极管,其等效电

路如图1所示。其中 SW 为取样开关, R_S 为取样二极管的等效电阻, C_q 为取样电容。等效电阻 R_S 取决于本振脉冲信号的上升和下降时间,取样开关 SW 的闭合时间与本振信号的脉宽 τ 一致。其工作原理为:本振脉冲信号驱动 SW 周期性闭合,闭合时间为 τ ,当取样开关闭合时,实现对电容的充电,从而完成对被测信号瞬时幅值的取样。

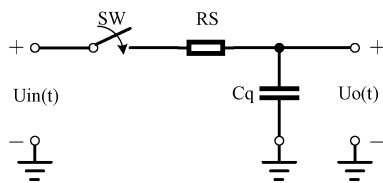


图1 取样等效电路图

Fig.1 Equivalent circuit diagram of sampling gate

本文设计的宽带微波取样器由窄脉冲压缩电路、槽线-微带巴伦及取样门管电路组成,其原理图如图2所示。射频输入信号和窄脉冲信号分别以不同相位加在取样门管上。从相位分布来说,窄脉冲本振信号在两只取样门管上形成反相分布,射频信号在两只取样门管上呈同相分布,这种不同的相位分布减小了泄露,提供了本振端口与射频端口间的良好隔离。由于取样脉冲是对称的互补脉冲,在取样门管的输出端可以使取样脉冲源引入的噪声消除,从而有效提高了取样门管的信噪比。

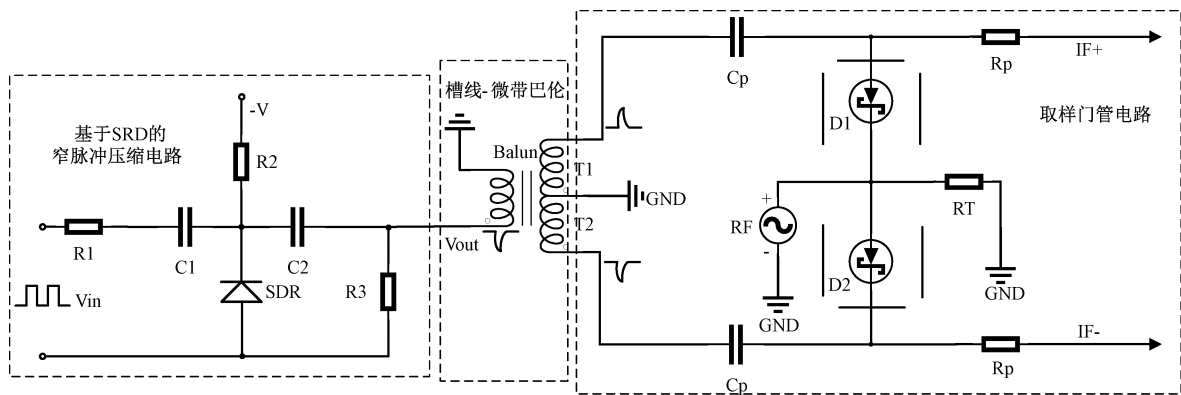


图2 基于窄脉冲触发的宽带微波取样电路原理图

Fig.2 Schematic diagram of broadband microwave sampling circuit based on narrow pulse triggering

取样门管采用截止频率远高于取样器工作频率的肖特基二极管,以提供足够快的取样开关时间。由取样器外部时基延时电路输入的脉冲时基信号经窄脉冲电路压缩产生差分的窄脉冲本振信号,窄脉冲本振信号的频率为 50 kHz,且以顺序等效采样的方式对微波宽带信号进行取样,窄脉冲信号经槽线微带转换巴伦输入取样门管电路,在终端短路处产生与原脉冲信号极性相反的反射脉冲信号与输入脉冲信号相叠加,进一步将窄脉冲信号压缩为脉宽 ps 级的极窄脉冲信号驱动取样门管的开通与关断,实

现射频信号的取样,输出差分中频取样信号。

1.2 大功率超窄脉冲电路基本原理

超窄脉冲的产生基于阶跃恢复二极管的独特反向恢复特性,并结合前级信号调理与后级脉冲压缩技术实现。阶跃恢复二极管与普通二极管相比,其反向恢复时间极短。当向 SRD 施加反向偏置电压时,会产生瞬时反向跳变电流,该电流保持短暂时间后立即归零并完全阻断,利用这一阻抗转换特性可实现脉冲边沿的快速压缩。超窄脉冲电路基本原理如图3所示。

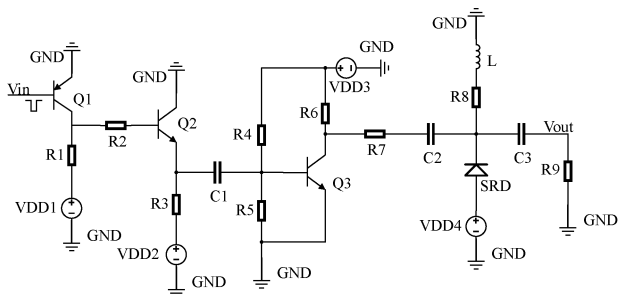


图 3 超窄脉冲边沿压缩驱动电路

Fig. 3 Ultra-narrow pulse edge compression drive circuit

由于时基电路产生的初始触发信号幅值 $< 2\text{ V}$ 、脉宽为 10 ns ，无法直接驱动 SRD 实现有效压缩，因此需先通过前级调理电路处理；采用高带宽三极管设计反向放大器，对信号进行幅度放大，同时通过射级跟随器实现两级电路的隔离，进一步将信号幅度放大，利用该电路高输入阻抗、低输出阻抗特性提高信号带负载能力，完成脉冲信号的初步压缩与幅度调理。

在本电路中，窄脉冲脉宽用 τ 表示，取样器带宽用 f 表示，取样器带宽是指归一化频率特性下降 3 dB 所对应的频率范围，如式(2)所示。由此可知，取样器带宽与窄脉冲脉宽成反比。本研究设计的取样器为 30 GHz ，因此所需窄脉冲脉宽为 15 ps 。

$$f = \frac{0.44}{\tau} \quad (2)$$

由于实验室所用的 SRD 未达到 15 ps ，所以采用三极管与 SRD 级联的方法，产生 $< 150\text{ ps}$ 的窄脉冲信号，利用传输线反射技术，将窄脉冲信号进一步压缩到 15 ps ；为了使取样器输入信号的范围达到 800 mV ，窄脉冲信号的幅值需达到 7 V 以上。

经前级调理后的信号输入 SRD 组成的脉冲压缩电路，进一步利用 SRD 的超快反向恢复特性压缩脉冲下降沿，最终生成下降沿时间可达 150 ps 以内、幅值达 7 V 的超窄脉冲信号，满足高速取样电路对触发信号快速跳变与高驱动能力的要求。

1.3 取样门管电路基本原理

取样门管电路由取样门管、自偏压中频电路、本振匹配电路和取样保持电容构成。取样器的取样门管电路原理如图 4 所示。

主要包括取样二极管 $D1$ 和 $D2$ 、中频隔离电阻 $R1$ 、 $R2$ 和采样保持电容 C_{hold} 、RF 终端 $50\ \Omega$ 接地电阻、窄脉冲短路线。其工作原理为取样脉冲由槽线传输到取样门管 $D1$ 和 $D2$ 中间带线附近时，与短路线反射回的脉冲信号组成更窄脉冲宽度的窄脉冲信号，激励并打开取样门管 $D1$ 和 $D2$ ，在取样门管 $D1$ 和 $D2$ 导通呈现低阻抗时，高频 RF 输入信号被取出。

反向脉冲叠加压缩窄脉冲宽度原理图，如图 5 所示。

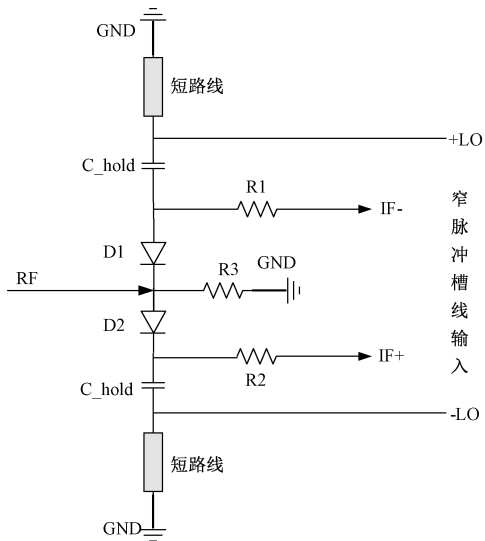


图 4 取样门管电路原理图

Fig. 4 Schematic diagram of the sampling gate tube circuit

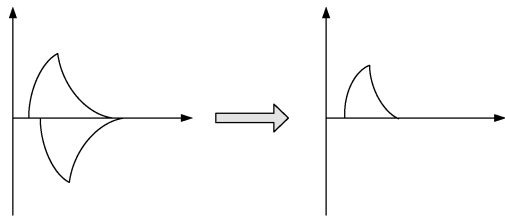


图 5 反向脉冲叠加压缩窄脉冲宽度原理图

Fig. 5 Schematic diagram of the principle of reverse pulse superposition compression of narrow pulse width

2 取样信号调理电路的设计

基于微波取样器的工作原理，因其内部的取样电容很小，取样时间极短，故取样后的输出信号表现为幅值小、脉宽很窄的梳状谱信号，为了使信号可以被后级 ADC 所采集，需要将取样输出的信号进行放大、展宽，因此，需设计高阻积分放大电路对其进行调理。

微波取样器输出的信号幅值小、脉宽窄，导致其驱动能力弱、易受噪声影响。为了实现后级 ADC 对取样输出信号的采集，设计了微波取样器信号调理电路。该电路采用高阻积分电路与差动放大电路进行匹配设计，可以将取样电路输出的梳状谱信号变换为锯齿波信号。

如图 6 所示，该调理电路结构主要由差分放大电路、恒流源、积分电路组成。

本调理电路是处理取样器输出信号，对信噪比有极高的要求，其核心是由两个参数完全一致的 JFET 构成的差分放大电路，由于两管参数一致，当环境温度变化或电源波动引发共模干扰时，两支路的电流会产生同等变化，从而在输出端相互抵消，有效抑制了温漂和电源噪声。同时，利用一个恒流源提升了偏置点的稳定性；恒流源的高动态阻抗确保了电路对共模信号的高抑制比，而对差分信

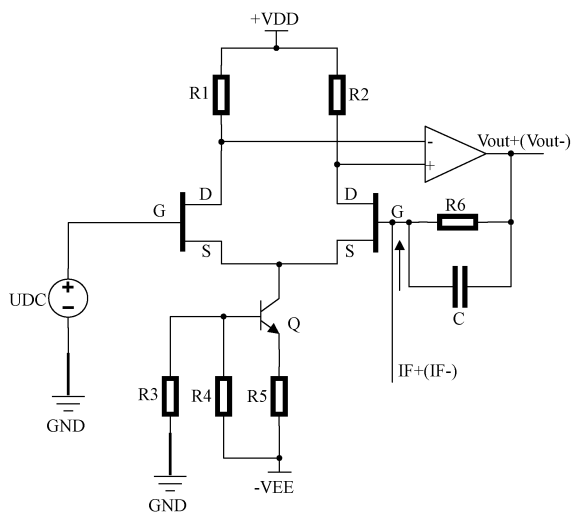


图6 高阻积分调理电路

Fig. 6 High-resistance integral conditioning circuit

号则呈现低阻抗通路,增强了对输入信号的接收灵敏度与系统抗干扰性。具体连接方式为:取样电路两路输出信号 $IF+(IF-)$ 接到其中一个 JFET 的栅极,一个可调的直流偏置信号 U_{DC} 接到另一个 JFET 的栅极,通过调节此直流偏置信号,可以调节输出信号 $V_{out+}(V_{out-})$ 的偏置电压。为了稳定静态工作点并满足 JFET 差动放大电路低失调电压的要求,将两个 JFET 的源极连在一起,利用三极管和电阻组成恒流源,此时 R_4 上的电压为式(3)所示,三极管的集电极电流为式(4)。式(4)表明在忽略三极管 U_{BE} 变化时,则 I_C 保持不变为恒流。此时恒流源就相当于一个无穷大电阻,使源极电压固定在某一电位上,漏极电流 I_D 将恒定,不会随输入电压的变化而变化。

$$U_{R4} = \frac{R_4}{R_3 + R_4} \times V_{EE} \quad (3)$$

$$I_C \approx I_E = \frac{U_{R4} - U_{BE}}{R_5} \quad (4)$$

高阻积分调理电路用于将取样器输出的梳状谱信号,转换为可以被低速 ADC 直接采集的锯齿波信号。设计的关键在于选用小容值的积分电容和大阻值的反馈电阻,以确保电路有足够大的积分时间常数。参数设置不当则会导致信号快速衰减,无法有效保持。

本研究所采用的 JFET 为 LIS 公司的 LS5911 芯片,其将两个性能参数高度匹配的 JFET 集成于单一芯片内,能有效抑制共模干扰,且该芯片噪声很低,对信号的影响极小。运算放大器为 ADI 公司的 AD8066,满足高输入阻抗、低噪声特性以及高增益带宽等要求。

3 实验结果及分析

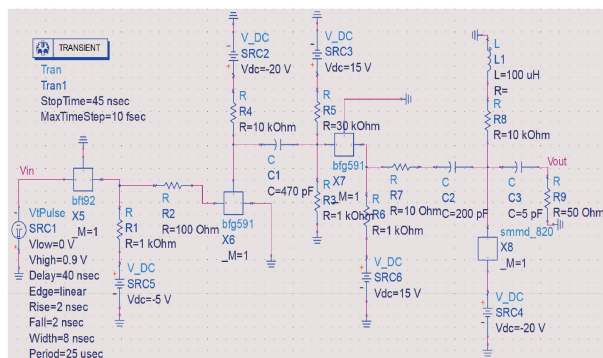
3.1 仿真验证

1) 超窄脉冲边沿压缩电路仿真

利用 ADS 软件对超窄脉冲边沿压缩电路进行仿真。

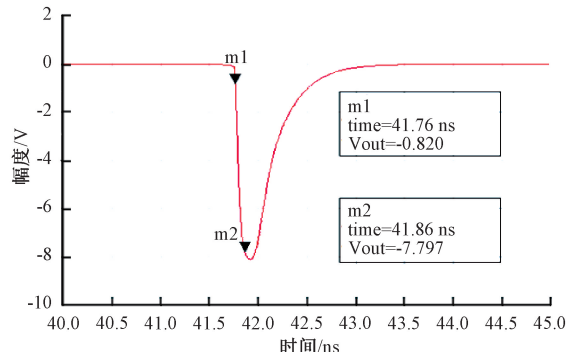
电路设计中 Q1 采用 PNP 型的三极管 BFT92,该器件频率达 5 GHz,具有工作带宽宽,功率增益大、失真率低、噪声小的特点。对于三极管 Q2 和 Q3,选择 BFG591,这种三极管能够处理频率范围最高达到 7 GHz,可以提供更高的输出电压与更低的失真性能。在 ADS 软件中建立三极管 BFT92、BFG591 以及阶跃恢复二极管的模型,通过合理设置各项模型参数,并根据电路原理图完成各器件的连接,设置输入信号为脉宽为 10 ns,幅值为 0.9 V 的负脉冲信号,测试其输出信号。

超窄脉冲边沿压缩电路 ADS 仿真版图如图 7(a) 所示,仿真结果如图 7(b) 所示。结果表明,脉冲幅值 >7 V,下降沿时间 <150 ps,足以驱动取样电路对高频信号进行采样并转换为低频信号,满足设计要求。



(a) 超窄脉冲边沿压缩电路 ADS 仿真版图

(a) ADS simulation layout of ultra-narrow pulse edge compression circuit



(b) 超窄脉冲边沿压缩电路仿真结果

(b) Simulation results of ultra-narrow pulse edge compression circuit

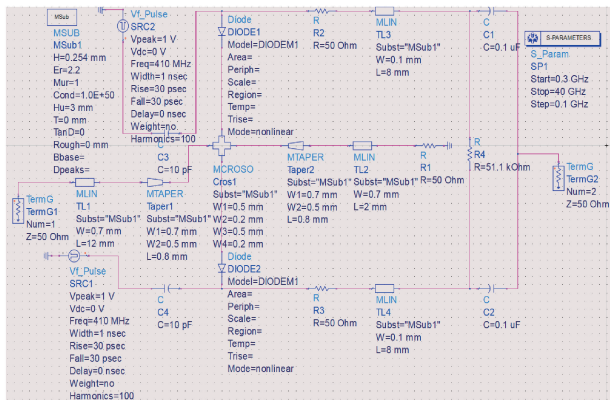
图7 超窄脉冲边沿压缩电路仿真

Fig. 7 Simulation of ultra-narrow pulse edge compression circuit

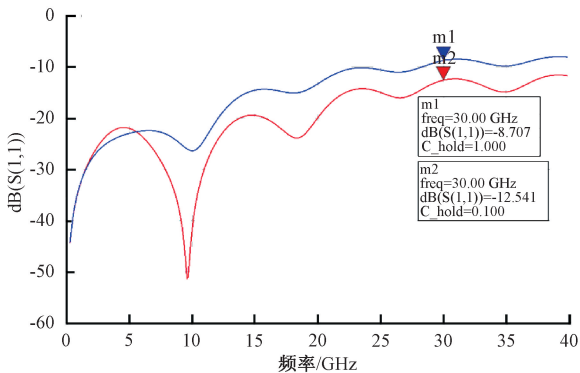
2) 取样门管电路仿真

利用 ADS 软件对取样门管电路进行仿真。其核心元器件选用了高频特性较好的肖特基势垒二极管,该二极管的关键参数如下:阳极结尺寸 $8 \mu\text{m}$ 、串联欧姆电阻 8Ω 、零偏结电容 20 fF 。这些参数协同作用旨在最大限度地降低器件的寄生效应,确保二极管的截止频率 $>900 \text{ GHz}$,使其具备处理高频信号的能力。整个电路的核心功能依赖于利用脉宽极窄的触发信号直接驱动该肖特基二极管,能在极短时间内导通、关断,实现快速开关对射频信号的取样。

根据取样门管电路原理图进行仿真,取样门管电路 ADS 仿真版图如图 8(a)所示,S 参数仿真结果如图 8(b)所示。



(a) 取样门管电路 ADS 仿真版图
(a) Sampling gate circuit ADS simulation layout



(b) S参数仿真结果
(b) S-parameter simulation results

图 8 取样门管电路 S 参数仿真

Fig. 8 Simulation of S-parameters for sampling gate circuit

根据取样门管电路的 S 参数仿真,取样电容不同值时回波损耗对比如表 1 所示。

表 1 取样电容不同值时回波损耗对比

Table 1 Comparison of return loss when sampling capacitors have different values

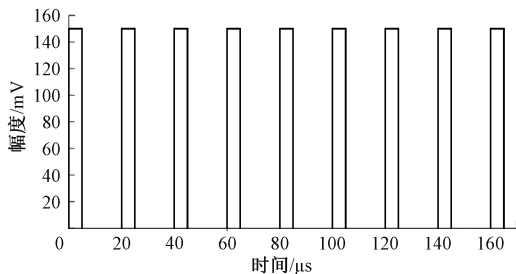
频率/GHz	C _{hold} /pF	回波损耗/dB
30	0.1	-12.541
30	1	-8.707

在取样门管电路模型的仿真优化过程中,发现取样电容 C_{hold} 的值较小时,可改善射频输入端口的回波损耗,使 30 GHz 内的回波损耗 S₁₁<10 dB。

3) 高阻积分调理电路仿真

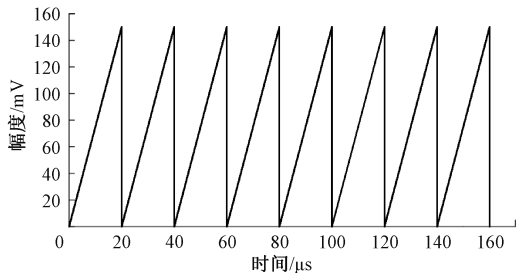
利用 LTspice 对高阻积分调理电路进行仿真,选择合适的器件,设置合理的参数。将直流信号作为被测信号,此时取样器输出中频信号为脉宽极窄、幅值相同的梳状谱信号。如图 9(a)所示为模拟取样器输出的中频梳状谱信

号,该信号作为高阻积分调理电路的输入;图 9(b)所示为高阻积分调理电路仿真输出波形。仿真结果表明,高阻积分调理电路可以将取样输出中频信号转换为锯齿波信号。



(a) 模拟中频输出梳状谱信号

(a) Simulate intermediate frequency output comb-spectrum signal



(b) 高阻积分调理电路输出仿真波形

(b) Output simulation waveform of high-impedance integrating conditioning circuit

图 9 高阻积分调理电路仿真

Fig. 9 Simulation of high-impedance integral conditioning circuit

3.2 实测验证

为了验证所设计的取样器的性能,将设计好的取样器安装到电路板,并与射频源、示波器以及其他电路板连接。搭建的硬件测试平台如图 10 所示。图 10 中左边电路板上黄色金属块状物为微波取样器,电路板为取样信号调理电路,中间电路板超窄脉冲压缩电路,右边电路板为时基与采集电路。通过实测对仿真结果进行了验证。

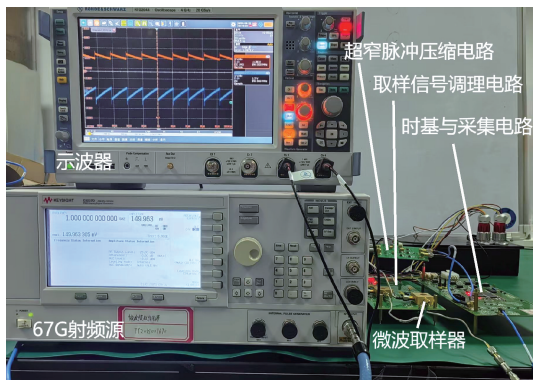
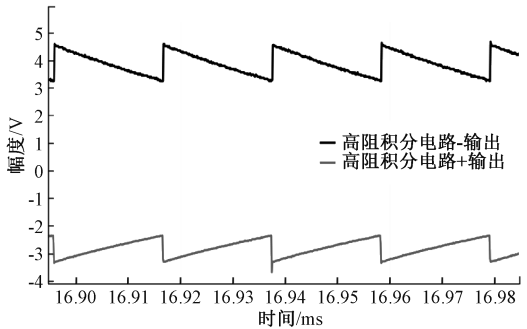


图 10 整机硬件测试平台

Fig. 10 Hardware test platform for the entire machine

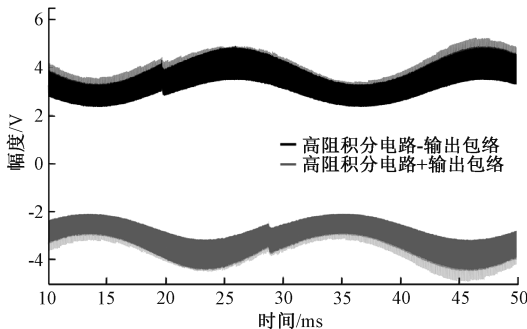
将整套系统搭建后,输入被测信号,微波取样器内部两个取样电容的参数不能完全对称,所以会导致两路完全一样的高阻积分调理电路输出的锯齿波信号不对称。由

于微波取样器输出的梳状谱信号脉宽很窄,实验室所使用的示波器带宽不够,故直接测试积分后的信号,射频信号(RF)输入1 GHz、150 mV的正弦信号。由于取样器前级时基电路每隔2 ns进行延时,故1 GHz正弦波一个周期内显示两个波形。系统设计为每隔20 μ s取样一次,一个正弦周期包括2 048个取样点,故一个周期为40 ms,显示为正弦包络状信号。RF为1 GHz正弦信号时积分电路输出如图11(a)所示,输出包络如图11(b)所示。



(a) RF为1 GHz正弦信号时积分电路输出

(a) Output of the integrating circuit when RF is a 1 GHz sine signal



(b) RF为1 GHz正弦信号时积分电路输出包络

(b) Output envelope of the integrating circuit when RF is a 1 GHz sine signal

图11 RF为1 GHz正弦信号时实测输出

Fig. 11 Shows the measured output when RF is a 1 GHz sinusoidal signal

综合仿真与实测结果,本系统在整体性能上达到了设计预期。系统实现了30 GHz的等效采样带宽,能够清晰复现1 GHz等输入信号的包络。通过采用差分放大结构和恒流源设计,系统底噪得到有效抑制,输出信号包络平滑,信噪比较高。积分调理电路输出的锯齿波具有良好的线性度与保持特性,为后端ADC采集提供了可靠条件。与采用有源隔离器的典型方案相比,本设计采用巴伦和反射压缩技术,结构更简洁、稳定性更高。

4 结 论

本文设计并验证了一种基于超窄脉冲触发的宽带微波取样电路。通过三极管放大与SRD级联生成幅值 >7 V、下降沿 <150 ps的高驱动触发脉冲,结合短路线反射叠加技术进一步压缩脉宽,显著提升采样带宽,可以将30 GHz的信号进行显示;针对微弱梳状谱信号,采用高阻积分调理

电路,以恒流源稳定工作点,实现锯齿波转换。实测表明,积分电路输出锯齿波包络与输入信号一致,为宽带微波信号等效采样提供了有效解决方案。然而,在40 GHz及以上频段时,触发脉冲的宽度需要进一步压缩到11 ps,对SRD的性能和传输线反射技术提出更高要求。未来可以通过优化器件选型,进一步提升系统在高频段的采样性能。

参考文献

- [1] 杨坤,张敏娟. 宽带微波取样器的信号调理电路设计[J]. 电子测量技术, 2022, 45(24): 48-53.
YANG K, ZHANG M J. Signal conditioning circuit design for broadband microwave sampler [J]. Electronic Measurement Technology, 2022, 45(24): 48-53.
- [2] 卫晨博,张敏娟,胡媛媛,等. 一种采用斜波比较的精细步进延时系统[J]. 现代电子技术, 2025, 48(3): 155-160.
WEI CH B, ZHANG M J, HU Y Y, et al. A fine step delay system using ramp comparison[J]. Modern Electronic Technology, 2025, 48(3): 155-160.
- [3] 寿开元,解维坤,季伟伟,等. 基于顺序等效采样的DAC测试方法设计[J]. 国外电子测量技术, 2024, 43(9): 104-110.
SHOU K Y, XIE W K, JI W W, et al. Design of DAC testing method based on sequential equivalent sampling [J]. Foreign Electronic Measurement Technology, 2024, 43(9): 104-110.
- [4] SIMON G, VAKULYA G, RÁTOSI M. On the utilization of equivalent sampling in undersampled asynchronous camera communication protocols [C]. 2022 IEEE International Symposium on Measurements & Networking(M&N), 2022: 1-6.
- [5] DING X H, MA Y F, WANG J W, et al. Digital-analog hybrid equalization of broadband signals based on equivalent time sampling [C]. 2020 International Wireless Communications and Mobile Computing (IWCMC), 2020: 337-340.
- [6] 余甜,王志斌,景宁. 皮秒分辨率数字可编程精密延迟触发技术[J]. 电子测量技术, 2023, 46(3): 75-79.
YU T, WANG ZH B, JING N. Picosecond resolution digital programmable precision delay trigger technology [J]. Electronic Measurement Technology, 2023, 46(3): 75-79.
- [7] 赵俊鹏,景宁. 双路超快沿同步取样信号设计与实现[J]. 山西大学学报(自然科学版), 2024, 47(2): 409-415.
ZHAO J P, JING N. Design and implementation of dual-channel ultrafast edge-triggered synchronous

- sampling signal [J]. Journal of Shanxi University (Natural Science Edition), 2024, 47(2): 409-415.
- [8] CHEN Z H, QU H T, SUN L Y, et al. Design of novel UWB filtering balun/power divider based on slotted microstrip junction with wideband isolation [C]. 2024 IEEE MTT-S International Microwave Workshop Series on Advanced Materials and Processes for RF and THz Applications(IMWS-AMP), 2024: 1-3.
- [9] WANG CH, ZHANG ZH W, HUANG CH J, et al. A new wideband filtering power divider with ultra-wide stopband using microstrip/slotline transitions [J]. International Journal of RF and Microwave Computer-Aided Engineering, 2022, 32(4): 41280-41290.
- [10] 刘路杰, 张波, 陈宁波, 等. 50~110 GHz 宽带信号下变频技术[J]. 空间电子技术, 2024, 21(4): 48-58.
LIU L J, ZHANG B, CHEN N B, et al. 50~110 GHz wideband signal downconversion technology[J]. Space Electronic Technology, 2024, 21(4): 48-58.
- [11] MÜTZE M, BAKKAL A, SCHAFFER P, et al. A compact 112 ps step recovery diode based pulse generator for medical applications [C]. 2024 15th German Microwave Conference(GeMiC), 2024: 323-326.
- [12] 刘震, 张敏娟, 王志斌, 等. 一种取样示波器低抖动超窄脉宽时基信号研究与分析[J]. 国外电子测量技术, 2021, 40(5): 58-61.
LIU ZH, ZHANG M J, WANG ZH B, et al. Research and analysis of a sampling oscilloscope for low-jitter ultra-narrow pulse width time-base signals [J]. Foreign Electronic Measurement Technology, 2021, 40(5): 58-61.
- [13] 刘映光, 王志斌. 取样器输出中频信号处理电路设计[J]. 国外电子测量技术, 2020, 39(1): 72-76.
LIU Y G, WANG ZH B. Design of IF signal processing circuit for sampler output [J]. Foreign Electronic Measurement Technology, 2020, 39(1): 72-76.
- [14] 韩星宇, 年夫顺, 代秀, 等. 高本振中频隔离超宽带混频芯片设计[J]. 电子测量与仪器学报, 2024, 38(3): 86-93.
HAN X Y, NIAN F SH, DAI X, et al. Design of high-bench oscillator intermediate frequency isolation ultra-wideband mixing chip[J]. Journal of Electronic Measurement and Instrumentation, 2024, 38(3): 86-93.
- [15] LIU Y, NIU ZH Q, ZHANG B, et al. A high-performance 330 GHz subharmonic mixer using schottky diodes [J]. IEEE Microwave and Wireless Components Letters, 2022, 32(6): 571-574.

作者简介

丁智敏, 硕士研究生, 主要研究方向为硬件电路设计与信号处理。

E-mail: 2692605154@qq.com

张敏娟(通信作者), 博士, 教授, 主要研究方向为光电信号获取与处理、傅里叶变换光谱技术。

E-mail: zmj7745@163.com

景宁, 博士, 教授, 主要研究方向为光子学和信号处理。

E-mail: jingning@nuc.edu.cn

李霖鹏, 硕士研究生, 主要研究方向为高速信号获取与处理。

E-mail: 1403495296@qq.com

任向鑫, 硕士研究生, 主要研究方向为数据采集传输与信号处理。

E-mail: 2090645164@qq.com