

基于FPGA的改进SGM算法<sup>\*</sup>

班正将 周哲海

(北京信息科技大学机械工业现代光电测试技术重点实验室 北京 100192)

**摘要:** 传统的双目SGM算法,计算复杂且对计算资源的需求较大,难以满足小型嵌入式系统的实时应用和低功耗需求。为此本文提出了一种基于FPGA架构的改进方案,旨在提升双目SGM算法的实时性、资源利用率,并减少资源开销。改进的SGM算法通过调整代价集合的方向,使其与FPGA数据流方向一致,从而实现四路径并行计算;在视差计算阶段,引入基于二项式的亚像素插值技术,使得视差计算与优化过程能够同步进行,减少计算延迟,进一步降低资源消耗和系统功耗。实验结果表明,改进后的算法相比传统SGM算法,平均视差误差降低了32.4%,LUT资源的利用率提升了45%,资源消耗减少了25%,并且算法的匹配速率达到了65.3 fps,系统功耗仅为2.85 W,满足了小型实时嵌入式系统的要求。

**关键词:** 现场可编程门阵列(FPGA);SGM算法;嵌入式系统;亚像素插值

**中图分类号:** TN941.1      **文献标识码:** A      **国家标准学科分类代码:** 510.4050

## Improved SGM algorithm based on FPGA

Ban Zhengjiang Zhou Zhehai

(Key Laboratory of Modern Optoelectronic Testing Technology in Mechanical Industry, Beijing Information Science and Technology University, Beijing 100192, China)

**Abstract:** The traditional binocular Semi-Global Matching (SGM) algorithm is computationally complex and demands significant computational resources, making it challenging to meet the real-time processing and low-power requirements of small-scale embedded systems. To address this issue, this paper proposes an improved solution based on FPGA architecture, aiming to enhance the real-time performance, resource utilization, and reduce resource overhead of the stereo SGM algorithm. The improved SGM algorithm adjusts the direction of the cost aggregation to align with the data flow direction of the FPGA, enabling four-path parallel computation. In the disparity calculation phase, a binomial-based subpixel interpolation technique is introduced, allowing disparity computation and optimization to proceed simultaneously, thus reducing computation delay and further reduce resource consumption and system power usage. Experimental results show that, compared to the traditional SGM algorithm, the proposed method reduces the average disparity error by 32.4%, improves the LUT resource utilization by 45%, decreases resource consumption by 25%, achieves a matching rate of 65.3 fps, and maintains a system power consumption of only 2.85 W, meeting the requirements for small-scale real-time embedded systems.

**Keywords:** field-programmable gate array (FPGA); improved SGM algorithm; embedded system; subpixel interpolation

## 0 引言

双目视觉技术是基于双眼视差原理的一种感知能力,在三维建模<sup>[1]</sup>、汽车自动驾驶<sup>[2]</sup>、机器人避障<sup>[3]</sup>、无人机导航<sup>[4]</sup>等方面具有广泛的应用。双目视觉的关键在于立体匹配算法。根据匹配点搜索策略的不同,传统的立体匹配算法通常分为3种类型<sup>[5]</sup>。第1种类型是局部匹配算法,该

类算法主要是在图像上建立一个匹配窗口,利用匹配窗口的局部信息进行视差计算<sup>[6]</sup>。第2种类型是全局匹配算法,该类算法基于Terzopoulos的能量最小化理论<sup>[7]</sup>,在计算能量函数时引入平滑项。第3种是半全局匹配算法(semi-global matching, SGM),此类算法采用互信息(mutual information, MI)作为代价计算的基础<sup>[8]</sup>。

局部匹配算法利用像素邻域的局部信息进行计算,因

收稿日期:2025-02-11

<sup>\*</sup> 基金项目:国家自然科学基金(61875237)、北京长城学者支持计划项目(CIT&TCD20190323)、北京青年拔尖人才支持计划项目(Z2019042)资助

此具有较低的计算复杂度,适合实时系统的应用。但由于该方法仅依赖局部信息,忽略了窗口外像素之间的相关性,导致在图像某些特殊区域的匹配精度较低<sup>[9]</sup>。与之相比,全局匹配算法在处理整幅图像时既考虑了局部信息,又引入了全局约束,因而在处理遮挡和弱纹理问题时表现更佳。然而,其较大的计算量使得匹配速度较慢,难以满足嵌入式实时处理的要求。SGM 算法则融合了局部和全局匹配算法的优点,该方法在初步匹配代价计算时借鉴局部方法的高效性,在代价聚合过程中引入全局平滑和边缘约束,从而在提高匹配精度的同时兼顾了计算速度。

在无人机导航领域,双目立体匹配技术因其能够提供丰富的三维信息而具有重要的研究和应用价值。然而,由于无人机作为小型移动嵌入式平台,对双目视觉导航系统提出了小型化、低功耗和实时图像处理等多方面的要求。为此,许多学者基于 FPGA (field programmable gate array) 平台对传统 SGM 算法进行了优化研究。冯彬彬等<sup>[10]</sup>基于 SGM 算法提出了 RT-SGM 算法,通过优化匹配过程中的 3 个方向并引入新型中值滤波技术,使得该算法在 FPGA 平台上的运行速度达到了 32 fps, Cambuim 等<sup>[11]</sup>则基于 SGM 算法,通过改进梯度滤波和绝对差异计算,进一步提高了系统的鲁棒性,系统运行速度达到了 25 fps。Mariusz 等<sup>[12]</sup>针对 4K/Ultra HD 视频流设计了一种改进的 SGM 算法,通过优化数据处理流程,使系统能够在 30 fps 的帧率下高效处理分辨率为 3 840×2 160 的视频图像。Wei 等<sup>[13]</sup>则将基于 GPU 的 libSGM 算法优化后移植到 FPGA 平台,并结合自适应中值滤波器对视差进行精细优化,以更低的功耗实现了 70.09 fps 的实时性能,达到与 GPU 相当的处理效果。然而,这些方法仍面临限制:其一,在小型 FPGA 器件实现高帧率图像匹配的同时,维持较高的匹配精度依然十分困难;其二,部分改进方法在处理非连续视差区域和细节纹理时误匹配率仍然较高;其三,功耗对于小型实时嵌入式系统的部署仍是主要瓶颈,例如,Wei 等<sup>[13]</sup>的方法虽能达到 70.09 fps 的实时处理速度,但系统功耗高达 10.09 W,这一数值对于嵌入式系统而言依然偏高。

基于此,本文提出了一种基于 FPGA 架构的改进 SGM 算法,针对四路径聚合方向的设置、视差计算与优化的耦合设计以及亚像素插值策略进行了优化改进。通过减少逆向扫描方向所带来的内存访问压力并缩短数据流等待时间,该算法在保证匹配精度的同时显著提升系统实时性并降低系统功耗。此外,通过引入亚像素插值技术进一步精细化视差值,有效降低了特殊区域的误匹配率。实验结果表明,该算法在图像分辨率为 640×480、视差范围为 80 的条件下可实现 65 fps 以上的处理速度,且在匹配精度和资源利用率方面均优于多种传统 SGM 改进算法,充分验证了其在小型实时嵌入式系统中的可行性与创新性。

## 1 双目视觉系统误差来源分析

当前嵌入式双目视觉系统的误差来源主要可归纳为以

下几个方面:首先是成像系统自身的标定误差,如相机内外参数标定不精确,会直接影响视差计算的准确性;其次是图像传感器的畸变误差,这类误差包括镜头畸变和传感器不均匀性引起的像素坐标偏差;再次是立体匹配算法本身产生的误差,包括弱纹理区域、遮挡区域、重复纹理区域、光照变化剧烈区域等,尤其在弱纹理区域中,传统 SGM 算法往往因缺乏足够的特征信息而出现匹配困难,导致视差值误判;在光照变化明显的区域,传统 SGM 算法对灰度信息过于敏感,易引发初始代价值的的不稳定性,从而进一步增加了视差图的误差和噪声;此外,条纹结构光会干扰像素间的匹配一致性,导致视差图中出现不规则波动。本文主要针对 SGM 算法本身的误差对基于 FPGA 的 SGM 算法进行优化,以提高系统的整体精度和鲁棒性。

SGM 算法由 Hirschmuller<sup>[14]</sup>在 2008 年提出,该算法巧妙地融合了局部和全局匹配技术的优势,用于立体视觉匹配过程。该算法在初始匹配代价计算阶段采用了基于像素相似度的评估,这与局部匹配技术类似。而在代价聚合的步骤中,该算法通过对多方向像素的连续性进行考量,优化整体的匹配代价,这与全局匹配中的能量最小化策略相似。SGM 算法的核心在于其定义的能量函数,算法通过特定的代价聚合策略来最小化覆盖所有像素及其可能视差的能量函数,匹配聚合能量函数的定义为:

$$E(D) = \sum_p (C(p, D_q) + \sum_{q \in N_p} P_1 T[|D_p - D_q| = 1] + \sum_{q \in N_p} P_2 T[|D_p - D_q| > 1]) \quad (1)$$

使用扫描线优化算法<sup>[15]</sup>能量函数进行进一步简化,则聚合代价  $S(p, d)$  可表示为像素点  $p$  在视差为  $d$  时对各个一维最小代价路径求和,SGM 算法单方向的代价聚合函数可表示为:

$$L_r(p, d) = C(p, d) + \min \left\{ \begin{array}{l} L_r(p-r, d) \\ L_r(p-r, d-1) + P_1 \\ L_r(p-r, d+1) + P_1 \\ \min_i L_r(p-r, i) + P_2 \end{array} \right\} - \min_i L_r(p-r, i) \quad (2)$$

在该表达式中,  $L_r(p, d)$  代表了像素点  $p$  在方向  $r$  上视差为  $d$  的匹配代价,  $p-r$  表示方向  $r$  上像素点  $p$  的前一匹配像素点,  $C(p, d)$  表示该像素点在相同视差下的初始代价值,公式右边的第二项是用来表述在同一方向上前一个像素点在视差为  $d$  时的最小匹配代价,第三项的作用是为了避免匹配代价的过度积累。

## 2 改进 SGM 算法实现

### 2.1 代价聚合路径选择

在进行 SGM 算法计算时,通用计算机通常采用 8 方向的代价聚合扫描架构,如图 1(a)所示。由于其具备充足的内存资源,通用计算机往往会先将整张图像加载至内存中,

再执行后续计算。然而,相比之下,FPGA的资源较为有限。为了降低资源开销并满足实时计算的需求,FPGA通常采用流水线数据处理结构,对图像数据流进行实时处理。在FPGA中,图像数据流的扫描方向直接决定了处理方式。如图1(c)所示,当SGM算法的代价聚合扫描方向与数据流方向相反,即涉及 $lr4$ 、 $lr5$ 、 $lr6$ 、 $lr7$ 四个逆向扫描方向时,需要先将图像数据存储至内存,随后再读取出来进行计算。这一过程不仅占用FPGA的大量内存资源,还会导致内存写入和读取的延迟,破坏流水线处理结构,进而增加系统功耗。因此,本文提出了一种优化方案,选择与FPGA图像数据流方向一致的4方向扫描架构,如图1(b)所示。这种方法能够有效避免因预先加载图像资源所带来的内存资源不足、系统功耗增加以及时钟延迟问题。

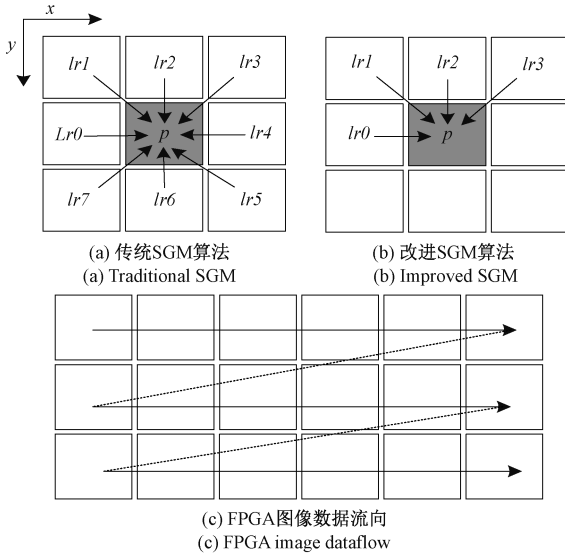


图1 代价聚合方向以及数据流向

Fig. 1 Cost aggregation directions and data flow directions

## 2.2 初始代价计算

在确定了代价聚合路径方向之后,初始代价计算采用基于Census变换的汉明距离(hamming distance)方法。该方法利用像素点周围的局部灰度差异,将灰度值转化为二进制序列。具体操作为:以计算窗口中心像素的灰度值为基准值,比较邻域内其他像素的灰度值,低于或等于基准值的标记为0,高于的标记为1。通过这种方式,生成只有0和1构成的Census序列,图像的Census变换过程满足:

$$\begin{cases} \xi(I(p), I(q)) = \begin{cases} 0, & I(q) \leq I(p) \\ 1, & I(q) > I(p) \end{cases} \\ T(p) = \bigotimes_{q \in N_p} \xi(I(p), I(q)) \end{cases} \quad (3)$$

式中: $p$ 为计算窗口中心像素点, $q$ 为像素匹配像素点 $p$ 某一领域内的其他像素点, $I(p)$ 代表计算窗口中心像素值, $T(p)$ 为经过Census变换得出的Census序列。基于FPGA设计的Census变换过程如图2所示。

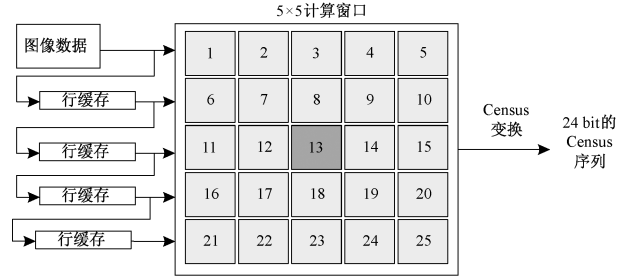


图2 Census变换计算过程

Fig. 2 Census transform calculation process

图像数据经过移位缓存后从原来的单行数据流变成5行数据流,计算窗口每个时钟周期进行一次Census变换,即并行比较计算窗口中心像素点 $p$ 与 $5 \times 5$ 邻域内其他像素点的像素值大小,生成一个24 bit的Census序列,利用新生成的Census序列代替原来的计算窗口中心像素点的值进行后续的汉明距离计算。汉明距离是一种评价两个等长二进制字符串之间差异的度量,在初始匹配代价值计算中,用于测量两个像素邻域的相似性。对左图像和右图像的Census序列按位进行异或运算,统计计算得出的二进制序列中1的个数,记为两个像素点间的汉明距离,即为初始的代价值。汉明距离计算表示为:

$$C(p, d) = \text{hamming}(T(p), T(p_d)) \quad (4)$$

式中: $T(p)$ 为左图像的匹配点 $p$ 经过Census变换得到的Census序列, $T(p_d)$ 为右图像经过Census变换后对应的匹配点 $p$ 在视差为 $d$ 时的Census序列。左图像匹配点 $p$ 的汉明距离计算在FPGA上部署的架构如图3所示。

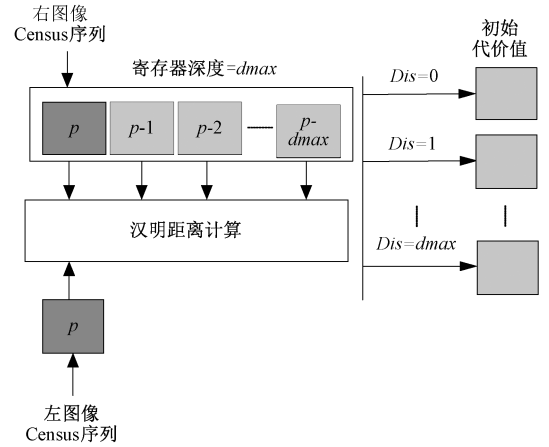


图3 汉明距离计算

Fig. 3 Hamming distance calculation

以左图为匹配基图,将右图像的Census序列进行实时数据寄存,寄存深度等于设定的最大视差距离 $d_{\max}$ ,在一个时钟周期内将寄存的 $d_{\max}$ 个Census序列与左图匹配点 $p$ 的Census序列进行并行汉明距离计算,得出左图像匹配点 $p$ 在0到 $d_{\max}$ 视差范围下的全部初始代价值,最后将初始代价值存入到缓存FIFO(first in first out),为下一步计

算模块提供数据。

### 2.3 代价聚合计算

在计算出左图匹配点  $p$  的所有初始代价值之后,以视差大小为  $d$ ,沿  $lr0$  方向进行代价聚合为例,匹配点  $p$  的单方向代价聚合计算在 FPGA 的实现过程如图 4 所示。首先将初始代价值从缓存 FIFO 中读取并出进行寄

存,之后从双端口 RAM 中读取历史匹配代价值,即前一匹配点  $p-r$  对应的  $d_{\max}$  个匹配代价值,求出其中的最小值并寄存,利用式(2)计算得出匹配点  $p$  在视差为  $d$  时沿  $lr0$  方向的匹配代价计算结果。将 4 个方向的匹配代价结果进行相加,即得到  $p$  点在视差  $d$  下总的聚合代价值。

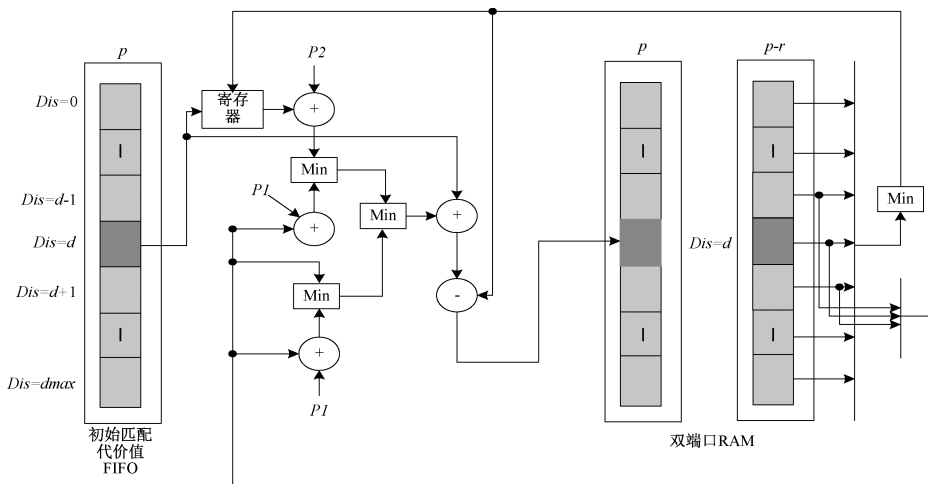


图 4 单方向代价聚合结构图

Fig. 4 Single-direction cost aggregation structure diagram

### 2.4 视差计算与视差优化

通用计算机拥有较大的内存和计算资源,因此当以通用计算机作为 SGM 算法的实现平台时,视差计算和视差优化步骤通常被设计为两个独立的计算模块,这样的设计通常可以降低模块间的计算耦合性。然而,以 FPGA 作为实现平台时,鉴于 FPGA 内存资源有限,这种设计方式会导致硬件资源的浪费和计算时间的显著增加。因此,在 FPGA 上设计改进的 SGM 算法时,通过将视差计算和视差优化合并为一个单一模块,可以有效减少硬件资源的重复使用,降低计算延迟。本文的改进 SGM 算法的视差计算部分采用赢家通吃(win take all, WTA)策略<sup>[16]</sup>,视差优化部分则采用基于二项式的亚像素插值法,亚像素插值可以平滑纹波现象并提升深度估计精度,如图 5 所示。在完成匹配代价聚合之后,得到匹配点  $p$  在指定搜索视差 0 到  $d_{\max}$  范围所有的聚合代价值,从上级缓存 FIFO 读取聚合代价值,利用寄存器将  $d_{\max}$  个聚合代价值锁存起来,采用赢家通吃策略计算出最小的聚合代价值  $C_0$ ,从而得到匹配点  $p$  对应的最小视差  $d_0$ ,同时搜索寄存器锁存的数据,读取匹配点  $p$  在对应视差为  $d_0-1$  和  $d_0+1$  对应的视差值  $C1$  和  $C2$ ,利用亚像素插值公式将对应的值带入计算,即得出左图匹配点  $p$  对应右图目标点的最佳视差  $d_{sub}$ ,亚像素插值公式表示为:

$$d_{sub} = d_0 + \frac{C1 - C2}{2(C1 + C2 - C0)} \quad (5)$$

## 3 算法测试及测试结果分析

### 3.1 算法测试

为验证本文提出的改进 SGM 算法,搭建了一套基于 Xilinx 公司 XC7Z7100FFG900-2 平台的双目视觉测试系统。该测试系统框架如图 6 所示,由 SocFPGA、HDMI 显示屏、SD 卡、DDR 存储器等组成,其中 SocFPGA 分为处理系统和可编程逻辑两部分,改进 SGM 算法的计算过程完全在可编程逻辑端,即 FPGA 端实现。

首先,处理系统从 SD 卡读取测试图像并将图像写入 DDR 存储器,可编程逻辑成功初始化后,AXI 总线立即读取 DDR 中对应位置的帧图像,将其传输至 Census 变换模块,该模块对图像进行 Census 变换,生成 Census 序列。接着,汉明距离计算模块将 Census 序列转化为初始匹配代价值,并通过四路代价聚合模块进行代价聚合。代价聚合后的数据由视差计算和视差优化模块进行进一步处理,最终生成视差图。视差图通过 AXI 总线传输至 DDR 存储器,由处理系统复制至 SD 卡,用于后续的匹配精度评估。同时,AXI 总线读取 DDR 存储器的视差图并传输至 HDMI 显示模块进行显示输出,改进 SGM 算法实时测试如图 7 所示。

### 3.2 匹配精度分析

对于非实时应用的匹配算法而言,匹配精度是一个关键性能指标<sup>[10]</sup>。匹配精度通常采用平均视差误差来衡量,



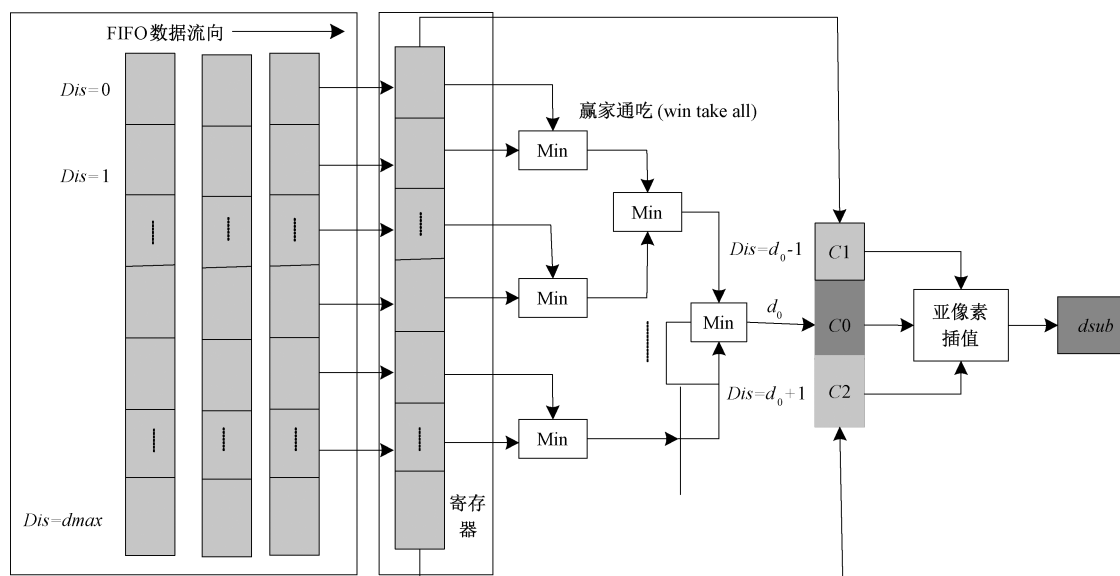


图5 视差计算与视差优化

Fig. 5 Disparity calculation and disparity optimization

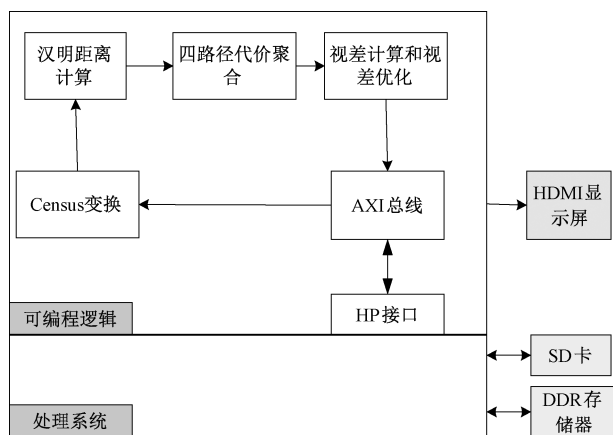


图6 改进SGM算法测试平台的系统框架

Fig. 6 System framework of the improved SGM algorithm testing platform

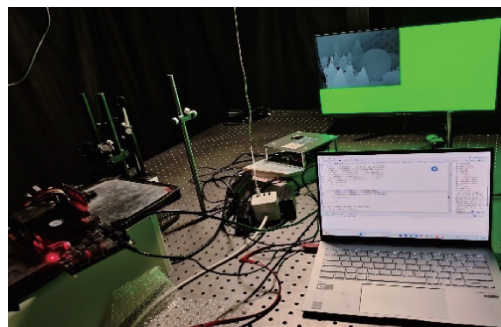


图7 改进SGM算法实时测试

Fig. 7 Real-time testing of the improved SGM algorithm

平均视差误差计算公式为<sup>[17]</sup>:

$$e = \frac{1}{N} \sum_{(x,y) \in N} (|d(x,y) - d_i(x,y)|) \quad (6)$$

其中,  $(x,y)$  表示区域内某一像素点,  $N$  为统计区域内所有像素点的集合,  $d(x,y)$  为改进的SGM算法输出的视差值,  $d_i(x,y)$  为真实的视差值。

本文以 Middlebury 双目立体匹配数据集的3组图像作为测试图像,测试输出结果如图8所示,从上到下依次是Cones图集、Teddy图集以及Venus图集。其中,第1列展示的是真实的视差图,第2列和第3列分别是改进SGM算法与传统SGM算法的输出结果,第4列和第5列分别为改进SGM算法和传统的SGM算法输出视差与真实视差之间的误匹配像素标记图。从图8(b)和(c)对比可以看出,改进的SGM算法在视差连续的区域提供了更准确的匹配结果,尽管在图像纹理复杂和视差不连续的区域,改进算法依旧存在视差值拖拽和毛刺现象,但整体效果显著优于传统SGM算法。对比图8(d)和(e),传统SGM算法在这些区域产生了更多的纹波现象,导致视差的误匹配率增高。经过优化的SGM算法有效地减少了纹波现象,使输出结果更贴近真实视差图,从而提高了视差匹配的准确性。

表1展示了改进的SGM算法与同样以FPGA为测试平台的两种传统SGM算法的平均视差误差,其中all表示全幅视差图的视差平均误差,nonocc(non-occluded regions)表示除遮挡处以外的平均视差误差。改进的SGM算法在所有图集的全幅视差区域和除遮挡处以外的测试效果均为最好,总的平均视差误差为4.61%。相比于文献[17]仅使用中值滤波作为视差优化手段,引入亚像素插值后,本文改进的SGM算法通过更精细地估算视差值,减少传统方法中因离散化过程带来的误差,从而在精度上显著优化视差估计结果,使平均视差误差下降了32.4%。由

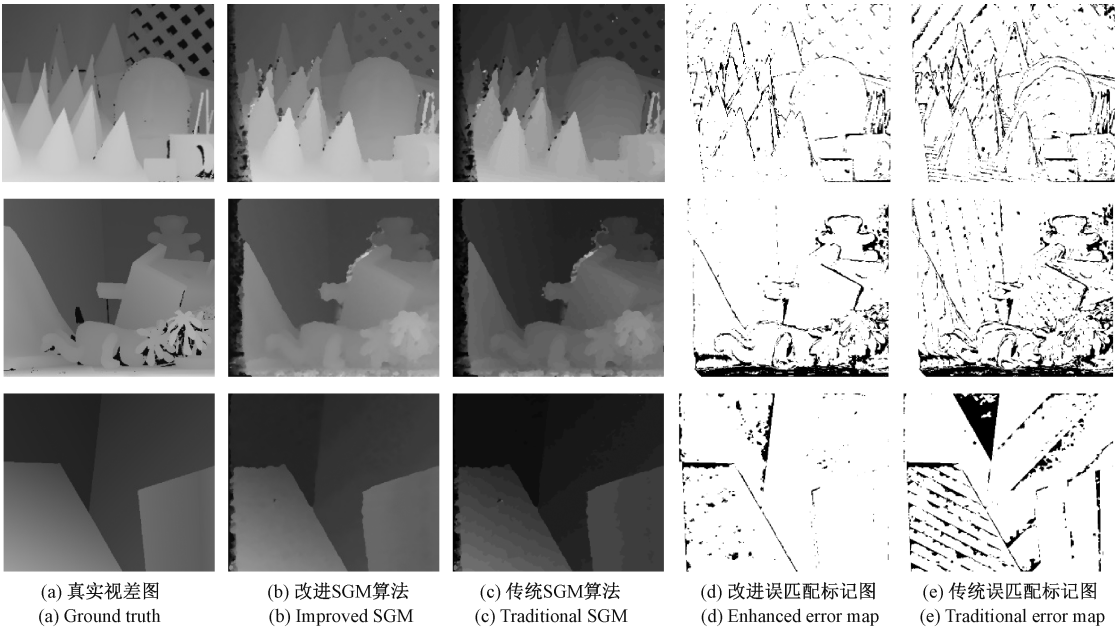


图 8 测试图集及算法输出结果

Fig. 8 Test image set and algorithm output results

此可见本文的改进 SGM 算法相对于其他 SGM 算法在匹配精度上有一定的优势。

表 1 平均视差误差对比结果

Table 1 Average disparity error comparison results		%			平均视差 误差
算法		Cones	Teddy	Venus	
传统 SGM 算法	nonocc	1.95	2.81	3.33	5.72
	all	10.08	11.03	5.16	
文献[17]算法	nonocc	5.62	3.10	2.70	6.82
	all	12.29	12.85	4.36	
改进 SGM 算法	nonocc	<b>1.79</b>	<b>2.52</b>	<b>1.73</b>	<b>4.61</b>
	all	<b>9.95</b>	<b>10.70</b>	<b>3.49</b>	

3.3 匹配速率分析

在双目视觉算法性能评估中,匹配速率作为核心评价指标,其直接体现了 FPGA 平台的算法优化水平。本文研究重点在于通过资源优化策略,在保障匹配精度的前提下提升系统实时性。基于 FPGA 架构的算法设计需要兼顾硬件资源利用率与计算效率,这体现在查找表(look-up table,LUT)资源复用、流水线深度优化以及并行计算架构设计 3 个方面。表 2 展示了各算法的匹配速率结果,其中 MDE/s (million disparity estimations per second)表示系统每秒产生的百万视差个数,是衡量系统数据吞吐率的标准,KL 表示消耗的 LUT 资源数量,MDE/s/KLs 代表每一千个 LUT 单元每秒所能产生的百万视差个数,用于展示系统对硬件 LUT 资源的利用率<sup>[10]</sup>。

表 2 各算法匹配速率对比结果

Table 2 Comparison of matching rates of various algorithms						
算法	图像分辨率/ pixel	视差/ pixel	帧率/ fps	KL (10 <sup>3</sup> )	MDE/s (10 <sup>6</sup> )	MDE/s/ KLs(10 <sup>6</sup> )
文献[10]算法	1 027×768	66	32.00	46	1 661	36.1
文献[17]算法	640×480	32	58.70	33	577	17.9
文献[18]算法	640×480	64	59.20	38	1 165	30.7
文献[19]算法	640×480	32	92.19	141	906	6.4
文献[20]算法	640×480	64	81.34	39	1 599	41.0
文献[21]算法	640×480	—	95.20	52	—	—
改进 SGM 算法	<b>640×480</b>	<b>80</b>	<b>65.30</b>	<b>36</b>	<b>1 605</b>	<b>44.6</b>

如表 2 所示,文献[10]、[17]和[18]均基于传统 SGM

算法进行了改进,而文献[19]的算法基于二进制神经网络

(binary neural networks, BNN)进行设计,文献[20]基于绝对差值和(sum of absolute differences, SAD)算法,文献[21]则以块匹配(block matching, BM)算法为基础进行优化。相比之下,本文提出的改进SGM算法在性能上展现出显著优势。基于该算法设计的双目视觉系统,在图像分辨率为 $640 \times 480$ 时,仅消耗36 K的LUT资源即可实现1 605 MDE/s的数据吞吐量,单位LUT效率高达44.6 MDE/s/KLs,相较于文献[18]的传统SGM算法,硬件效能提升了45%。尽管本文算法的绝对吞吐量略低于文献[11],但LUT资源消耗减少了28%,充分验证了优化策略的有效性。本文系统实现65.3 fps的实时处理性能,虽然低于文献[19]、[20]和[21]的帧率,但仍能满足嵌入式场景对低延迟的严格要求,体现了其在资源效率与实时性之间的良好平衡。此外本文的系统功耗仅为2.85 W,远低于文献[13]的10.09 W功耗。

综上所述,本文的改进SGM算法在保证匹配精度的同时提升了系统的资源效率和实时性,并显著降低了系统功耗,适用于资源受限的小型实时嵌入式系统中。

## 4 结 论

本文针对小型嵌入式系统在立体匹配应用场景中存在的实时性瓶颈、资源约束及系统功耗问题,提出基于FPGA架构的改进型SGM算法。通过深入分析传统SGM算法的计算路径依赖性与FPGA硬件架构特性,构建了与硬件数据流同向的代价聚合路径,并设计亚像素插值的补偿策略。实验结果表明,本文提出的改进SGM算法能够部署于资源有限的小型实时嵌入式系统。由于本文的算法采用固定的匹配窗口,导致视差图的边缘匹配率效果不理想,后续可对自适应匹配窗口进行研究,进一步优化算法,提升算法匹配正确率。

## 参考文献

- [1] SE S, JASIOBEDZKI P. Stereo-vision based 3D modeling and localization for unmanned vehicles[J]. International Journal of Intelligent Control and Systems, 2008, 13(1): 47-58.
- [2] GEIGER A, LENZ P, URTASUN R. Are we ready for autonomous driving? The kitti vision benchmark suite[C]. 2012 IEEE Conference on Computer Vision and Pattern Recognition. IEEE, 2012: 3354-3361.
- [3] MURRAY D, LITTLE J J. Using real-time stereo vision for mobile robot navigation[J]. Autonomous Robots, 2000, 8: 161-171.
- [4] FAN R, JIAO J H, PAN J, et al. Real-time dense stereo embedded in a uav for road inspection[C]. IEEE/CVF Conference on Computer Vision and Pattern Recognition Workshops, 2019: 535-543.
- [5] 刘欢. 基于双目视觉立体匹配算法的研究与应用[D].

哈尔滨: 哈尔滨工业大学, 2018.

- LIU H. Research and application of stereo matching algorithms based on binocular vision[D]. Harbin: Harbin Institute of Technology, 2018.
- [6] 李聪聪, 方勇, 王芮, 等. 顾及图像分割信息的半全局立体匹配算法研究[J]. 电子测量技术, 2024, 45(5): 140-145.
- LI C C, FANG Y, WANG R, et al. Research on semi-global stereo matching algorithm considering image segmentation information [J]. Electronic Measurement Technology, 2024, 45(5): 140-145.
- [7] TERZOPOULOS D. Regularization of inverse visual problems involving discontinuities [J]. IEEE Transactions on Pattern Analysis and Machine Intelligence, 1986(4): 413-424.
- [8] HIRSCHMULLER H. Stereo processing by semiglobal matching and mutual information [J]. IEEE Transactions on Pattern Analysis and Machine Intelligence, 2007, 30(2): 328-341.
- [9] 常宇慧. 基于FPGA的双目视觉系统设计与立体匹配算法研究[D]. 天津: 天津大学, 2021.
- CHANG Y H. Design of binocular vision system based on FPGA and research on stereo matching algorithms[D]. Tianjin: Tianjin University, 2021.
- [10] 冯彬彬, 蒋新华, 林俊杰, 等. 基于FPGA的实时SGM匹配算法研究与实现[J]. 计算机工程与应用, 2017, 53(22): 163-168.
- FENG B B, JIANG X H, LIN J J, et al. Research and implementation of real-time sgm matching algorithm based on FPGA[J]. Computer Engineering and Applications, 2017, 53(22): 163-168.
- [11] CAMBUIM L F S, OLIVEIRA JR L A, BARROS E N S, et al. An FPGA-based real-time occlusion robust stereo vision system using semi-global matching[J]. Journal of Real-Time Image Processing, 2020, 17(5): 1447-1468.
- [12] GRABOWSKI M, KRYJAK T. Real-time FPGA implementation of the Semi-Global Matching stereo vision algorithm for a 4K/UHD video stream[C]. International Workshop on Design and Architecture for Signal and Image Processing. Cham: Springer Nature Switzerland, 2023: 70-81.
- [13] WEI K J, KUNO Y, ARAI M, et al. RT-libSGM: FPGA-oriented real-time stereo matching system with high scalability [J]. IEICE Transactions on Information and Systems, 2023, 106(3): 337-348.
- [14] HIRSCHMÜLLER H. Stereo processing by semiglobal matching and mutual information [J].

IEEE Transactions on Pattern Analysis and Machine Intelligence, 2008, 30(2): 328-341.

[15] MOZEROV M. An effective stereo matching algorithm with optimal path cost aggregation[C]. Joint Pattern Recognition Symposium, Berlin, Heidelberg: Springer Berlin Heidelberg, 2006: 617-626.

[16] MANSOURI A R, KONRAD J. Block-based winner-takes-all reconstruction of intermediate stereoscopic images [ C ]. Visual Communications and Image Processing'98, SPIE, 1998, 3309: 922-933.

[17] 杨鑫. 基于 FPGA 的双目视觉系统设计与实现[D]. 广州: 华南理工大学, 2020.

YANG X. Design and implementation of binocular vision system based on FPGA[D]. Guangzhou: South China University of Technology, 2020.

[18] 张宏宇. 基于 ZYNQ 的双目立体视觉系统设计[D]. 太原: 中北大学, 2023.

ZHANG H Y. Design of binocular stereo vision system based on ZYNQ [ D ]. Taiyuan: North University of China, 2023.

[19] CHEN G, LING Y H, HE T, et al. StereoEngine: An FPGA-based accelerator for real-time high-quality stereo estimation with binary neural network [ J ]. IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems, 2020, 39(11): 4179-4190.

[20] YANG ZH H, LIANG Y, LIN D Q, et al. Real-time stereo vision hardware accelerator: Fusion of SAD and adaptive census algorithm[J]. IEEE Access, 2024, 12: 154975-154989.

[21] WU G, YANG J L, YANG H. Real-time low-power binocular stereo vision based on FPGA[J]. Journal of Real-Time Image Processing, 2022, 19(1): 29-39.

作者简介

**班正将**, 硕士研究生, 主要研究方向为视觉检测。  
E-mail: banzjiang@163.com

**周哲海**(通信作者), 教授, 主要研究方向为光电检测、光电检测技术。  
E-mail: zhouzhehai@bistu.edu.cn