

DOI:10.19651/j.cnki.emt.2416077

基于 SoC 的软件定义宽带信号采集回放系统设计

李献斌 陈建云 胡梅 马超 刘苏洋

(国防科技大学智能科学学院 长沙 410072)

摘要: 为提高宽带信号采集系统开发的简便性和灵活性,提出了基于 SoC 的软件定义宽带信号采集回放系统的设计及实现方法,采用直接射频采样和数字信号处理技术实现对信号的高速采集和回放,在可编程数字域中灵活完成下变频和信号处理,且具备软件无线电二次开发功能,解决了传统宽带信号采集系统中采用超外差中频采样的模块化方案设计复杂、灵活性差的问题。系统实验结果表明,本信号采集回放系统输入输出信号频率范围 1 MHz~4 GHz、信号带宽不小于 80 MHz、采样时钟频率不小于 200 MHz,回放信号功率输出范围 $-90\sim 0$ dBm,输出功率调节步进 1 dB,具有较高的灵活性。

关键词: SoC;直接射频采样;软件定义;信号采集回放

中图分类号: TN98 **文献标识码:** A **国家标准学科分类代码:** 510.40

Design of SoC-based software-defined high-speed data acquisition and playback system

Li Xianbin Chen Jianyun Hu Mei Ma Chao Liu Suyang

(College of Intelligence Science and Technology, National University of Defense Technology, Changsha 410073, China)

Abstract: The proposed approach presents a design and implementation method for a software-defined broadband signal acquisition and playback system based on SoC, aiming to enhance the simplicity and flexibility of the system. By employing direct RF sampling technology, high-speed signal acquisition and playback are achieved, while digital signal processing technology enables more flexible programmable down conversion and signal processing in the digital domain. This system offers secondary development capabilities for software radio, addressing the issues of complex design and limited flexibility associated with traditional wideband signal acquisition systems that utilize superheterodyne IF sampling. Experimental results demonstrate that this signal acquisition and playback system supports an input/output frequency range of 1 MHz to 4 GHz, with a minimum signal bandwidth of 80 MHz. The sampling clock frequency is not less than 200 MHz. Moreover, the output power range for playback signals spans from -90 dBm to 0 dBm, with adjustable power levels in increments of 1 dB. Overall, this system exhibits exceptional flexibility.

Keywords: SoC;direct RF sampling;software definition;signal acquisition and playback

0 引言

信号采集回放系统用于采集、存储需要离线处理或难以实时处理的信号,在实验室、试验场等其他场合重现和分析,具有较高的实用价值与应用前景,广泛应用于导航、通信、雷达探测、电磁环境模拟等领域^[1-5]。信号采集回放系统的研究最早可追溯至 20 世纪 50 年代,为便于开展飞机的飞行测试,美军的 Foster. W 项目团队研制了一套的完整机载信号采集系统^[6]。随着电子信息产业的高速发展,信号采集回放系统逐渐向大带宽、高速率、高精度和高集成度的方向发展^[7]。

在传统的信号采集回放系统解决方案中,大部分都采用超外差中频采样的模块化方案,需要将原始信号下变频到模数转换器(analog to digital converter, ADC)支持的采样频率。下变频电路包含混频器、高质量振荡器以及其他模拟器件,模拟电路相对来说设计复杂、使用不太灵活,尤其是针对超宽带射频信号的收发,需要高度专业化的设计和复杂的器件选择^[8]。

近年来,高数数据转换器实现了快速发展,使基于射频直接采样的架构成为可能^[9]。直接射频采样技术无需使用模拟器件对任何信号进行调节和上下变频,信号被数字化之后,利用数字信号处理技术在更为灵活的可编程数字域

中完成下变频和信号处理^[10]。由于数字域有更好的滤波技术,因此能够更好地在动态范围、信号质量(信噪比)和信号带宽之间进行权衡^[11]。

基于直接射频采样技术,国内外提出了关于船舶自动识别系统(automatic identification system, AIS)信号、导航、天文信号等高速采集回放系统解决方法,但他们多是针对特定信号进行设计,难以满足相应领域不同频段、不同处理功能的应用需求^[12-14]。因此,研制一款通用架构、支持二次开发的宽带信号采集回放系统非常必要,具有很强的应用价值。基于上述背景,设计了一种基于片上系统(system on chip, SoC)的软件定义宽带信号采集回放系统,该系统采用基于 SoC 的直接射频采样技术实现对 1 MHz~4 GHz 无线信号的高速采样、存储和回放,覆盖了广播、导航、卫星通信等绝大部分频段,具备灵活的软件无线电二次开发功能,能够满足通用性的需求。

1 系统硬件设计

1.1 硬件总体架构

基于 SoC 的软件定义宽带信号采集回放系统的硬件主要包括软件定义高速采集回放平台、大容量信号存储服务器和控制计算机 3 部分,组成结构及连接关系如图 1 所示。

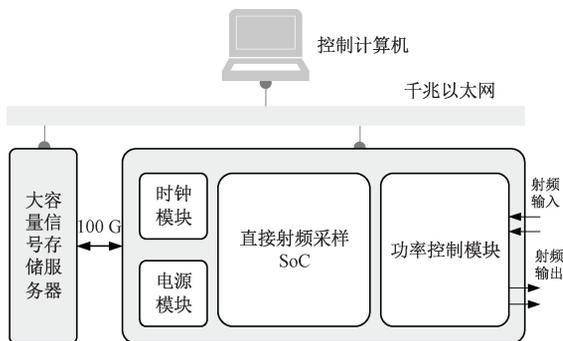


图 1 软件定义宽带信号采集回放系统组成框图

Fig. 1 Block diagram of software-defined broadband signal acquisition and playback system

软件定义高速采集回放平台采用基于 SoC 的架构,充分利用 SoC 的高度集成化和固件化特性,将各个功能模块集成在单个芯片上,实现高速、低延迟的信号处理。平台又包括直接射频采集回放 SoC 模块、时钟模块、功率控制模块和高速存储模块 4 部分。其中,直接射频采集回放 SoC 模块负责信号的采集/回放、基本信号的生成、接收和采集数据传输等功能;时钟模块负责产生系统所需的高稳定射频信号;功率控制模块完成输出信号功率的衰减控制。

大容量信号存储服务器采用固态硬盘阵列(solid state disk, SSD)实现采集信号数据的高速存取,与软件定义高速采集回放平台通过 100 G 以太网连接。

控制计算机负责整个系统的运行调度、采集回放参数

设置等,其通过千兆以太网同软件定义高速采集回放平台和大容量信号存储服务器连接。

1.2 直接射频采集回放 SoC 模块

软件定义高速采集回放平台基于赛灵思公司的 Zynq UltraScale+ 系列 SoC 芯片设计,芯片的具体型号可为 XCZU28DR-2FFVG1517,该产品集成 8 个 ADC(12 bit@4.0 GSPS),DAC(14 bit@6.4 GSPS),具备高性能软判决前向纠错功能,融合了功能丰富的 64 位四核或双核 Arm[®] Cortex[™]-A53 和基于 Arm Cortex-R5 的双核处理系统以及 Xilinx 可编程逻辑,全部集成在 UltraScale 单个设备中。此外,还包括片上存储器、多端口外部存储器接口,并且片上带有 100 G 万兆以太网控制器^[15],可在单个器件上实现完整的软件定义无线电(software defined radio, SDR)功能,能够灵活支持二次开发和波形加载,其功能组成如图 2 所示。

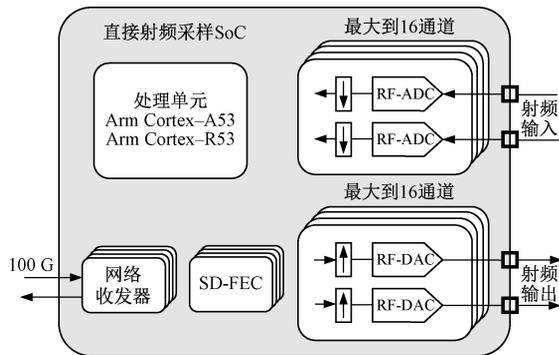


图 2 直接射频采样 SoC 组成框图

Fig. 2 Direct RF sampling SoC block diagram

1.3 时钟模块

时钟模块设计如图 3 所示,支持外参考时钟输入和内部晶振两种时钟源产生方式,支持 10 MHz 和 40 MHz 两种频率时钟信号的输出。

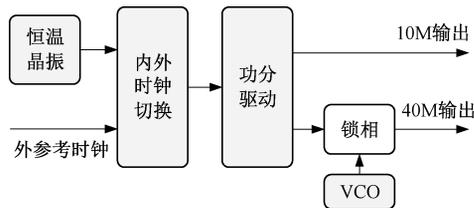


图 3 时钟模块组成框图

Fig. 3 Block diagram of clock module

恒温晶振可选取广州大普公司的 O23B 型 10 MHz 晶振,其短期稳定度可达到 2×10^{-10} /s,确保了采集和回放信号的质量。

1.4 功率控制模块

为保证信号输出功率满足要求,采用三级独立程控衰减器实现输出功率 90 dB 的衰减调节范围,步进 1 dB,精度 1 dB,在直接射频采集回放 SoC 模块信号功率 0 dBm 的情

况下,信号功率输出范围可扩展到 $-90\sim 0$ dBm。

1.5 大容量信号存储服务器

大容量信号存储服务器主要功能为高速数据存储,因此硬盘的读写速率和存储容量是服务器配置的关键指标。根据存储数据率分析,单路采集时数据写入和读取数据速率为 4 Gbps(500 MB/s),两路同时采集时可达 8 Gbps(1 000 MB/s),对服务器的硬盘写入和读取速率要求较高,因此采用 SSD 闪存服务器作为存储设备,且配备 100 G 万兆光口可满足数据传输要求。服务器使用 6 个 Intel S4610 480 GB SSD 作为信号数据存储介质,单个阵列写入速度可达 510 MB/s,6 个阵列配置为 RAID 0 阵列后,理论写入速率为 3 060 MB/s,读取速率为 3240 MB/s,阵列存储总容量为 2 880 GB。大容量信号存储服务器主要配置参数如表 1 所示。

表 1 大容量信号存储服务器主要配置参数

Table 1 Main configuration parameters of a large-capacity signal storage server

序号	类别	规格	数量
1	CPU	英特尔至强银牌 4216 处理器	2
2	内存	32 GB DDR4 2 666 MHz ECC Registered	2
3	硬盘	480 GB SATA SSD, 2.5 英寸, Intel S4610 系列	6
4	网卡	82599 双万兆光口,含 2 个多模模块	1
5	电源	800 W 1+1 冗余电源	1

2 系统软件设计

2.1 软件总体架构

基于 SoC 的软件定义宽带信号采集回放系统的软件是整个信号采集回放系统的控制中心和管理中心,包括宽带信号采集回放基带软件和系统上位机控制软件两部分。基带软件集成在直接射频采集回放 SoC 模块中,又分为采集分系统软件和回放分系统软件。采集分系统软件主要完成信号端口的信号采集,完成 1 MHz~4 GHz 频段范围 1 kHz 的频率步进调节,并完成测试数据的实时记录与存储。而回放分系统软件则完成对采集信号的回放,结合内置信号库完成特定信号的输出,同时支持输出功率控制。系统上位机控制软件主要用于用户的交互、系统的配置和功能的控制。软件总体架构如图 4 所示。

2.2 信号采集分系统软件设计

信号采集分系统通过 SoC 的射频采样 ADC 对射频级信号进行直接采样,再对信号进行数字域的变频、滤波、抽取等处理,获得所需频段、带宽的信号。本设计中射频采样的采样率为 4 Gsps,0~2 GHz 信号在 ADC 第一奈奎斯特域,2~4 GHz 在 ADC 第二奈奎斯特域。因此实际使用时,根据上位机频段选择,对不同域采样信号进行数字下变频

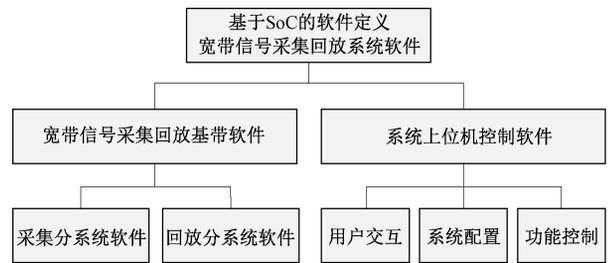


图 4 系统软件总体架构

Fig. 4 Overall architecture of system software

至零中频,进行后续处理。具体软件设计时,数字下变频采用二级变频方案,第一级数字变频器用于区分不同奈奎斯特域,第二级数字变频器用于频率精细控制,其中数字变频器时钟频率为 1 GHz、位宽 20 bit,频率控制精度可达 953 Hz。

由于射频采样是宽频采样,需要根据所需信号实际带宽进行数字滤波处理,采用有限冲激响应(finite impulse response, FIR)滤波器滤波与抽取时,一方面滤除信号带宽以外的信号,另一方面降低采样率,便于后续信号处理。射频采样率为 4 Gsps,信号带宽为 80 MHz,为了获得完整的带内信号,根据奈奎斯特采样定律,采样率必须大于 160 Msps,因此本方案对射频采样信号进行 16 倍抽取,抽取之前进行 FIR 滤波。为了节省逻辑资源, FIR 滤波采样多级滤波,采样二级滤波,先采样 8 倍抽取滤波,后再进行 2 倍抽取滤波。

2.3 信号回放分系统软件设计

射频回放数模转换器(digital to analog converter, DAC)是针对射频级信号进行直接回放,因此先对数字信号进行数字域的变频、滤波、内插等处理。射频回放 DAC 幅相校准与补偿、上变频、滤波与内插等软件均与射频采样 ADC 类似,主要不同的地方在于对第二奈奎斯特域信号的增益补偿。根据设计, DAC 采样率为 4 Gsps, 2~4 GHz 时落入 DAC 第二奈奎斯特域。根据芯片手册,第二奈奎斯特域信号频率响应衰减 5 dB 以上,需要进行补偿。

2.4 系统上位机控制软件设计

系统上位机控制软件对信号采集分系统和信号回放分系统进行控制,统一实现自动化协同管理,以保证各组成部分之间的协调性和同步性,实现对各类不同的输入信号进行采集、存储与回放控制功能。软件采用 Visual Studio 2017 软件开发,支持 Win7 及以上版本操作系统。

上位机控制软件主界面是上位机的功能和 UI 入口,由菜单栏、显示区域、状态栏组成,菜单栏包括系统配置和系统控制模块,用于配置系统参数及采集回放控制;显示区域包括采集/回放参数设置、信号参数、干扰信号参数、设备状态等模块;状态栏包括系统时间和系统版本信息模块,具体如图 5 所示。

系统配置主要用于配置上位机与硬件设备的通信参数



图 5 上位机控制软件主界面

Fig. 5 Main interface of control software



图 7 采集回放参数配置及状态显示界面

Fig. 7 Capture and playback parameter configuration and status display interface

信息,包括指令通道参数和数据通道参数,每个通道参数包括通信类型、远程地址、远程端口、本地端口信息,如图 6 所示。

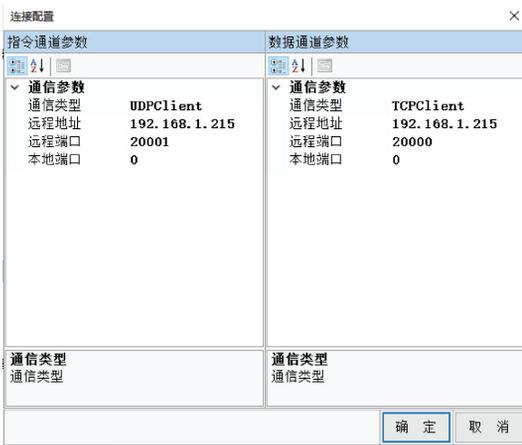


图 6 系统配置界面

Fig. 6 System configuration interface

系统控制主要用于系统自检、参数设置、启动、停止、设置功率、退出系统等功能的控制。系统自检用于获取指令通道和数据通道通信参数信息,建立与设备的通信连接;参数设置用于获取配置区参数设置信息,配置设备的参数信息;启动/停止控制用于获取配置去工作模式,控制对应模式的启动和停止;设置功率控制用于在信号回放时,获取通道功率衰减值,设置功率衰减;退出系统用于关闭当前程序。采集/回放参数的设置界面如图 7 所示。

3 平台测试

3.1 系统集成

软件定义高速采集回放平台整机外壳采用标准 2U 上架机箱进行加工,前面板包括电源开关、工作指示灯、射频接口;后面板包括电源接口、千兆以太网接口、万兆以太网接口、时频接口和接地柱等。

如图 8 所示,主机前面板上连接器为:射频接口 2 个

(输入/输出),工作指示灯分别是采集、发射和状态指示。电源开关为自锁带灯开关。考虑接口在使用中的安全性和可靠性,2 个射频接口采用 N 型头,并配备 N 转 SMA-K 转接头。



图 8 软件定义高速采集回放平台前面板示意图

Fig. 8 Diagram of front panel of software-defined high-speed acquisition and playback platform

如图 9 所示,后面板连接器为:220 V 电源插座、1 个 RJ45 千兆网口、2 个万兆光纤口,1 个 10 MHz 参考时钟输入和接地端子。



图 9 软件定义高速采集回放平台后面板示意图

Fig. 9 Diagram of back panel of software-defined high-speed acquisition and playback platform

考虑接口可靠性和通用性时钟接口采用同轴电缆接头(bayonet nut connector, BNC),并配备 BNC 转 SMA-K 转接头。机壳内的布局如图 10 所示。

3.2 系统测试

对系统采集、回放等主要功能和性能进行测试,测试用到的仪器仪表包括矢量信号源和频谱仪。其中,矢量信号源用于提供标准的信号采集对象,本测试中采用的型号为是德科技的 E8267D 型号;频谱仪用于显示和验证回放信号的幅频特性,本测试中采用的型号为是德科技的 N9020B 型号。测试系统的具体测试连接关系如图 11 所示。

首先,对系统信号采集功能进行测试,步骤如下:

步骤 1)根据图 11 连接好测试设备,在控制计算机上



图 10 软件定义高速采集回放平台内部布局

Fig. 10 Internal layout of software-defined high-speed acquisition and playback platform

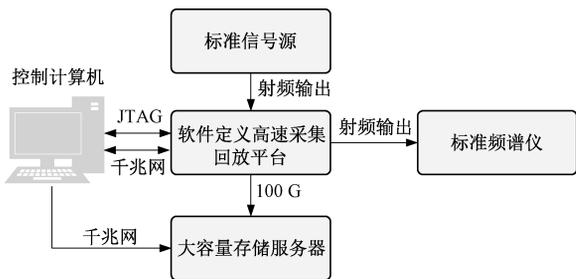


图 11 系统测试连接示意图

Fig. 11 Schematic diagram of system test connection

运行“信号采集回放平台”软件,点击“系统自检”;

步骤 2) 设置标准信号源 E8267D 的输出为频率 1 MHz 的 单音信号,信号的输出功率为 -10 dBm,如图 12 所示;

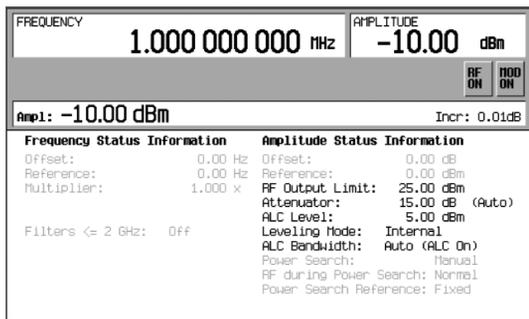


图 12 标准信号源参数设置情况

Fig. 12 Standard signal source parameter settings

步骤 3) 分别使用采集端口 1、采集端口 2 进行信号采集,设置采集回放软件采集中心频率为 1 MHz,双击选择采集信号数据文件存储路径;

步骤 4) 点击“启动”按钮,开始信号采集,如图 13 所示;



图 13 标准信号源参数设置情况

Fig. 13 Standard signal source parameter settings

步骤 5) 采集完成后检查所选择的存储路径是否生成信号文件;

步骤 6) 依次设置信号源输出 1.5 GHz、2.5 GHz、4 GHz 信号,并调整信号源的输出功率和信号带宽,重复步骤 2)~5)。

选取存储的采样文件分析,1 秒采集信号采样点数约为 2×10^8 个,表明采样时钟约为 200 MHz。

其次,对系统信号回放功能进行测试,包括:

步骤 1) 依次选择采集存储的信号文件分别使用回放端口 1 和回放端口 2 进行信号回放;

步骤 2) 设置回放信号的功率衰减值;

步骤 3) 双击“回放文件”框,选择相应的信号文件进行回放,如图 14 所示;



图 14 数据回放设置情况

Fig. 14 Data playback settings

步骤 4) 在频谱仪上观察测量各个回放信号的频率和功率。

图 15 所示为频率为 1.5 GHz、幅度为 -40 dBm 的单音信号的回放结果。

图 16 所示为频率为 1.5 GHz、幅度为 -90 dBm 的单音信号的回放结果。

此外,本系统还内置了特定的干扰信号库,包括单频干扰、扩频干扰和扫频干扰,这些干扰的幅度、中心/扫频频率

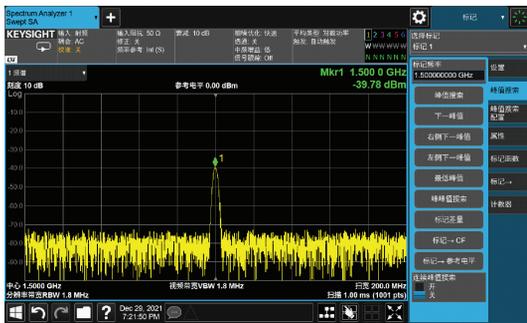


图 15 -40 dBm 幅度信号的回放情况

Fig. 15 -40 dBm signal playback

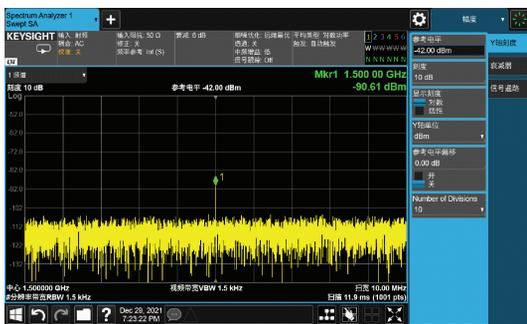


图 16 -90 dBm 幅度信号的回放情况

Fig. 16 -90 dBm signal playback

都可以通过软件来设置。图 17 为输出的宽带扩频干扰信号的频谱特性。



图 17 宽带扩频干扰信号的频谱特性

Fig. 17 Spectrum characteristics of wide band spread spectrum interference signals

4 结 论

本文基于 SoC 芯片和直接射频采样技术,设计了软件定义宽带信号采集回放系统,给出了系统的软硬件架构,搭建了原型系统并进行了功能和性能测试。测试结果表明,本系统信号采集采样频率高、信号频率和带宽范围大,数据存储容量大、速率高,回放信号的功率可调等功能,且预制了特定的波形库,具备软件无线电二次开发功能,设计简单,灵活性较强。

参考文献

- [1] 洪卫,何浩鹏,彭友志,等. 信号采集回放仪检测全球导航卫星系统接收机 RTK 性能[J]. 全球定位系统, 2024, 49(1): 114-119.
HONG W, HE H P, PENG Y ZH, et al. Using signal recording and playback instrument detect the RTK performance of GNSS receiver[J]. GNSS World of China, 2024, 49(1): 114-119.
- [2] 谢超,赵伟,王亚朝,等. 多导航传感器数据实时并行采集处理与传输系统的研制[J]. 电子测量技术, 2018, 41(21): 67-70.
XIE CH, ZHAO W, WANG Y CH, et al. Development of real-time parallel acquisition, processing and transmission system for multi navigation sensor data[J]. Electronic Measurement Technology, 2018, 41(21): 67-70.
- [3] 侯云飞. 基于 FPGA 的雷达采集回放系统设计与实现[D]. 西安:西安电子科技大学, 2017.
HOU Y F. Design and implementation of radar acquisition and playback system based on FPGA[D]. Xi'an: Xi'an Electronics and Science University, 2017.
- [4] 陈璐,白雪杨. 基于 FPGA 的雷达实时测速系统硬件设计[J]. 电子测量技术, 2017, 40(6): 156-160.
CHEN L, BAI X Y. Design of an FPGA based radar system for real-time speed measurement [J]. Electronic Measurement Technology, 2017, 40(6): 156-160.
- [5] 孙纪伟,王力,畅博威,等. 复杂电磁环境采集回放系统设计分析[J]. 科技创新与应用, 2024, 14(11): 19-22, 27.
SUN J W, WANG L, CHANG B W, et al. Design and analysis of an acquisition and playback system for complex electromagnetic environment[J]. Technology Innovation and Application, 2024, 14(11): 19-22, 27.
- [6] FOSTER W. Airborne data acquisition system[C]. 1958 IRE International Convention Record, IEEE, 1966, 4: 133-139.
- [7] 李涛,张斌,赵冬娥,等. 高速密集数据采集与传输技术研究[J]. 国外电子测量技术, 2018, 37(3): 103-107.
LI T, ZHANG B, ZHAO D E, et al. Research on high-speed intensive data acquisition and transmission technology [J]. Foreign Electronic Measurement Technology, 2018, 37(3): 103-107.
- [8] 陈国宇. 大动态范围宽带接收机射频前端设计与实现[D]. 哈尔滨:哈尔滨工程大学, 2007.
CHEN G Y. Design and realization of RF front-end of the high dynamic range broad band receiver [D]. Harbin: Harbin Engineering University, 2007.

- [9] 彭庆尧. 直接射频采样 ADC 中的多模式数字下变频器研究[D]. 北京:中国科学院大学,2021.
PENG Q Y. Research on multi mode digital down converter in direct RF sampling ADC[D]. Beijing: University of Chinese Academy of Sciences, 2021.
- [10] 蒋琪. 直接射频采样 AIS 信号接收处理技术的研究与实现[D]. 南京:南京理工大学,2020.
JIANG Q. Research and implementation of AIS signal receiving and processing technology based on direct RF sampling[D]. Nanjing: Nanjing University of Science and Technology, 2020.
- [11] 彭安金, 李智, 古天祥. 软件无线电直接射频采样的低速高效 ADC 系统研究[J]. 电子测量与仪器学报, 2003(1): 46-52.
PENG AN J, LI ZH, GU T X. Low speed ADC system of direct RF sampling on software radio[J]. Journal of Electronic Measurement and Instrumentation, 2003(1): 46-52.
- [12] 王鸿曦, 刘光祖, 王建新. AIS 信号射频直接采样与数字下变频设计与实现[J]. 电子设计工程, 2017, 25(20): 64-67,71.
WANG H X, LIU G Z, WANG J X. RF passband sampling and DDC processing of the AIS signal[J]. Electronic Design Engineering, 2017, 25(20): 64-67,71.
- [13] 许磊, 赵胜. 导航信号的射频直接采样方法与实现[J]. 无线电工程, 2016, 46(6): 45-47,68.
XU L, ZHAO SH. Research on unambiguous acquisition method of navigation signal based on BOC modulation[J]. Radio Engineering, 2016, 46(6): 45-47,68.
- [14] 裴鑫, 李健, 段雪峰, 等. 超宽带脉冲星信号采集与处理架构设计及功能验证[J]. 中国科学:物理学、力学、天文学, 2024, 54(1): 89-101.
PEI X, LI J, DUAN X F, et al. Design of ultra-wideband pulsar signal acquisition and processing architecture and functional verification [J]. Scientia Sinica Physica, Mechanica & Astronomica, 2024, 54(1): 89-101.
- [15] 蔡鸥, 刘一清. 基于 ZYNQ 的万兆以太网流信息统计架构[J]. 电子设计工程, 2023, 31(5): 158-162,167.
CAI OU, LIU Y Q. Statistical architecture of 10 Gigabit Ethernet flow information based on ZYNQ[J]. Electronic Design Engineering, 2023, 31(5): 158-162, 167.

作者简介

李献斌, 博士, 副研究员, 主要研究方向为测控技术与仪器、空间仪器工程、精密无线电测量理论、星间链路测量与组网等。

E-mail:lixianbin23@nudt.edu.cn

陈建云(通信作者), 博士, 研究员, 主要研究方向为数字化测试、天基信息网络、测控技术与仪器等。

E-mail:kdcjy@sina.com