

DOI:10.19651/j.cnki.emt.2210591

# 一种低功耗 CMOS 晶体振荡器电路设计

李宜书 陈德媛 张 瑛

(南京邮电大学集成电路科学与工程学院 南京 210023)

**摘要:** 晶体振荡器作为时钟电路的重要组成部分,是时钟电路中功耗最大的模块,针对传统晶体振荡器功耗过大的问题,根据晶体振荡器起振和停振情况下输出电压信号平均值的特性,提出了一种能够获得振荡器维持振荡状态所需的最小电流的方法,大大降低了晶体振荡器电路的功耗。基于 28 nm CMOS 工艺设计了一种皮尔斯振荡电路。仿真实验结果表明,在 1.8 V 电源电压下,电路能够在 200 ms 内快速起振,振荡频率为 32.768 kHz,输出时钟信号稳定后振荡器的工作电流仅为 270 nA。

**关键词:** 晶体振荡器;最小电流;快速起振;低功耗

**中图分类号:** TN432 **文献标识码:** A **国家标准学科分类代码:** 510.50

## A low-power CMOS crystal oscillator circuit design

Li Yishu Chen Deyuan Zhang Ying

(College of Integrated Circuit Science and Engineering, Nanjing University of Posts and Telecommunications, Nanjing 210023, China)

**Abstract:** As an important part of the clock circuit, the crystal oscillator is the module with the largest power consumption in the clock circuit, in view of the problem of excessive power consumption of the traditional crystal oscillator, according to the characteristics of the average value of the output voltage signal in the case of starting and stopping the crystal oscillator, a method is proposed to obtain the minimum current required for the oscillator to maintain the oscillation state, which greatly reduces the power consumption of the crystal oscillator circuit. A Pierce oscillation circuit was designed based on the 28 nm CMOS process. The simulation results showed that at a supply voltage of 1.8 V, the circuit can start up quickly within 200 ms, the oscillation frequency is 32.768 kHz, and the oscillator operates at only 270 nA after the output clock signal is stable.

**Keywords:** crystal oscillator; minimum current; start up quickly; low power consumption

## 0 引 言

石英晶体振荡器具有很高的精确度,通常用于产生系统所需要的时钟信号,广泛应用于各类电子设备中<sup>[1-3]</sup>。近年来,便携式移动设备快速发展,为了设备可以长时间工作,芯片通常需要具备低功耗特性,市场对低功耗石英晶体振荡器的要求越来越高<sup>[4]</sup>。

为了降低晶体振荡器的功耗,国内外诸多学者提出了许多电路结构和技术。文献[5]通过优化晶体振荡器中反相器的栅极宽度,并利用互补金属氧化物半导体(complementary metal oxide semiconductor, CMOS)工艺缩放减小栅极长度,降低晶体振荡器的最小工作电压,使得输出振幅减小从而降低功耗,然而振幅减小容易使反相器工作在亚阈值区,很难维持振荡。文献[6]将反相器分为工作在不同电压域的放大级和驱动级,得到了更低的晶振输

出振幅,进一步降低了功耗,但是该电路结构设计复杂,需要在开关电容网络中产生 3 个不同电压域,占据较大面积。文献[7]采用自充电技术,控制反相器周期性打开与关闭,进而降低功耗,但是对于脉冲充电周期和占空比的设计相对复杂,参数很难检测和控制。文献[8]利用两个带使能控制端的反向放大器,在起振时两个放大器都工作,具有很高的增益,稳定后调节使能控制端,关闭其中一个放大器,减小增益,降低了晶体振荡器的功耗,但是增益大幅度降低容易使振荡器停止振荡。

振荡器电路通常在起振时需要较大的电流与功耗,而起振后往往只需要较小电流就可以维持振荡,但是维持振荡状态所需的最小电流很难获得,为了确保振荡器在起振后能够维持振荡的状态,对振荡器的工作电流必须进行过设计以确保振荡器正常工作,这必然会增加振荡器的功耗。本文针对以上问题,提出了一种振荡器工作状态检测电路,

进而可以获得振荡器维持振荡状态所需要的最小电流,使振荡器快速起振后以最小电流维持振荡,能够有效降低低晶振荡器的功耗。

### 1 具有最小电流的晶体振荡器电路

#### 1.1 整体电路结构

晶体振荡器电路的整体结构如图 1 所示,在传统振荡器电路的基础上增加了低通滤波器、窗口比较器、计数器和电流控制电路。

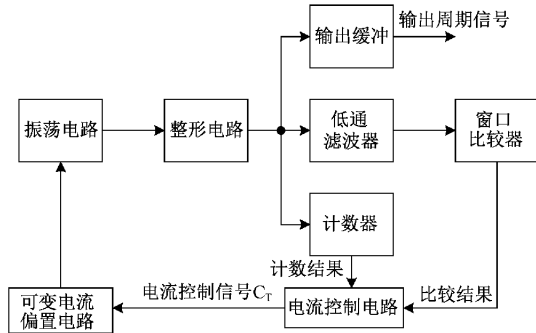


图 1 晶体振荡器电路的整体结构

振荡器正常工作维持振荡状态时,其输出信号经过整形电路后的电压信号通常为大幅或满幅信号,其直流成分通常靠近电源供电的中间电位,而振荡器在未起振或即将停止振荡时其输出信号经过整形后的电压信号通常处于最高或者最低电位。本文利用低通滤波器提取整形电路输出周期信号的直流成分,并将该直流成分输给窗口比较器进行判定;窗口比较器用于判定低通滤波器输出的直流成分是否在特定范围内,并将判定结果输出给电流控制电路;计数器用于对整形电路输出的周期信号的周期数进行计数,并将计数结果输出给电流控制电路;电流控制电路根据窗口比较器的输出结果和计数器的计数结果产生电流控制信号  $C_T$ ,用于控制振荡电路在起振和稳定阶段的电流,电流控制电路中含有标志信号  $M$ ,标志信号  $M$  为状态 0 时表示振荡电路从上电开始尚未完全起振,为状态 1 时表示振荡电路从上电开始已经完全起振并保持了一段时间。

振荡器电路上电开始工作后,分为两个阶段:第一阶段,寻找最小电流对应的电流控制信号;第二阶段,关闭低通滤波器,窗口比较器,计数器,电流控制信号设置为最小电流对应的电流控制信号,将振荡器设置为最大电流快速起振,使振荡器起振后切换到最小电流状态下维持振荡。下面介绍第一阶段寻找最小电流对应的电流控制信号的实现过程。

#### 1.2 寻找最小电流对应电流控制信号 $C_{T0}$ 的流程

图 2 所示为寻找最小电流对应的电流控制信号  $C_{T0}$  的流程,其具体步骤如下:首先,振荡器电路上电初始化,包括将标志信号置 0,计数器复位,可变电流设置为最大电流,然后通过窗口比较器来持续检测低通滤波器输出是否在预

设区间,根据检测结果分为两种情况。

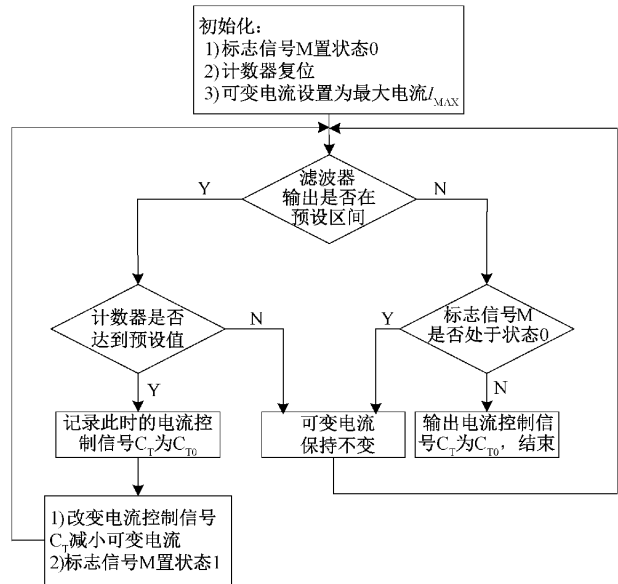


图 2 寻找最小电流对应电流控制信号  $C_{T0}$  的流程

第 1 种情况,滤波器的输出电平在预设区间,进一步检测计数器是否达到预设值,起振阶段,振荡电路处于最大电流工作状态,预设值为 1 s,起振后进入限定电流工作状态,预设值为 2 s,根据检测结果又分为两种情况:1)检测计数器已经计数到预设值,表明目前电流可以让振荡器维持正常工作状态,记录当前电流控制信号  $C_T$  为  $C_{T0}$ ,同时将标志信号  $M$  置为状态 1,减小工作电流,然后继续检测滤波器输出是否在预设区间;2)尚未检测到预设值,表明当前振荡还未稳定,保持当前电流状态,继续检测滤波器的输出是否在预设区间。

第 2 种情况,检测到滤波器的输出电平不在预设区间,进一步检测标志信号  $M$  的状态,根据检测情况又分为两种情况:1)标志信号  $M$  处于状态 0,表明振荡电路从上电开始尚未完全起振,则保持当前状态,继续检测滤波器输出;2)标志信号  $M$  处于状态 1,表明振荡电路从上电开始已经稳定起振过,但是由与电流过小,振荡器即将停止振荡,这表明振荡器最小电流对应的电流控制信号  $C_{T0}$  已经找到,流程结束。

## 2 皮尔斯振荡电路设计与分析

为了验证上述最小电流检测技术的有效性,基于 28 nm CMOS 工艺设计了一种低功耗皮尔斯振荡电路。

### 2.1 皮尔斯振荡电路

传统的皮尔斯振荡电路如图 3 所示。 $R_f$  是直流偏置电阻,使反相器中的 MOS 管工作在饱和区以获得较大的增益<sup>[9]</sup>。 $C_1$ 、 $C_2$  是晶体振荡器的负载电容,与晶体构成选频网络,只有符合晶体特定频率的信号才会被选择出来并进行放大,通过改变负载电容的大小,可以实现对振荡频率的微调<sup>[10]</sup>。

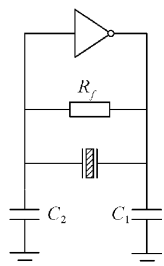


图 3 传统的皮尔斯振荡电路

皮尔斯振荡器正常起振要同时满足相位起振条件和振幅起振条件:当电路总相移为  $360^\circ$  时,环路增益应至少大于  $1^{[11]}$ 。在振荡频率上,石英晶体呈现感性,与  $C_1$ 、 $C_2$  构成三点式振荡器,此时反相器和选频网络各提供  $180^\circ$  的相移<sup>[12]</sup>。反相器的跨导影响电路的负阻值,负阻越大,电路越容易起振<sup>[13]</sup>。随着晶体两端信号的振荡幅度逐渐增大,反相器中的 MOS 管进入线性区,增益开始下降,晶体两端信号的振荡幅度不再继续增大,振荡幅度趋于稳定。

改进后的皮尔斯振荡电路如图 4 所示,在传统的皮尔斯振荡电路基础上增加了电流控制电路,通过电流控制电路可以改变通过反相放大器的电流。电路提供的负阻值随着电流的减小而减小,电路在起振时要求较大的负阻值,使电路可以快速起振,而起振稳定之后需要较小的负阻值便可以稳定振荡<sup>[14]</sup>。起振阶段标志信号 M 为低电平,CT0~CT2 为高电平,N6、P6 导通,N7、P7 关闭,P8~P10 栅极电位为 0,N8~N10 栅极电位为 VDD,CT0~CT2 控制的所

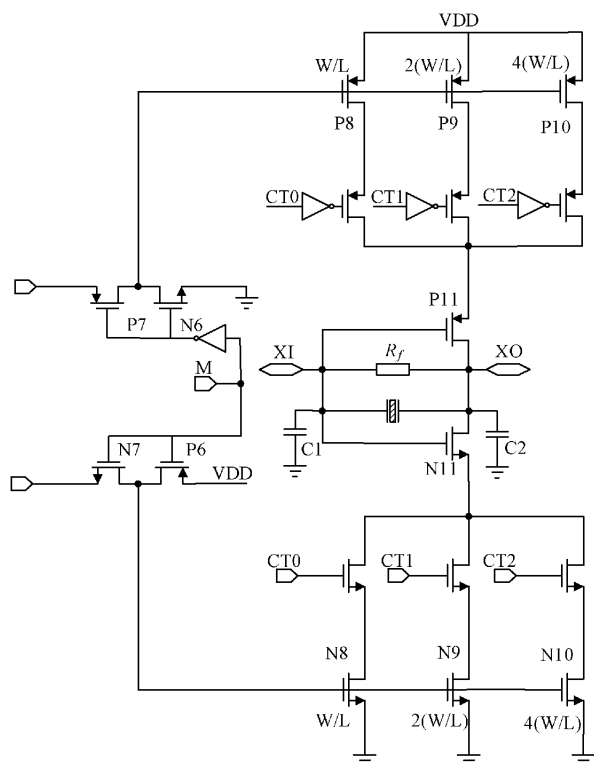


图 4 改进的皮尔斯振荡电路

有开关管全部导通,此时可变电流达到最大值,使得振荡器快速起振。起振并稳定一段时间后 M 变为高电平,N6、P6 关闭,N7、P7 导通,P8~P10 和 N8~N10 栅极接  $V_{bias}$ ,可变电流降低,振荡器进入限定电流工作状态,P8~P10 和 N8~N10 的电流比值为  $1:2:4$ ,按照二进制电流大小进行配置,构成多管数控电流源,调节电流控制信号 CT0~CT2,可以实现反相放大器电流逐步减小。

### 2.2 偏置电路

如图 5 所示,由与电源电压无关的基准电流源提供偏置,设计产生 50 nA 的电流基准,采用共源共栅结构,提高了电流镜的匹配程度,使电流复制更加精确<sup>[15]</sup>。P1、P2、C0 构成启动电路,避免了电流为零的简并点。

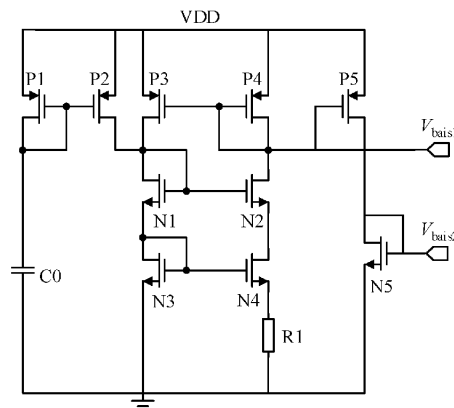


图 5 偏置产生电路

### 2.3 数字控制电路

数字控制电路如图 6 所示,主要用来产生振荡电路所需的电流控制信号,并且可以检测振荡器的工作状态。

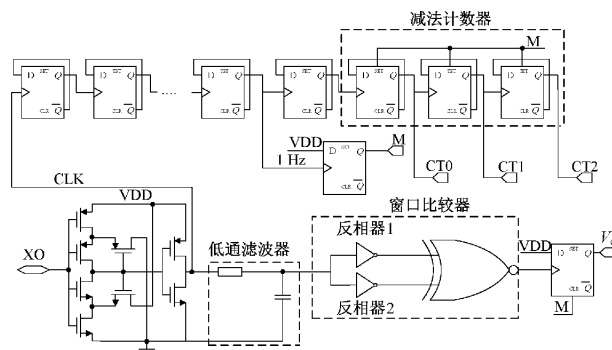


图 6 数字控制电路

振荡器电路产生的正弦信号首先经过施密特整形电路,得到频率为 32.768 kHz 的满摆幅方波信号 CLK,该信号经过 15 次二分频得到频率为 1 Hz 的时钟信号,当 1 Hz 时钟信号的第一个下降沿到来时,标志信号 M 置 1,表明振荡电路已经正常起振并保持了一段时间,振荡电路进入限定电流工作状态。同时将标志信号 M 连接到三位减法计数器内 D 触发器的置 1 端子。标志信号为 0 时,CT0~CT2 置 1,可变电流最大;标志信号为 1 时,减法计数器内

D 触发器正常工作, 电流减小会导致振荡器的振幅降低, 而振幅降低到保持稳定需要一段时间, 将减法计数器的周期设为 2 s, 以保证振荡器振幅降低到保持稳定有足够的时间。CT0~CT2 从 111 状态开始逐步递减, 若在电流减小情况下振荡器仍能维持正常工作状态, 则电流进一步减小, 而电流过小会使振荡器无法维持振荡状态, 此时不再产生时钟信号, 电流不变直到振荡器停振。

满摆幅方波信号 CLK 经过低通滤波器得到其直流成分, 并将该直流成分输出给窗口比较器, 低通滤波器的上限频率小于振荡器的输出信号频率。窗口比较器由两个反相器以及同或门组成, 反相器 1 和反相器 2 的电压传输特性曲线如图 7 所示。电源电压为 1.8 V, 振荡器正常工作时低通滤波器输出电压信号幅度在 0.9 V 左右, 调节反相器 1 和反相器 2 内 MOS 管的尺寸, 使得反相器 1 的阈值电压  $U_{RH}=1.2$  V, 反相器 2 的阈值电压  $U_{RL}=0.6$  V, 当输入在  $U_{RH}$  和  $U_{RL}$  之间时, 反相器 1 和反相器 2 的输出经过同或门后输出为 0, 反之则输出为 1。

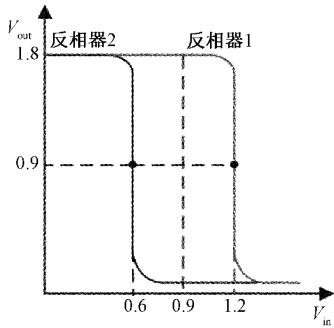


图 7 反相器电压传输特性

振荡器正常工作时, 低通滤波器输出信号落在预设区间 ( $U_{RL} \sim U_{RH}$ ), 窗口比较器输出为 0; 振荡器未起振或者即将停止振荡时, 低通滤波器输出信号不在预设区间, 窗口比较器输出为 1。将窗口比较器的输出作为一个 D 触发器的时钟信号, 标志信号 M 连接到复位端, 起振阶段振荡电路处于最大电流工作状态, 标志信号 M 为低电平, 触发器置零, 检测电路的输出信号  $V_o$  为低电平, 表明振荡器处于正常工作状态。当振荡器进入限定电流工作状态后, 标志信号 M 为高电平, 触发器正常工作, 当窗口比较器输出从低电平跳到高电平时, 触发检测电路的输出信号  $V_o$  变为高电平, 表明低通滤波器输出信号不在预设区间, 振荡器因为电流减小而即将停止振荡, 维持振荡状态所需最小电流的控制信号已经找到。

最后将振荡器设置为最大电流快速起振, 电流控制信号设置为维持振荡状态所需最小电流对应的控制信号, 关闭低通滤波器, 窗口比较器, 减法计数器, 使振荡器起振后直接切换到最小电流维持振荡。

### 3 电路测试和仿真结果

采用 28 nm CMOS 工艺进行了电路设计和版图实现,

皮尔斯振荡电路版图如图 8 所示, 其面积为  $283 \mu\text{m} \times 160 \mu\text{m}$ 。

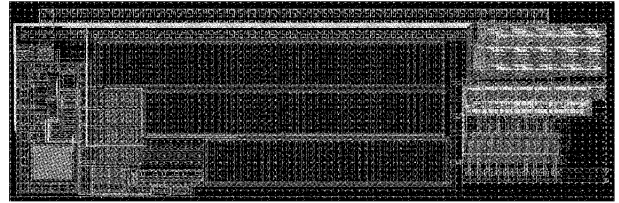


图 8 皮尔斯振荡电路版图

寻找最小电流过程的瞬态图如图 9 所示, CT0~CT2 为寻找过程中对应的电流控制信号, M 为标志信号,  $V_o$  为检测电路的输出信号。可以看出标志信号 M 在 1.1 s 左右变成高电平, 振荡器电路进入限定电流工作模式, CT0~CT2 从 111 状态开始逐步减小,  $V_o$  在 9.7 s 左右变成高电平, 此时低通滤波器输出不在预设区间, 标志信号 M 处于状态 1, 对应电流控制信号 CT0~CT2 为 011, 晶振输出信号逐渐衰减直到停止振荡, 表明振荡器最小电流对应的电流控制信号 CT0~CT2 为 100, 振荡器此时以最低功耗维持振荡状态。

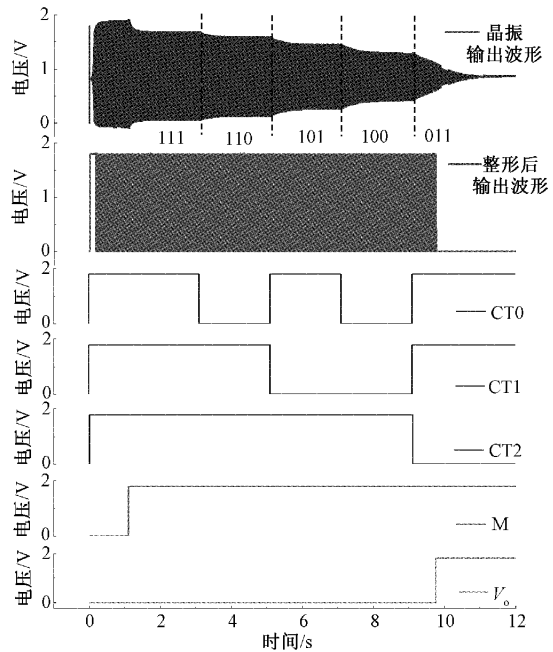


图 9 寻找最小电流过程的瞬态图

图 10 为振荡器快速起振后以最低功耗工作的瞬态波形, 仿真结果表明, 在 1.8 V 电源电压下, 晶振电路起振时间约为 200 ms, 经测量起振阶段平均工作电流约为  $1 \mu\text{A}$ , 稳定后的平均工作电流约为 270 nA, 功耗降低了 73%, 整形过后得到的方波信号占空比为 49.33%, 可以作为数字电路的时钟信号。

本文所提出的晶振电路的性能指标与其他文献对比如表 1 所示。可以看出, 当振荡频率为 32.768 kHz 时, 本文

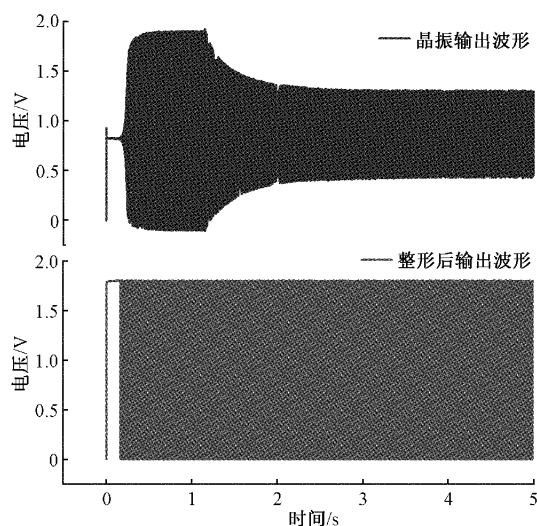


图 10 起振后以最低功耗工作的瞬态波形

与文献[16]、[18]都进行了快速起振设计,起振时间较短,而文献[17]起振时间较长,同时本文所提出的皮尔斯振荡电路电流最小,满足低功耗晶振电路的设计要求。

表 1 本文晶振设计指标与其他文献对比

参数	文献[16]	文献[17]	文献[18]	本文
频率/kHz	32.768	32.768	32.768	32.768
电源电压/V	3.3	2.7~5	1.9	1.8
起振时间/s	0.2	1	0.177	0.2
工作电流/A	0.361	0.75	0.755	0.27

## 4 结 论

本文介绍了皮尔斯振荡器的基本原理,在传统皮尔斯振荡器基础上增加了电流控制电路,通过增加低通滤波器、计数器和窗口比较器,可以较为准确的找到振荡器维持振荡状态所需的最小电流。电流控制信号由数字电路提供,静态功耗非常低,能够将振荡器电路的整体工作电流和功耗降低一半以上。

### 参考文献

- [1] 谭传武, 龚江涛. 一种单片高稳振荡器芯片设计[J]. 电子测量技术, 2020, 43(2): 73-76.
- [2] 白丽娜, 周涓, 李婉莹, 等. 基于应力处理的温度补偿石英晶体振荡器[J]. 仪器仪表学报, 2014, 35(7): 1594-1599.
- [3] 王小曼, 原义栋, 田勇. 一种频率稳定的低功耗振荡器电路设计[J]. 电子技术应用, 2012, 38(10): 56-58, 61.
- [4] DING M, LIU Y H, HARPE P, et al. A low-power fast start-up crystal oscillator with an autonomous dynamically adjusted load[J]. IEEE Transactions on Circuits and Systems, I. Regular Papers: A

Publication of the IEEE Circuits and Systems Society, 2019, 66(4): 1382-1392.

- [5] SAITO A, ZHENG Y, WATANABE K, et al. 0.35 V, 4.1  $\mu$ W, 39 MHz crystal oscillator in 40 nm CMOS [C]. Proceedings of the 2012 ACM/IEEE International Symposium on Low Power Electronics and Design, 2012: 333-338.
- [6] YOON D, JANG T, SYLVESTER D, et al. A 5.58 nW crystal oscillator using pulsed driver for real-time clocks[J]. IEEE Journal of Solid-State Circuits, 2016, 51(2): 509-522.
- [7] 严晖. 应用于 RTC 的低功耗晶体振荡器设计[D]. 南京: 东南大学, 2018.
- [8] 孙磊. 一种低功耗 CMOS 晶体振荡器的设计[J]. 中国集成电路, 2016, 25(5): 15-22.
- [9] IGUCHI S, SAKURAI T, TAKAMIYA M. A low-power CMOS crystal oscillator using a stacked-amplifier architecture[J]. IEEE Journal of Solid-State Circuits, 2017, 52(11): 3006-3017.
- [10] 朱英, 辛长宇. 晶体振荡器的设计与验证[J]. 上海汽车, 2019, (8): 56-61.
- [11] 张筱, 樊超. 带自动振幅检测控制的皮尔斯晶体振荡器电路设计[J]. 电子设计工程, 2019, 27(4): 118-121.
- [12] 邵颖飞, 鲁征浩. 基于皮尔斯振荡器的 8 MHz 晶振电路设计[J]. 电子与封装, 2021, 21(2): 96-101.
- [13] 汪刚. 超低功耗实时时钟晶体振荡器设计[D]. 南京: 东南大学, 2017.
- [14] KUMAR P, REKHA S. Fast start crystal oscillator design[C]. 2017 International Conference on Energy, Communication, Data Analytics and Soft Computing Varanasi (ICECDS), Chennai, India, 2017: 3844-3849.
- [15] 黄苏平. 低压共源共栅电流镜的偏置电路[J]. 集成电路应用, 2020, 37(4): 25-27.
- [16] 赵毅强, 杨栋. 低功耗低频快速起振电路的设计[J]. 北京工业大学学报, 2012, 38(7): 1068-1072.
- [17] 彭伟娣, 张文杰, 谢亮, 等. 一种低功耗 CMOS 晶振电路设计[J]. 电子器件, 2013, 36(3): 336-339.
- [18] 秦宾, 李天望. 一种自动振幅控制的快速起振晶体振荡器设计[J]. 中国集成电路, 2021, 30(10): 34-37, 41.

### 作者简介

李宜书, 硕士研究生, 主要研究方向为模拟集成电路设计。

E-mail: 2317668203@qq.com

陈德媛(通信作者), 博士, 副教授, 硕士生导师, 主要研究方向为模拟集成电路设计, 微电子设计。

E-mail: chendy@njupt.edu.cn

张瑛, 博士, 教授, 硕士生导师, 主要研究方向为模拟与射频集成电路设计。

E-mail: zhangying@njupt.edu.cn