

DOI:10.19651/j.cnki.emt.2106524

# 基于派克变换的改进型鉴相器设计与实现\*

邢震震 苏淑靖 梁文科 梁东飞

(中北大学 仪器科学与动态测试教育部重点实验室 太原 030051)

**摘要:** 针对准确获取电网电压相位信息的锁相环中,当频率突变时引入较大相位偏差影响相位跟踪性能问题,在二阶广义积分器 SOGI 输出分量的基础上引入比例环节对其进行了改进,提出了一种基于改进 SOGI 和 PARK 变换的改进型数字鉴相器结构,详细说明了 PARK 变换的工作原理,分析了改进型锁相环的控制结构,在 Simulink 里对其进行建模和仿真,并且用 FPGA 进行数字化实现。仿真实验表明由改进型鉴相器组成的锁相环与传统锁相环相比在频率突变时相位锁定性能好,锁相精度高以及具有快速的时间响应。

**关键词:** PARK 变换;二阶广义积分器;坐标变换;鉴相器;频率突变;锁相环

**中图分类号:** TN791 **文献标识码:** A **国家标准学科分类代码:** 510.1010

## Design and implementation of improved phase detector based on PARK transform

Xing Zhenzhen Su Shujing Liang Wenke Liang Dongfei

(Key Laboratory of Instrumentation Science &amp; Dynamic Measurement, Ministry of Education, North University of China, Taiyuan 030051, China)

**Abstract:** Aiming at the problem of phase-locked loop (PLL) which can accurately obtain the voltage phase information of power network, when the frequency changed suddenly, the large phase deviation affected the phase tracking performance, the second-order generalized integrator (SOGI) was improved by introducing a proportional component, and proposed an improved digital phase detector structure based on the improved SOGI and PARK transform, and explained the working principle of PARK transform in detail, the control structure of the improved PLL was analyzed, then it is modeled and simulated in Simulink and realized digitally with FPGA. The simulation results show that the PLL composed of the improved phase detector has better phase-locked performance, high phase-locked precision and fast time response compared with the traditional PLL.

**Keywords:** PARK transformation; second order generalized integrator; coordinate transformation; phase detector; frequency mutation; phase-locked loop

## 0 引言

锁相环是获取电网频率和相位核心技术<sup>[1]</sup>,可以实现并网设备与电网同步<sup>[2]</sup>。要保证并网设备能以较低的功耗正常运行,锁相环需要准确跟踪相位<sup>[3]</sup>。鉴相器是锁相环的重要组成部分,它把输入信号与锁相环输出反馈到鉴相器端的频率和相位比较然后闭环调节,调节锁相环输出,直至完成锁相<sup>[4]</sup>。在理想的工况下,锁相精度高,相位锁定性能好,但是当电网频率突变或者波形畸变时,锁相环的输出与输入经过鉴相器比较后会引入较大的相位偏差和高次谐波分量<sup>[5]</sup>,影响相位跟踪和锁相的精度。鉴相器输出是最

早含有相位差信息的端口,因此需要对现有的鉴相器进行改进,使得改进后的结构在频率突变时不仅能准确相位跟踪,也能够抑制高次谐波干扰和提高锁相环的动态响应速度。陈红兵等<sup>[6]</sup>设计了一种频率自适应的滤波器,解决了因电网频率变化不能获取实时相位的问题,但它不能很好抑制高频干扰。王华军<sup>[7]</sup>提出 JK 触发型鉴相器,解决了参考信号频率发生突变后较长锁定过程的缺点,但是它只适用于输入信号为方波且周期为整数倍的情况。文献[8-9]采用 D 触发器和 JK 触发器共同实现鉴相,它缩短了相位鉴定和调整的时间,但是鉴相的精度不高,也没有解决频率突变时引入较大相位偏差的问题。

收稿日期:2021-04-26

\* 基金项目:国家自然科学基金(51875534)项目资助

传统的 SOGI 当参考输入频率突变时构建的一对正交分量幅值会不相等,锁相环在后续的调节中会出现频率偏差,从而造成较大的相位偏差影响相位跟踪的性能。因此要对相位偏差进行补偿<sup>[10]</sup>,本文提出一种由改进 SOGI 和 PARK 变换组合的鉴相器结构,在 SOGI 输出正交分量的基础上引入一个比例环节,解决了频率突变时两分量幅值不等的缺点,实现了相位偏差很小的效果,而且系统完成相位锁定的动态响应速度很快。此外利用 SOGI 本身具有较好的低通滤波效果,抑制了畸变时引入的高频分量干扰,在 Simulink 里对设计的结构进行建模和仿真,然后在 FPGA 中进行算法实现,仿真实验验证了改进型鉴相器结构的正确性,在频率突变时相位锁定性能好,锁相精度高以及具有快速的时间响应。

### 1 改进型数字鉴相器结构设计

通常锁相环的结构如图 1 所示,它由鉴相器、电荷泵、环路滤波器、压控振荡器以及反馈分频器组成<sup>[11]</sup>。其中,鉴相器将参考输入信号的电压  $V_{REF}$  和相位  $\theta_{REF}$  与输出反馈信号的电压  $V_{out}$  和相位  $\theta_{VCO}$  进行比较<sup>[12]</sup>,在得到输出  $V$  后,系统会一直闭环反馈,直至完成锁相。

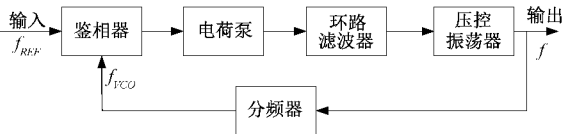


图 1 锁相环结构

$$V_{REF} = \sin(\omega_{REF}t + \theta_{REF}) \quad (1)$$

$$V_{out} = \sin(\omega_{VCO}t + \theta_{VCO}) \quad (2)$$

由式 (3) 可知鉴相器输出信号  $V$  中含有频率和分量<sup>[13]</sup>。

$$V = \frac{1}{2} \cdot \sin((\omega_{REF} - \omega_{VCO})t + \theta_{REF} - \theta_{VCO}) + \frac{1}{2} \cdot \sin((\omega_{REF} + \omega_{VCO})t + \theta_{REF} + \theta_{VCO}) \quad (3)$$

图 2 所示为设计的改进型数字锁相环结构,其中改进型鉴相器由改进的 SOGI 和 PARK 变换组成,利用改进的 SOGI 获取 PARK 变换所需的正交分量,PARK 变换将静止参考坐标系下相应的正交分量与旋转坐标系同步,进而转换成直流量  $V_d$  和  $V_q$ ,然后直流量  $V_q$  经过 PI 控制器和积分环节得到反馈输出信号,最后经过 DDS 反馈到鉴相器,作为 PARK 变换下的旋转分量,当直流量  $V_d$  值为 0 时,锁相环就实现了相位锁定。

## 2 原理和方法

### 2.1 SOGI 获取正交分量

产生同步正交信号的方法有很多种,可以利用时间滞后模块或者相位滞后补偿器将参考输入信号进行  $90^\circ$  相移,但是这两种方法输入很容易受到谐波分量的影响,使输出的正交分量中含有高次谐波,从而影响鉴相的结果,本文利

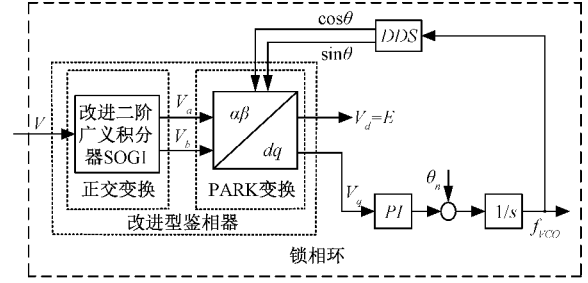


图 2 改进型结构设计框图

用 SOGI 产生一对正交信号,在传统 SOGI 基础上引入一个积分环节,改进型结构如图 3 所示,其中  $\omega$  为输入信号实时频率, $\omega_n$  为系统的标称频率。

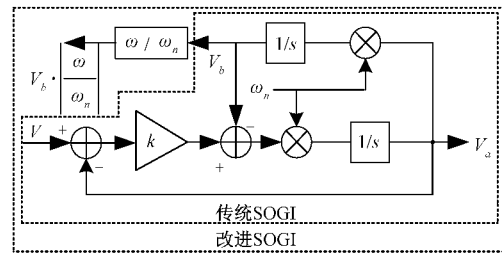


图 3 改进型 SOGI 结构

SOGI 将输入信号  $V$  经过比例和两次积分环节不断反馈就可以获得一对正交分量  $V_a$  与  $V_b$ 。由图 3 可知两分量的闭环传递函数分别为:

$$H \frac{V_b(s)}{V(s)} = \frac{k\omega_n s}{s^2 + k\omega_n s + \omega_n^2} \quad (4)$$

$$H \frac{V_a(s)}{V(s)} = \frac{k\omega_n^2}{s^2 + k\omega_n s + \omega_n^2} \quad (5)$$

由式(4)和(5)可以推导出相应正交分量的时域表达式,假设输入分量  $V = a \sin(\omega t + \theta)$ , 则:

$$V_a(t) = a \frac{k\omega\omega_n}{\sqrt{k^2\omega_n^2\omega^2 + (\omega^2 - \omega_n^2)^2}} \sin(\omega t + \theta) \quad (6)$$

$$V_b(t) = a \frac{-k\omega_n^2}{\sqrt{k^2\omega_n^2\omega^2 + (\omega^2 - \omega_n^2)^2}} \cos(\omega t + \theta) \quad (7)$$

当频率突变时有  $\omega_n \neq \omega$ ,当系统稳定时传统 SOGI 产生的两分量幅值就会不等,SOGI 构建的分量与参考输入相比存在相位误差无法保证准确的相移,不利于 PARK 变换实现锁相,影响锁相精度,所以要对 SOGI 进行改进。由式(6)和(7)可知当系统稳定时,两幅值满足  $|V_b| = |\omega_n/\omega \cdot V_a|$ ,图 3 在传统 SOGI 的  $V_b$  分量输出后加上增益为  $|\omega/\omega_n|$  的比例环节,当频率突变时此时两分量就会满足幅值相等的条件,从而使相位偏差很小,当输入信号频率处于正常工况时有  $|\omega/\omega_n| = 1$ ,所以提出改进的 SOGI 结构同样满足两分量幅值相等的要求。

由式(6)和(7)知输入信号相对于基频  $\omega_n$  含有高次谐波干扰时,两分量的幅值均小于  $a$ ,表明 SOGI 可以抑制高频干扰的通过,可见 SOGI 具有很好的低通滤波效果,同时

$k$  决定 SOGI 的带宽,锁相环中滤波器的带宽与系统的响应时间成反比,当设置的带宽较小时,锁相的时间就会相应地变长。为了提高系统的动态响应速度,可通过降低 SOGI 中的系数  $k$  来抑制式(3)中较低的频率和分量,而且  $k$  越小系统的灵敏度越好。改进的 SOGI 解决了频率突变时引入的相位偏差问题,能使 PARK 变换正常进行,从而实现相位跟踪,它也会很好地抑制参考输入端引入的高次谐波。

### 2.2 PARK 变换

PARK 变换实质是坐标变换,它把输入分量由静止参考坐标系  $\alpha$ - $0$ - $\beta$  过渡到同步旋转坐标系  $d$ - $0$ - $q$  中<sup>[14]</sup>。由于输入信号  $V$  随着时间变化,则由 SOGI 产生的正交分量也是变化的,引入 PARK 变换,会形成一个旋转坐标系,当它的旋转速度与  $V$  的变化速度同步时,正交分量在此旋转坐标系就不会随着时间的变化,旋转坐标系使输入信号的变化处于相对静止状态<sup>[15]</sup>。PARK 变换示意图如图 4 所示,其中  $V_a$  与  $V_b$  分别是  $V$  在  $\alpha$  和  $\beta$  轴上的投影,也是由 SOGI 产生的正交信号分量, $V_d$  和  $V_q$  是  $V$  在旋转坐标系下的投影, $\theta_1$  是  $V$  与静止坐标系的  $a$  轴夹角, $\theta_2$  是静止坐标系的  $a$  轴和旋转坐标系  $d$  轴之间的夹角。

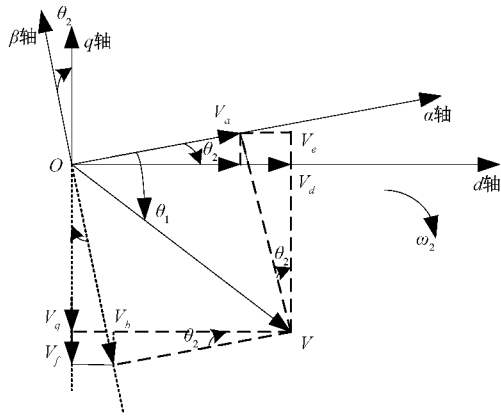


图 4 PARK 变换示意图

从 PARK 变换的示意图中可以得到如下公式:

$$V_a = V \cdot \cos\theta_1 \tag{8}$$

$$V_b = V \cdot \sin\theta_1 \tag{9}$$

$$V_e = V_b \cdot \sin\theta_2 \tag{10}$$

$$V_f = V_a \cdot \sin\theta_2 \tag{11}$$

$$V_d = V_a \cdot \cos\theta_2 + V_b \cdot \sin\theta_2 \tag{12}$$

$$V_q = V_b \cdot \cos\theta_2 - V_a \cdot \sin\theta_2 \tag{13}$$

由式(8)~(13)可得:

$$V_d = V \cdot \cos(\theta_1 - \theta_2) \tag{14}$$

$$V_q = -V \cdot \sin(\theta_1 - \theta_2) \tag{15}$$

由式(14)和(15)可知,直流分量  $V_d$  和  $V_q$  都包含  $\theta_1$  与  $\theta_2$  的相位差信息,把它们分别看作电压的有功和无功分量,当完成相位跟踪时,PARK 变换后的直流分量  $V_q$  变为 0,此时输入信号与旋转坐标系的转速同步变化,同时它会

和  $d$  轴重合,当系统未完成相位锁定时,分量  $V_q$  会随着相位差的改变而改变,锁相环不断闭环反馈,直至其值为 0。

### 2.3 PARK 变换 Simulink 建模

上述已经介绍了 PARK 变换的基本原理,现在 Simulink 里对其进行建模,构建的模型如图 5 所示,PARK 变换的输入分量由前述改进的 SOGI 获得,然后利用 Simulink 里面的正余弦函数构建  $dq$  坐标系下的旋转分量,在 Simulink 里利用乘法器模块对输入分量和旋转分量进行处理。

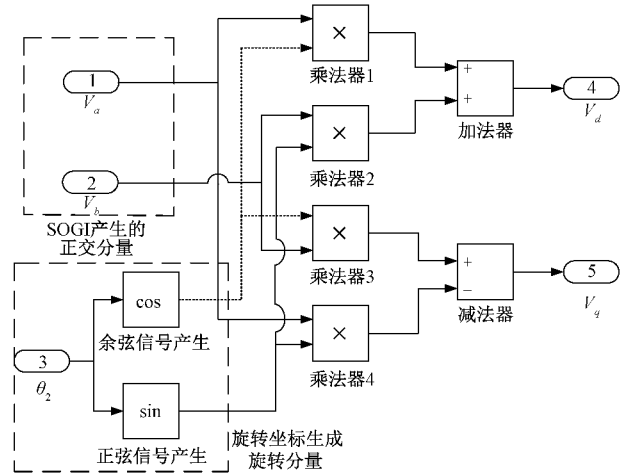


图 5 PARK 变换 Simulink 建模图

将 SOGI 获得的正交分量以及构建的旋转分量分别送给对应的乘法器,其输出经过相应的加法器和减法器就能得到鉴相器的输出分量。将乘法器 1 和乘法器 2 的输出经过加法器就可以得到式(12)所示的直流分量  $V_d$ ,将乘法器 3 和乘法器 4 的输出经过减法器就可以得到式(13)所示的直流分量  $V_q$ ,进行化简就可以得到式(14)和(15),可见 Simulink 里构建 PARK 模型的结果与理论推导结果一致,说明 Simulink 里构建的 PARK 结构模型可行。

### 3 系统 Simulink 建模

前文介绍了改进 SOGI 和 PARK 变换的模型,在 Simulink 中对其构成的锁相环进行建模,如图 6 所示。其中电荷泵的作用是将相位差信号转换成电流信号,然后经过滤波器转换成控制 VCO 的电压,VCO 输出的信号反馈到鉴相器一端,与输入信号进行比较,当相位同步或相位差恒定时,即可实现锁相的功能。滤波器的设计是完成锁相的关键,当 VCO 获得相应的控制电压后就会输出较准确的反馈控制信号不断调节鉴相器的输出。

本文设计的是二阶环路滤波器,设环路带宽为  $f_c$ ,滤波器的传输阻抗为  $Z$ ,压控振荡器的调谐增益为  $k_{vco}$ ,滤波器将电荷泵提供的电流转换成电压信号,由图 6 可以得到如下公式:

$$Z = \left( R_1 + \frac{1}{s \cdot c_2} \right) // \frac{1}{s \cdot c_1} \tag{16}$$

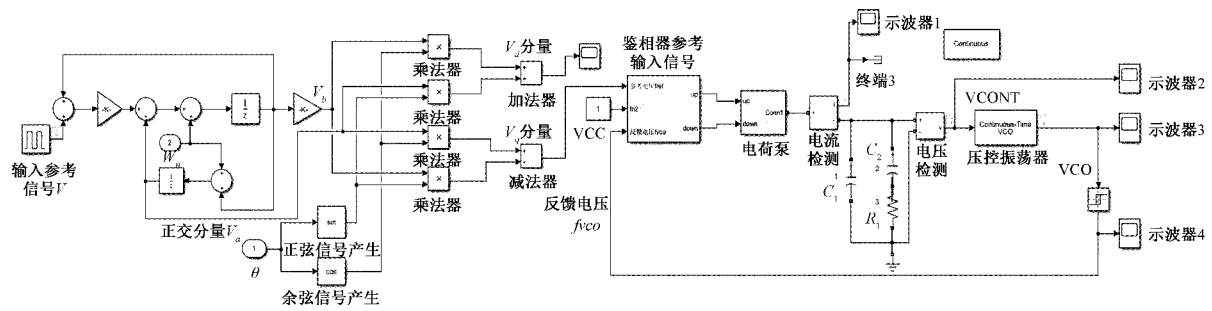


图 6 系统 Simulink 建模图

为了便于表达,现引入  $t_1$  和  $t_2$ ,令:

$$t_1 = R_1 \cdot c_2 \tag{17}$$

$$t_2 = \frac{R_1 \cdot c_1 \cdot c_2}{c_1 + c_2} \tag{18}$$

把式(17)~(18)代入式(16)化简得:

$$Z = \frac{1 + s \cdot t_1}{s \cdot (c_1 + c_2)(1 + s \cdot t_2)} \tag{19}$$

压控振荡器在频域上相当于一个积分环节,所以本文由设计改进的鉴相器和二阶环路滤波器组成的锁相环是一个三阶系统,设系统的开环传递函数为  $H(s)$ , 求出幅频特性曲线然后把相应的幅值设定为 1, 就可以得到环路带宽  $f_c$  的值。

$$H(s) = \frac{I_1 \cdot k_{vco}}{2\pi} \frac{1 + s \cdot t_1}{s^2 \cdot (c_1 + c_2)(1 + s \cdot t_2)} \tag{20}$$

$$f_c = \frac{I_1 \cdot k_{vco} \cdot R_1}{4\pi^2} \frac{c_2}{c_1 + c_2} \tag{21}$$

由式(20)可以求解系统的相位裕度  $L$  为:

$$L = \arctan(\omega t_1) - \arctan(\omega t_2) \tag{22}$$

式(22)对频率求一阶导数,如果让求导的值为 0, 此时的相位裕度最大,满足式(23)。

$$f_c = \frac{1}{2\pi \cdot \sqrt{t_1 \cdot t_2}} \tag{23}$$

在本文中设计的环路带宽  $f_c$  为 600 kHz, 电荷泵的电流为  $10 \mu\text{A}$ , 压控振荡器的调谐增益  $k_{vco}$  为 30 MHz/V, 联立以上公式可以求解  $R_1$ 、 $C_1$  以及  $C_2$  的值分别 21.728 k $\Omega$ 、5.1219 pF 和 33.54 pF。

在 Simulink 中对由改进型鉴相器组成的锁相环进行仿真,得到了输入频率正常和突变情况下 VCO 控制电压变化的结果分别如图 7 和 8 所示。图 7 可以看出正常频率下传统和改进锁相环完成锁相的时间分别为 0.009 6 s 和 0.114 s, 当频率突变时从图 8 可以看出两者完成锁相的时间分别为 0.21 s 和 8.5 s, 仿真结果表明改进型锁相环在输入频率正常或者突变下锁相环的动态响应速度都比传统的锁相环快,而且频率突变时改进型锁相环 VCO 的超调量很小仅有 0.66%, 锁相的精度得到了提高。其中 VCO 控制电压经过短暂振荡后迅速收敛就可以输出稳定的电压,振荡过程是鉴相器在不同时刻输出的相位差不固定造

成,收敛说明改进的锁相环系统是一个稳态系统,仿真结果也进一步表明设计的改进型鉴相器结构是理论可行的,由它构建的锁相环能够降低频率突变时引入较大的相位偏差,提高了相位跟踪的性能。

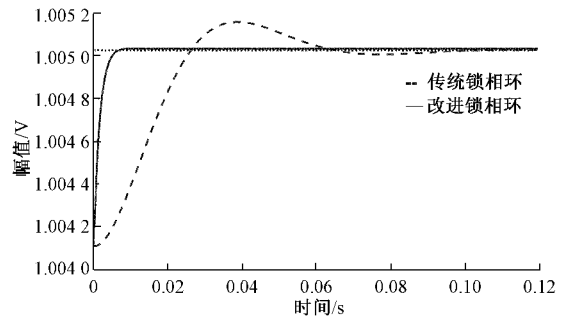


图 7 正常频率下锁相环 Simulink 仿真图

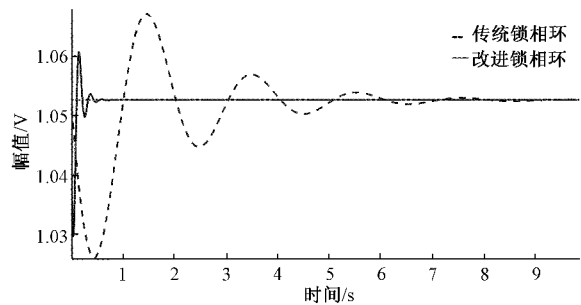


图 8 频率突变后锁相环 Simulink 仿真图

## 4 鉴相器的 FPGA 实现

### 4.1 输入信号正交化 FPGA 实现

在进行 PARK 变换鉴相之前要对数据预处理,数据预处理单元为基于改进 SOGI 直接型 IIR 数字低通滤波器,通过 FPGA 对该滤波器进行设计实现。滤波算法将锁相环输入参考信号实现  $90^\circ$  相移,从而生成一对正交分量, FPGA 在线测试的结果如图 9 所示,输入参考信号端模拟频率突变并且混叠了高次谐波,可以看到参考输入信号实现了  $90^\circ$  相移,生成了一对正交分量,引入的相位偏差很小。在线测试结果表明两路输出均为单一频量正余弦信号,可见改进 SOGI 能处理频率突变时出现较大相位偏差



的问题,也可以有效抑制参考输入端引入的高次谐波,是 PARK 变换正常工作的前提。

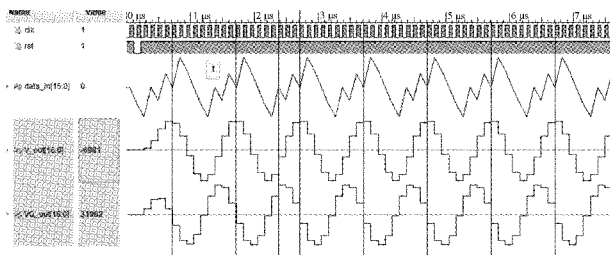


图 9 输入端频率突变和加噪时正交化 FPGA 在线测试图

### 4.2 PARK 变换算法的 FPGA 实现

从 PARK 变换的算法公式上来看,是简单的乘法和加法运算,乘加运算对于 FPGA 来说并非难事,对于乘法运算采用 FPGA 内部集成的乘法器 IP 核,因为它的精度和运算速度都比较高,从式(12)和(13)可以看出实现 PARK 变换需要选用 4 个乘法器,其中乘法器两输入端的数据位宽设置为 16 位,并且打一级流水线。使用流水线虽然会增大资源的使用,但是它能够使寄存器间的传播延迟变小,使系统的工作速度得到很大地提高。

锁相环稳定时,鉴相器有两种工作状态:1)鉴相器参考输入端与锁相环输出反馈端存在固定相位差;2)两者相位同步。首先,当鉴相器输入端和锁相环输出反馈端比较后存在固定相位差的信号数据时,FPGA 在线测试结果如图 10 所示,由式(14)和(15)可知,当鉴相器输入端与锁相环输出反馈端存在固定相位差时,直流分量  $V_d$  与  $V_q$  是关于时间  $t$  的余弦和正弦函数,这与图 10 的结果相对应,两直流分量分别成正余弦分布。

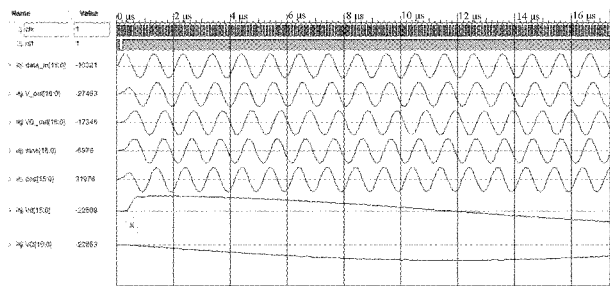


图 10 鉴相器两端相位差恒定时 FPGA 在线测试图

当鉴相器输入端与锁相环输出反馈端相位同步时,FPGA 在线测试结果如图 11 所示,同理由式(14)和(15)可知直流分量  $V_d$  与  $V_q$  的值分别为 1 和 0,由于乘法器的位宽设置的是 16 位,所以当鉴相器两输入端相位同步时, $V_d$  和  $V_q$  理论上分别稳定在 32 767 和 0 处,从图 11 看出  $V_d$  和  $V_q$  的值分别为 32 739 和 0,这是由于 FPGA 存在数据量化的误差,数据处理时存在四舍五入未能做到全精度运算。当完成锁相时,改进型鉴相器输出的直流分量  $V_d$  为 0,能够完成鉴相实现相位跟踪,锁相环也能趋于稳定状态。

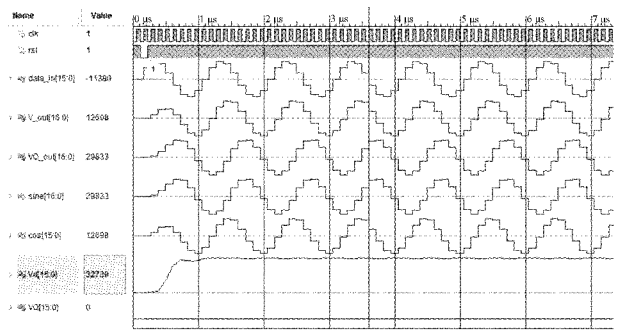


图 11 鉴相器两端相位同步时 FPGA 在线测试图

### 4.3 算法仿真结果分析

从 Simulink 和 FPGA 的仿真结果中可以看出本文所设计的改进型鉴相器的优点:1)可以进行全数字化实现,而且实现算法准确,实现过程较快;2)利用改进型 SOGI 实现正交化的这一特殊处理可以抑制提高次谐波的干扰,使频率突变时引入的相位偏差小,不会影响鉴相过程;3)本文提出的改进型鉴相器结构可以作为锁相环的一个基础单元实现鉴相,锁相过程快速而又准确。

## 5 结 论

本文针对当频率突变时引入较大相位偏差影响相位跟踪性能的问题,提出并设计了一种由改进 SOGI 和 PARK 变换组合的鉴相器结构,SOGI 有很好的低通滤波效果,可以抑制高次谐波干扰,仿真实验说明与传统锁相环相比,频率突变时由改进的 SOGI 构建的正交分量仍然满足幅值相等条件,从而引入的相位偏差很小,而且超调量小锁相精度高,系统的动态响应速度也更快,锁相性能得到了很好的优化,而且提出的改进型结构可用 FPGA 全数字化实现,具有一定的工程应用和参考价值。

### 参考文献

- [1] 孙吉良,何颀,申江江,等.基于 DDS 和 PLL 的 LFM CW 雷达频率源设计与分析[J].国外电子测量技术,2021,40(1):106-110.
- [2] 仇乐兵,唐建宇,曹洋,等.基于二阶广义积分器的改进型电网锁相环[J].大功率变流技术,2017(2):51-57.
- [3] 刘文俊,李学明,陈志文,等.基于频率自适应 PLL 的传动系统牵引电机转速实时估计[J].电子测量与仪器学报,2020,34(5):157-164.
- [4] 杨才伟,王剑,游小杰,等.二阶广义积分器锁相环数字实现准确性对比[J].电子学报,2019,34(12):2584-2596.
- [5] 贺伟龙,魏永清,张志斌,等.基于广义二积分器的单项锁相环设计[J].船电技术,2019,39(7):16-19,24.
- [6] 陈红兵,闵晶妍.基于频率自适应滤波器的单相锁相环[J].郑州大学学报(工学版),2015,36(2):115-119.
- [7] 王华军.基于 FPGA 的新型全数字锁相环的设计与实

- 现[D]. 成都:电子科技大学,2015.
- [8] 何守兵,习友宝. 基于FPGA的一种改进型全数字锁相环设计与实现[J]. 大众科技,2011(7):18-19.
- [9] ZUO C, CHEN Q, HUANG L, et al. Phase discrepancy analysis and compensation for fast Fourier transform based solution of the transport of intensity equation[J]. Optics Express,2014,22(14):17172.
- [10] 张中华,杨延西. 一种针对投影仪gamma效应的相位误差补偿方法[J]. 仪器仪表学报,2019,40(11):1-8.
- [11] 张伟俊,苏淑靖,王少斌,等. 一种多接口电平输出频率综合器设计[J]. 电子器件,2020,43(1):30-33.
- [12] KWANSEO P, DEOG-KYOON J. Analysis of frequency detection capability of Alexander phase detector [J]. Electronics Letters, 2020, 56(4): 180-182.
- [13] THIJSSSEN B J, KLUMPERINK E A M, QUINLAN P, et al. Feedforward phase noise cancellation exploiting a sub-sampling phase detector[J]. IEEE Transactions On Circuits and Systems II-Express Briefs, 2018(11): 1574-1578.
- [14] 任晓红,万红,俞啸,等. 基于Park变换的三电平逆变器开路故障诊断[J]. 工矿自动化,2020,46(5): 82-86,93.
- [15] 欧阳森,马文杰,柯清派,等. 基于反Park变换的不平衡锁相环设计研究[J]. 电测与仪表,2019,56(17):1-5,12.

#### 作者简介

邢震震,硕士研究生,主要研究方向为锁相环、电路与系统、信号处理。

E-mail:1054902919@qq.com

苏淑靖(通信作者),博士,教授,主要研究方向为感知与探测、信号处理。

E-mail:1015645377@qq.com