

基于FPGA进位链的铯光泵磁力仪频率测量方法

林桐^{1,2} 刘辉¹ 纪奕才¹ 方广有¹

(1. 中国科学院电磁辐射与探测技术重点实验室 北京 100190; 2. 中国科学院大学 北京 100190)

摘要: 铯光泵磁力仪输出拉莫尔频率,需要通过频率测量换算得到磁场值,频率测量的精度直接关系到磁测结果的准确性。提出了一种基于FPGA进位链的铯光泵磁力仪频率测量方法。首先采用加法器将FPGA中的专用进位连线资源级联成进位链,然后基于时间内插的原理实现对拉莫尔频率的测量。与其他频率测量方法相比,该方法只需要FPGA编程即可实现,不需要额外的硬件消耗。对原理样机的测试结果表明,系统可行性好,测量精度高,以低成本、高灵活性的方式实现了铯光泵磁力仪的频率测量。

关键词: 铯光泵磁力仪;频率测量;进位链;时间内插;FPGA

中图分类号: TM935.1 **文献标识码:** A **国家标准学科分类代码:** 510.10

Frequency measurement method for optically pumped cesium vapor magnetometer based on FPGA carry chain

Lin Tong^{1,2} Liu Hui¹ Ji Yicai¹ Fang Guangyou¹

(1. Key Laboratory of Electromagnetic Radiation and Sensing Technology, Chinese Academy of Sciences, Beijing 100190, China; 2. University of Chinese Academy of Sciences, Beijing 100190, China)

Abstract: Optically pumped cesium vapor magnetometer generates larmor frequency and needs to get magnetic field values by translation of measured frequency. The precision of frequency measurement is directly related to the accuracy of measured magnetic field values. This paper presents a frequency measurement method for optically pumped cesium vapor magnetometer based on FPGA carry chain. Firstly, using the adder to connect FPGA special carry line into a carry chain, and then based on the principle of time interpolation to achieve the measurement of larmor frequency. Compared with other frequency measurement methods, the proposed method can be realized only by the FPGA programming, and requires no additional hardware cost. The test result of the prototype shows that the system is feasible and the measurement accuracy is high. Thus achieving frequency measurement of optically pumped cesium vapor magnetometer with low cost and high flexibility.

Keywords: optically pumped cesium vapor magnetometer; frequency measurement; carry chain; time interpolation; FPGA

1 引言

光泵磁力仪是一种具有极高分辨率和灵敏度的磁测设备,其传感器内部的质子随外磁场的变化旋进,旋进频率与磁场的大小成正比。光泵磁力仪的种类很多,常用的有氦光泵、铯光泵、钾光泵等。其中,铯光泵已被广泛应用于地球物理勘探、地震监测与预测、航空磁测绘等领域^[1]。由于常用的铯光泵磁力仪输出的是拉莫尔信号,所以要实现磁场的精确测量,首先要做的是对拉莫尔频率的高精度测量。本文则是基于此目的提出了一种实现简单、成本低廉且具有良好实用性的拉莫尔频率测量方法。

计量领域中常见的频率测量方法主要有直接测频法、测周期法、等精度测频法和时间内插法等几种^[2]。直接测频法和测周期法原理基本一致,主要区别在于闸门和计数对象不同,前者以时基信号为闸门,对被测信号计数;后者反之。但是这两种方法都存在 ± 1 的计数误差,导致测量精度降低。等精度测频法设置两个与被测信号同步的闸门,同时对时基信号和被测信号计数,由计数值的比值以及时基信号频率确定被测信号频率,消除了前两种方法所存在的 ± 1 误差,实现等精度测频^[3]。由于要实现闸门和被测信号的严格同步,所以电路实现复杂,稳定性不高。时间内插法是将小于时基间隔的时间进行进一步细分,之后再

利用直接测频法测量扩展后的时间,测量分辨率是直接测频法的 $1/1\ 000 \sim 1/10\ 000$,从而大幅减小了 ± 1 计数误差的影响^[4-5]。

针对以上几种频率测量方法的优缺点,本文提出了一种基于 FPGA 进位链内插的铯光泵磁力仪频率测量方法。该方法的基本原理是以 FPGA 内的专用进位链实现对铯光泵磁力仪输出的拉莫尔信号的时间内插。实验结果表明,该方法较好的实现了铯光泵磁力仪频率的精确测量。

2 铯光泵测频原理及时间精度分析

2.1 铯光泵测频原理

铯光泵测频电路主要基于 FPGA 来设计相应的逻辑,采用目前较为常用的“粗”、“细”时间测量相结合的方法^[6],它们的具体实现分别基于普通计数器原理以及时间内插原理。

2.1.1 FPGA 中的专用进位连线资源

专用进位连线是 FPGA 中普遍存在的基本资源,考虑到性能及成本问题,系统设计采用的是 Xilinx 公司的 Spartan-3 系列 FPGA。其基本单元 CLB 的结构如图 1 所示,一个 CLB 包含 4 个 SLICE,它们两两成对,左边两个 SLICE 称为 SLICEM,可以用于逻辑组合、存储和移位寄存器;右边两个 SLICE 称为 SLICEL,只能用于逻辑组合^[7]。但是它们都包含了专用进位连线资源: CIN、COUT, CIN 和 COUT 之间的延时非常小且相对稳定,可以用来作为时间内插的基本单元。

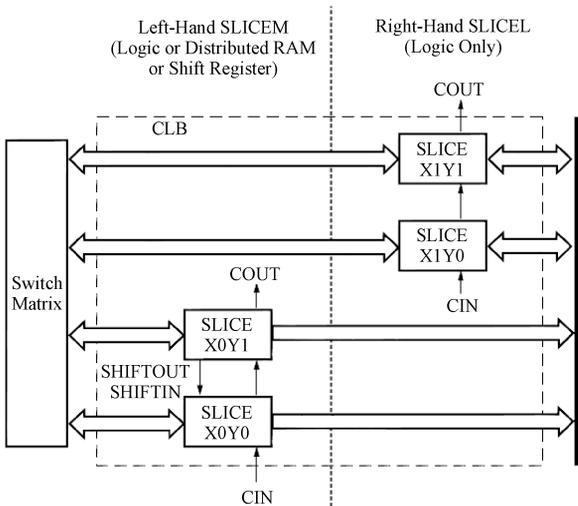


图 1 Spartan-3 系列 FPGA 中单一 CLB 包含的进位连线资源

2.1.2 加法器实现进位链内插

考虑到实现原理和结构复杂度,设计采用加法器实现进位连线级联。加法器的布尔等式^[8]为:

$$\begin{cases} Sum = A \oplus B \oplus C_i \\ C_o = AB + (A+B)C_i \end{cases} \quad (1)$$

式中: A、B 分别为两个加数, C_i 为进位信号的输入端, C_o 为进位信号的输出端。

如图 2 所示,被加数 A 设置为 1,加数 B 最低位作为外部信号 Signal 的输入端,其余位设置为 0。最低位加法器的进位信号输入端 C_i 为 0,当 Signal 输入为 0 时,根据加法布尔等式,每一级加法器的 Sum 输出都为 1,进位链上没有信号传输;当 Signal 输入为 1 时,最低位加法是 $A + B + C_i = 1 + 1 + 0$,输出 $Sum[0]$ 为 0,进位信号 $C_o[0]$ 为 1。进位信号向下传递,第二级加法单元输出 $Sum[1]$ 为 0,进位信号 $C_o[1]$ 为 1,依次类推,形成进位链。这样,通过 Sum 信号的跳变沿,就可以得到输入信号 Signal 在进位链中的传递情况。

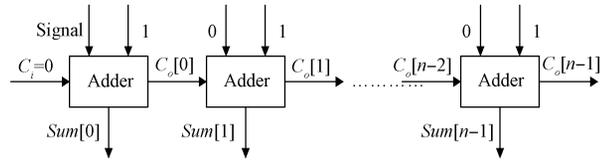


图 2 加法器实现进位连线级联示意图

2.2 铯光泵测频时间精度分析

铯光泵磁力仪输出的拉莫尔频率与外磁场强度成正比,可以通过测量频率来完成对外磁场的测量^[1],具体的对应关系为:

$$B(\text{nT}) = \text{Frequency}(\text{Hz}) / 3.498\ 6 = N / (3.498\ 6 \times t) \quad (2)$$

式中: 3.498 6 为铯的回旋常数, N 为计数值, t 为计数值相对应的时间间隔。

磁场值相对误差以及时间精度公式分别为:

$$\frac{\Delta B}{B} = \left| \frac{B - B_1}{B} \right| = \left| \frac{\frac{N}{3.498\ 6t} - \frac{N}{3.498\ 6t_1}}{\frac{N}{3.498\ 6t}} \right| = \left| \frac{t_1 - t}{t_1} \right| = \left| \frac{\Delta t}{t_1} \right| \quad (3)$$

$$\Delta t < t_1 \frac{\Delta B}{B} = \frac{\Delta B}{f_s \cdot B} \quad (4)$$

式中: B 为待测磁场值, t 为待测时间, B_1 为实测磁场值, t_1 为实测时间, f_s 为采样频率, N 为脉冲个数。

由式(4)可以看出,采样率越高,测量磁场值越大,对时间测量精度要求越高。

3 基于 FPGA 的高精度测频电路的实现

结合 FPGA 的结构以及铯光泵测频的原理,设计的 FPGA 测频电路功能框图如图 3 所示,主要包括 Gray 码计数器、进位延迟链、D 触发器、编码单元、缓存单元等几部分^[9-10]。

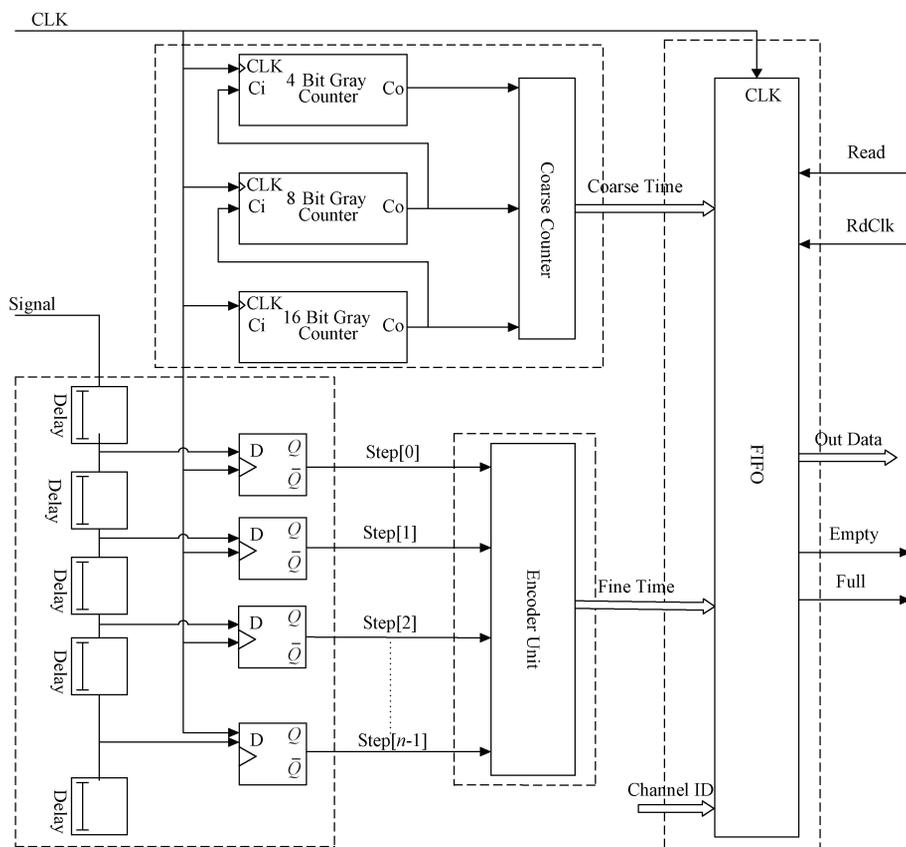


图 3 基于 FPGA 的测频电路功能

3.1 “粗”时间测量单元

计数器负责“粗”时间测量,常用的计数器有 Gray 码计数器和二进制计数器。Gray 码是一种循环码,它的最大特点是任意两组相邻的编码之间只有一位不同,基于这个特点,Gray 码计数的每次状态更新只有一位编码变化,减少了中间错误计数结果出现的可能性,同时由于状态翻转次数较少,系统功耗也会因此降低;二进制计数实现简单,易实现大的动态范围,但是其一次状态更新可能出现多位编码发生变化,易产生计数误差。结合 Gray 码和二进制码计数的优缺点综合考虑,设计中采用 Gray 码实现“粗”时间测量。

随着计数器位数的增多,其进位时间变长,进而会影响到系统时钟频率的提高,导致高频下计数误差的产生。为此,在实际的 FPGA 电路设计中,往往通过几个小位计数器的级联形成大位数计数器^[11],这也是在 FPGA 中实现测频电路的一大优点。本设计中把一个 24 位的 Gray 码计数器拆分成三部分,分别为一个 4 位 Gray 码计数器构成低 4 位,一个 8 位 Gray 码计数器构成中间 8 位,以及一个 12 位 Gray 码计数器构成高 12 位。这样,低 4 位每 16 个时钟脉冲向中间 8 位输出一个进位脉冲,中间 8 位相当于在 16 分频后的时钟下计数,并且其每 4096 个时钟脉冲向高 12 位输出一个进位脉冲,从而解决了由于计数器

位数增多而限制时钟频率提高的问题。

3.2 “细”时间测量单元

“细”时间测量的基本思想是时间内插的概念,其主要原理已由前文 2.1.2 节进行阐述,但是要实现“细”时间的精准测量,还要求 D 触发器能够一致锁存进位链的输出信号。

另外,在实现进位链内插时,主要需要考虑三个问题,首先是进位链的长度要大于系统的时钟周期,否则就无法实现完整的时间内插;其次是要根据系统的性能指标要求,主要是最小时间分辨率的要求,选择合适的 FPGA 芯片,因为对不同的 FPGA 芯片来说,其内部结构和制作工艺相差较大,专用进位连线的延时大小存在较大差异;最后,由于温度的变化会引起进位连线延时大小发生变化,所以设计需要考虑引入温度补偿模块。Xilinx 公司的大多数 FPGA 中集成了专用的 ADC 模块来测量其内核温度,系统不需要额外的温度传感器来实现温度补偿,实现方便。

3.3 编码和缓存单元

从锁存器读出的进位延迟链的输出信息码类似于温度计码,将其转换为二进制码实际上就是查找信号跳变点,常用的查找算法有顺序查找、折半查找、二叉树查找、哈希表查找等等。结合温度计码的规律性以及折半查找

算法的特点,编码单元采用折半查找算法。

数据的缓存采用 FIFO(first in first out)的方法。除了计数器和编码器的输出值,完整的一帧数据往往还要包含错误校验码、通道号等其它信息。根据图 4,最终的频率测量结果的计算,如式(5)所示。

$$f = \frac{N}{t} = \frac{N}{T_N - T_1 + T_2} = \frac{N}{T_N - T_{sys} \cdot N_{c_1} - T_{bin} \cdot N_{f_1} + T_{sys} \cdot N_{c_2} + T_{bin} \cdot N_{f_2}} \quad (5)$$

式中: N 是计数值, T_N 是计数时间, T_{sys} 是系统时钟周期, N_{c_1} 为 Gray 码计数器计数值, T_{bin} 是单个进位连线的延迟

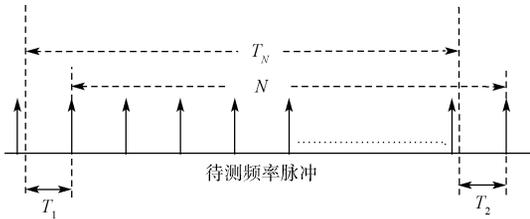


图 4 频率计算示意图

时间, N_{f_1} 是编码单元的输出值。

4 原理样机基本结构与性能测试

4.1 原理样机基本结构

原理样机主要由模拟系统和数字系统两大部分组成,它们的结构框图如图 5~6 所示,实物电路板如图 7 所示。整个系统的信号流程大致为:铯光泵输出的拉莫尔信号首先经过输入保护电路限幅,避免瞬态高压损坏后级模拟通道,然后信号进入阻抗匹配网络,对信号进行阻抗匹配,降低波形失真;随后信号经过信号预处理电路,对外部信号提供高阻输入,并对信号进行 Radio 频率滤波,抗混叠并降低 Radio 频率干扰,最后信号经过电平调节(即 A/D 驱动)输入 32 位 A/D,该 A/D 内置 PGA,可对信号进行不同增益放大;AD 输出信号由 FPGA 控制采集,并经过其内部测频电路,原始数据和测频电路输出结果都进入 FIFO 缓存单元;主控 ARM 芯片通过 GPMC 总线与 FPGA 通信,读取 FIFO 中数据,完成数据存储、结果显示、系统控制等一系列操作。

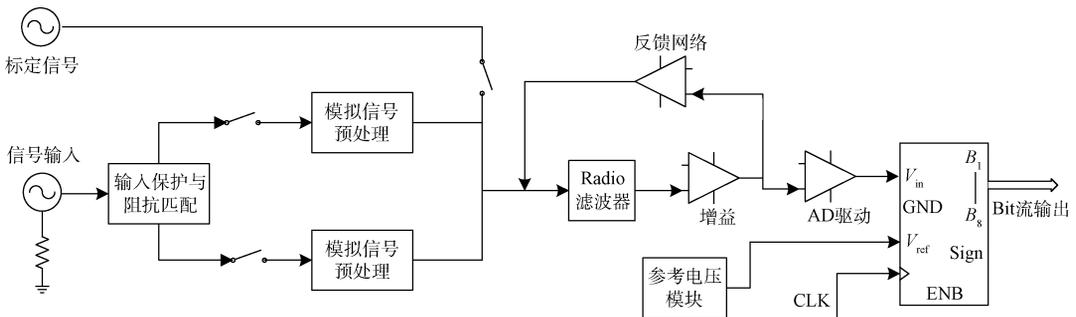


图 5 原理样机模拟系统结构

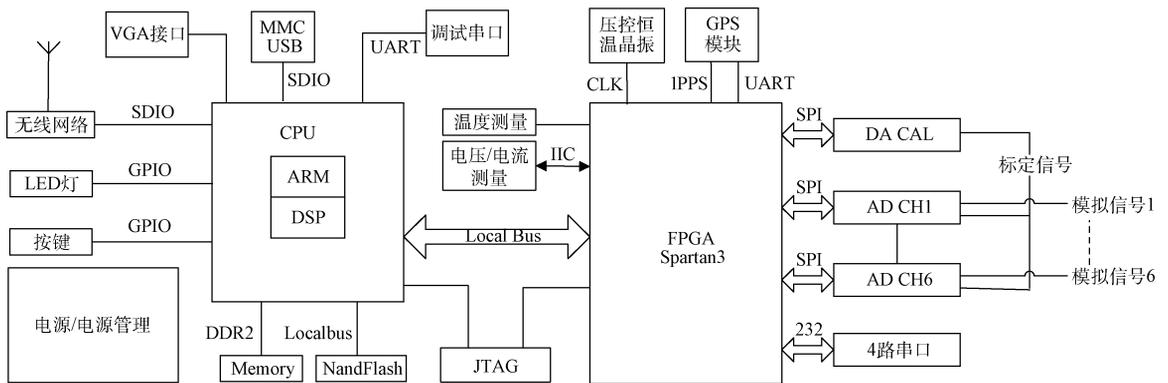


图 6 原理样机数字系统结构

4.2 性能测试

为测试系统噪声及动态范围,将输入端短路并进行信号采集,采样率为 2 ms,增益为 1,采样点数为 30 000,测试结果如图 8 所示。结合式(6)计算得,系统的噪声有效值(μV)在

0.812 2~0.883 6 之间,动态范围(dB)在 126.022 2~126.753 7 之间,满足系统低噪声、大动态范围的设计要求。

$$dBV = 20 \lg \left(\frac{V_{pp}}{V_{RMS}} \right) = 20 \lg \left(\frac{V_{pp}}{2} \div \sqrt{2} \right) \quad (6)$$



图 7 原理样机核心电路板

直接测频,采用进位链内插测频结果较精确,方差小,系统稳定好。

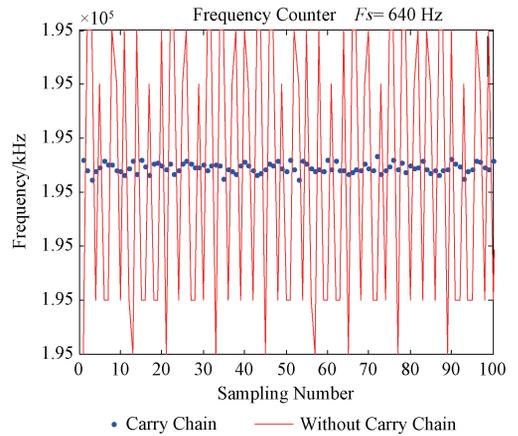


图 9 进位链内插测频和直接测频结果对比

为测试测频精度,在磁屏蔽室中,由直流源产生 70 000 nT 的恒定磁场,由铯光泵采集并产生拉莫尔频率信号输出,接着由原理样机进行采集,测试结果如图 10 所示。测试结果显示,原理样机较准确的实现了磁场测量,根据铯光泵输出的拉莫尔频率和磁场强度的正比关系,可以认为原理样机较好的实现了测频功能。

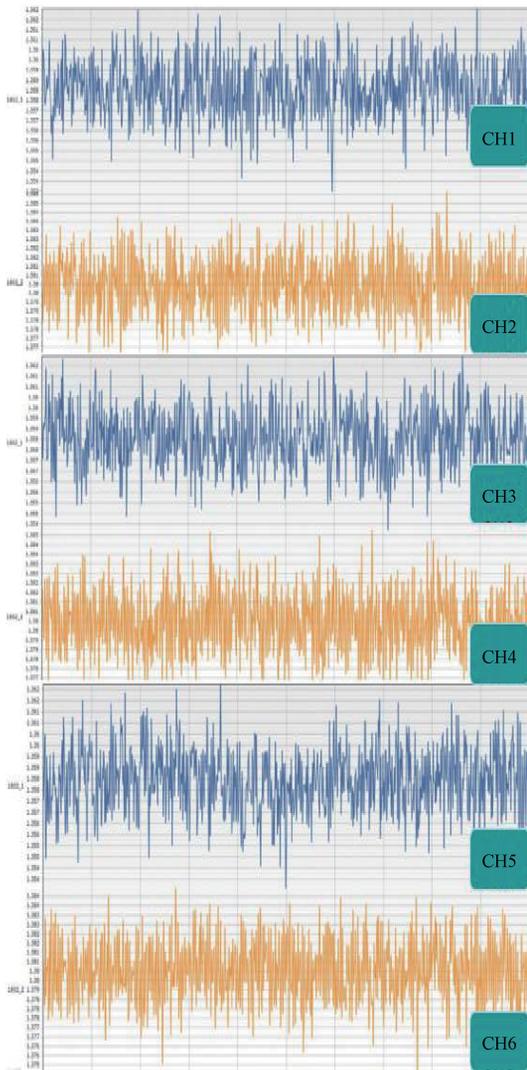


图 8 系统噪声及动态范围测试输出结果(6 个通道)

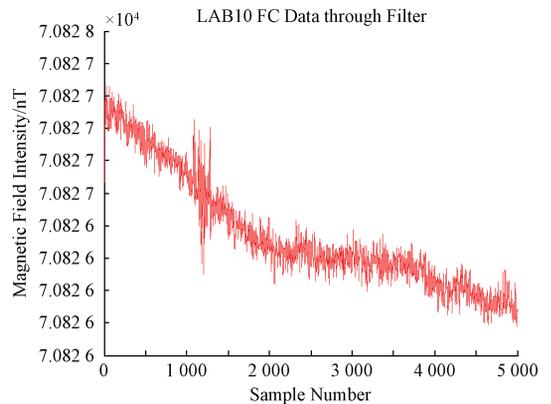


图 10 原理样机测量恒定磁场

为测试进位链内插测频和直接测频效果,由信号发生器产生一固定频率,分别经过进位链内插测频和直接测频进行采集,测试结果如图 9 所示。测试结果显示,相对于

5 结 论

本文提出了一种基于 FPGA 进位链的铯光泵磁力仪频率测量方法,利用加法器将 FPGA 中专有的进位连线级联成进位链,并结合时间内插的原理,完成拉莫尔频率测量。相对于其它测频仪器,本方法只需要 FPGA 编程即可实现,不需要额外的硬件消耗,实现简单,成本低廉。实验结果表明,测频精度达到预期效果,进一步验证了方法的可行性。

参 考 文 献

[1] 李曙光. 原子磁力仪的研究[D]. 杭州:浙江大

- 学, 2009.
- [2] 任怀龙, 陈兴, 默立冬, 等. 频率测量单片集成电路的研究[J]. 半导体技术, 2008, 33(9): 836-839.
- [3] 王飞. 基于 FPGA 的多通道高分辨率时间数字转换系统设计[J]. 电子测量与仪器学报, 2014, 28(6): 664-669.
- [4] 李炎, 赵伟, 黄巧巧, 等. 多通道高精度动态频率测量系统的研究与实现[J]. 电子测量技术, 2013, 35(12): 75-80.
- [5] 刘欢, 董浩斌, 葛健, 等. 基于 Overhauser 效应的磁场梯度探测器[J]. 仪器仪表学报, 2015, 36(3): 592-600.
- [6] 陈炳权. 基于 FPGA 中专用进位连线的精密 TDC 设计[J]. 湘潭大学自然科学学报, 2008, 30(1): 51-55.
- [7] 张谨, 宗发保, 邹鹏毅, 等. 基于 FPGA 的铯光泵磁力仪频率计设计[J]. 海洋测绘, 2015, 35(2): 80-82.
- [8] SONG J, AN Q, LIU S. A high-resolution time-to-digital converter implemented in field-programmable-gate-arrays [J]. IEEE Transactions on Nuclear Science, 2006, 53(1): 236-241.
- [9] WANG J, LIU S, SHEN Q, et al. A fully fledged TDC implemented in field-programmable gate arrays[J]. IEEE Transactions on Nuclear Science, 2010, 57(2): 446-450.
- [10] 张淑梅. 基于 ARM+FPGA 的高精度数据采集系统设计[J]. 国外电子测量技术, 2014, 33(11): 62-65.
- [11] 李莉. 基于 FPGA 的多位格雷码计数器[J]. 科学技术与工程, 2009(23): 7158-7161.

作者简介

林桐, 1990 年出生, 硕士研究生。主要研究方向为地球物理电磁勘探方法与技术。
E-mail: lintong13@yeah.net

(上接第 90 页)

- [9] 郑志成, 徐卫亚, 徐飞, 等. 基于混合核函数 PSO-LSS VM 的边坡变形预测[J]. 岩土力学, 2012, 33(5): 1421-1426.
- [10] 方仍存, 李超顺, 李静. 基于相空间重构和 QPSO-SVM 的超短期负荷预测[J]. 中国农村水利水电, 2014(5): 142-145.

作者简介

翟旭平, 副教授, 博士, 研究方向为认知无线电、宽带无线通信等。
E-mail: zhaixp@shu.edu.cn

(上接第 95 页)

- [9] 谢颖. 结合 Mean Shift 和聚类算法的服装图像分割[J]. 电子测量技术, 2013, 36(8): 53-55.
- [10] 尹艳鹏, 周颖, 曾丹, 等. 基于多特征融合条件随机场的人脸图像分割[J]. 电子测量技术, 2015, 38(6): 54-59.
- [11] 郑毅, 郑苹. 基于模糊熵和模拟退火算法的双阈值图像分割[J]. 电子测量与仪器学报, 2014, 28(4): 360-367.
- [12] ZHOU W, FEI M, ZHOU H, et al. A sparse representation based fast detection method for surface defect detection of bottle caps[J]. Neurocomputing, 2014(123): 406-414.
- [13] 曹家梓, 宋爱国. 基于马尔科夫随机场的纹理图像分割方法研究[J]. 仪器仪表学报, 2015, 36(4): 776-786.

- [14] 刘琼, 史诺. 基于 Lab 和 YUV 颜色空间的农田图像分割方法[J]. 国外电子测量技术, 2015, 34(4): 39-41.
- [15] LI C, XU C, GUI C, et al. Distance regularized level set evolution and its application to image segmentation [J]. IEEE Transactions on Image Processing, 2010, 19(12): 3243-3254.

作者简介

陶强, 工学硕士, 讲师, 主要研究方向为计算机应用等。
E-mail: tqtao@163.com

刘莉(通讯作者), 博士研究生, 讲师, 主要研究方向为事机器视觉, 信息融合等。
E-mail: liulildu@163.com