

一种新型 NAND Flash 坏块管理算法的研究与实现

乔立岩 张 鹏 魏德宝 王世元

(哈尔滨工业大学自动化测试与控制研究所 哈尔滨 150080)

摘 要: 本文在研究 NAND Flash 常用坏块管理方法的基础上,提出了一种基于 FPGA 的 NAND Flash 坏块管理方案。该方案运用坏块替换策略,将所有块分为数据块区和好块保留区,通过在 FPGA 片内 RAM 建立基于位索引的坏块位标记表 BBT(bad block table)和块保留映射表 RTT(reserved translate table)实现坏块的识别和替换,同时将两表保存于 NAND Flash 中,保证了坏块信息的非易失存储和坏块查询的高速性能。本方案全面考虑了坏块产生、坏块识别、坏块信息存储、坏块高速替换,是坏块管理的完整解决方案。经实验表明该方案具有坏块信息容量小、替换速度快、实现可靠等优点。

关键词: NAND Flash; 坏块管理; FPGA 逻辑设计

中图分类号: TP2 **文献标识码:** A **国家标准学科分类代码:** 510.1050

The realization of a novel bad block management algorithm for NAND Flash

Qiao Liyan Zhang Peng Wei Debao Wang Shiyuan

(Automatic Test and Control Institute, Harbin Institute of Technology, Harbin 150080, China)

Abstract: A FPGA based NAND Flash bad block management scheme is presented, on the basis of common bad block management of the non-volatile NAND Flash memory. The scheme uses bad block replacement strategy to divide all blocks into Data block area and Good block reserved area. The bad block identification and replacement is realized through the establishment of index-based bad block marking tables BBT (bad block table) and the bad block map RTT (reserved translate table). At the same time, the two tables are saved in the NAND Flash to guarantee the non-volatile storage of bad block information and the high-speed performance query of bad blocks. Taking into account the bad block emerging, bad block identification, bad block information storage and high-speed replacement of bad block, this scheme is the complete solution for bad block management. Experiments showed that this strategy has the advantages of small bad block information capacity, fast replacement and high reliability.

Keywords: NAND Flash; BBM; FPGA logic design

1 引 言

NAND Flash 存储器由于其具有的优点目前在消费电子、计算机存储系统、数据采集、服务器存储系统等领域得到了广泛应用^[1-2],这些优点包括访问速度快、低功耗、高密度、大容量、抗震性强等。但是由于其特殊的生产工艺存在一些缺陷,例如块擦除、页读写、写前必须先擦除以及出厂和使用过程中会产生坏块等。为了克服这些缺陷,在系统应用层和 Flash 阵列之间必须使用 Flash 转换层 FTL (flash translation layer) 和硬件适应层 HAL (hardware adaptation layer) 进行管理。FTL 主要实现地址映射、磨损均衡和垃圾回收等,HAL 包括 ECC 错误校验、底层驱动和坏块管理等。其中,坏块管理 BBM (bad block

management) 是必不可少的关键技术之一^[3]。

2 NAND Flash 坏块管理的基本原理

2.1 坏块的分类与识别

NAND Flash 由若干存储块构成,每个块由若干页构成。由于制造工艺和成本原因,在 NAND Flash 成片出厂时均含有坏块,这类坏块称为出厂坏块。在使用的过程中,由于 NAND Flash 擦写寿命有限 (SLC 10000-100000 次,MLC 3000-5000 次),当使用到一定时限后产生的坏块称为使用坏块;如何管理坏块,是 NAND Flash 应用过程中的必须解决的问题^[4]。

出厂坏块的识别:出厂坏块信息在出厂时会标记在每个块的固定地址中。以 Micron 公司生产的 NAND Flash

芯片为例,对于小页(512+16 Bytes,256 +8 Bytes 每页)的 SLC Flash,OOB(out of band)区的第六字节不是 0xFF 的为坏块;大页(4096+224 Bytes 每页或 8192+448 Bytes)的 SLC Flash,OOB 区的第一和第六字节不是 0xFF 的为坏块;MLC OOB 区第一字节不是 0xFF 的为坏块^[5]。

使用坏块的识别:使用坏块分为两类,1)擦除或者编程操作失败,产生使用坏块;2)读某块内的某页数据时,数据出错位数超出了 ECC 校验能力。

2.2 常用的坏块管理方法

常用的坏块管理策略主要可以分为以下两类:1)坏块跳过,该方法通过初始化时的坏块扫描和运行中的突发坏块处理,标记坏块位表,用简单的跳过方式避免数据的错误;由于该方法会破坏逻辑地址和物理地址间的映射关系,只适用于简单顺序读写的高速场合^[6]。2)坏块保留区替换法,该方法通过设置好块保留区,并将出厂坏块和使用坏块映射到保留区的好块中;这种方法实现了完整的坏块管理,对上层 FTL 来说是完全透明的^[7]。

与此同时,坏块标志存储方法可以分为:1)将 FPGA 内部 RAM 地址与物理块地址一一对应,在坏块对应的位标记为 1,好块标记为 0,简称为 BBT 法。2)将坏块和好块的一对一地址映射信息存储在 FPGA 片内 RAM 中。进行操作时,将对应的好块地址读出,简称为 RTT 法^[8]。

3 改进的 NAND Flash 坏块管理方案及实现

3.1 总体方案设计

本文提出的方案在策略上使用坏块保留区替换策略;在存储方式上使用了坏块标记表 BBT 和块保留映射表 RTT 相结合的方式;在管理流程上应用了出厂坏块初始化扫描和运行中使用坏块分开管理的方式^[9]。我们采用的是镁光公司生产的 MLC NAND Flash 芯片:MT29F16G08CBABA,该芯片由 2048 个块组成每个块有 256 页,每个页为 4 k+224 Bytes 其中 4 kB 为 Main Area,224 Bytes 为 Spare Area。Main Area 专门存储数据,Spare Area 存储其他辅助信息如地址映射信息、ECC 错误校验信息。在图 1 所示的连续块中,将最后的一部分块设置为保留区,前部分设置为用户数据区。当产生坏块时,将数据区中的坏块地址映射到保留区的好块中。Flash 手册表明在 Flash 使用寿命内一般产生 2%数量的坏块,因此对于该芯片可以取第 2000 块以后的块为保留区块^[10]。

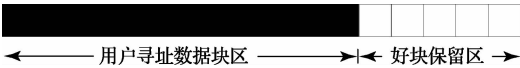


图 1 坏块保留区替换法示意图

3.1.1 功能模块划分

基于上述的总体方案设计,提出了如图 2 所示的系统结构框图。主要包括坏块管理初始化模块、坏块管理控制器模块、滞后回写模块和坏块 RAM 表。其中,坏块管理初

始化模块完成第一次启动系统对出厂坏块的扫描以及坏块表的建立;坏块管理控制器完成系统运行中的实时坏块替换以及对运行中突发产生的坏块更新坏块表、并发送旧块和新好块数据进行合并操作的控制命令;滞后回写模块接受合并操作指令进行数据回写。

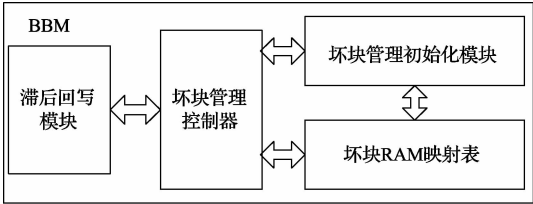


图 2 系统硬件结构框图

3.1.2 改进的表结构设计

为了简化逻辑时序操作,提高块查询替换速度,本文提出并设计了坏块位标记表和坏块映射表相结合的坏块表,具体如表 1 所示。当系统开始运行时,若是第一次启动则对 NAND Flash 进行块遍历扫描,并建立坏块位标记表和从数据区到保留区的坏块映射表,并将两表存入 NAND Flash 的第一块的第一页和第二页中(通过备份提高坏块信息的可靠性);若不是,则将 Flash 中的坏块表信息导入 FPGA 片内 RAM 中。运行过程中若产生坏块,则更新坏块位标记表和坏块映射表,并更新到 NAND Flash 中,随后进行旧块数据和新块数据合并操作。

表 1 坏块信息表

字节地址	0-3	4-2047	2048-2051	2052-4095
名称	First_flag	BBT	Good_blk_addr	RTT
说明	第一次启动标志	坏块位标记表	块保留区第一块好块地址	坏块映射表

坏块信息表说明:第一次启动标志若不是第一次启动则标记为 0x55,否则该标志初始状态为 0xFF;坏块映射表 RTT 记录坏块到好块地址的映射信息,分别成对存储,一个坏块→好块地址对为 4 Bytes。

坏块位标记表用 1 bit 信息来标识该块是否为坏块,大大压缩了坏块表的容量,例如 2 kB 的 BBT 表可以存储 16 k 个坏块标记信息。同时 RTT 表只保存坏块到好块的地址映射信息,例如上述例子中一个物理块地址长度为 2 Bytes,可以覆盖 16 k 块地址范围,在 2 kB 中可以存储 512 个坏块映射信息,完全可以满足存储寿命内的坏块管理要求。通过这种 BBT 和 RTT 结合的坏块表,4 kB 的片内 RAM 也就是 NAND Flash 一页大小就可以满足 16 GB 信息的坏块管理存储要求,大大减轻了系统资源负担。在坏块替换时,普通好块的标记查询、地址输出只需 4 个时钟;在遇到坏块时,标记查询、地址查询、地址输出共需 $n * 6 + 4 + 2$ 个时钟,主要由坏块映射块地址存储位置 n 决定;可

以看到通过这种方法大大缩短了由于坏块管理所引入的时间延迟。

3.2 改进算法的具体实现

针对上述改进的坏块管理算法,本小节通过流程图和状态机给出具体的实现方案。

3.2.1 初始化模块的实现

坏块标记初始化模块实现用于坏块扫描建立坏块表功能。如图 3 所示,当电路启动时,该模块查询 Flash 是否为第一次启动,如果是将进行坏块遍历扫描,并根据扫描到的坏块信息建立从坏块地址到保留区好块地址的映射表,最后把该表存入 Flash 第一块的第一页和第二页中保存;如果不是第一次启动,则将 Flash 第一块第一页的坏块表导入片内 RAM,为坏块管理控制器提供服务。

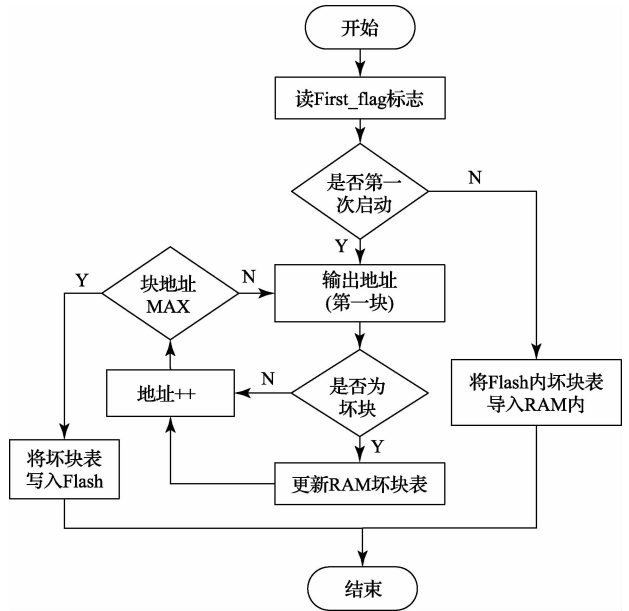


图 3 坏块管理初始化流程图

根据图 3 中的流程图设计了坏块管理初始化模块状态转换图如图 4 所示;在该状态机中主要分为 5 个流程。A 流程启动查询 Flash 第一个块第一页内 First_flag 标志,并在 S_judge_flag 状态判断,若为第一次启动则进入 B 流程否则进入 D 流程;B 流程从块 0 开始扫描每一块的出厂坏块标志位,若为坏块则进行标记并写入片内 RAM 坏块表,否则跳过直到扫描到最后一块,然后进入 C 流程;C 流程从片内 RAM 坏块表读出坏块表并写入 Flash 第一块的第一页中建立 Flash 坏块表,同时在运行中有突发坏块产生时,收到控制模块命令将更新后的坏块表写入 Flash 中;若不是第一次启动进入 D 流程,从 Flash 内读出坏块表存入片内 RAM 中;E 流程是初始化完成后,运行中产生突发坏块时收到控制模块命令将 Flash 坏块表对应的第一块擦除。

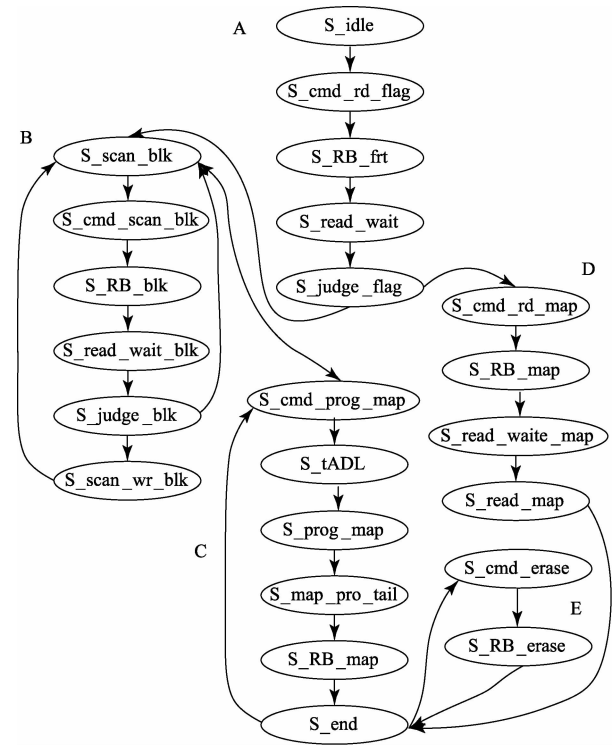


图 4 坏块管理初始化模块状态转换图

表 2 坏块初始化模块状态注释表

状态机名	注释
S_idleJ	空闲状态
S_cmd_rd_flag	读第一次启动标志命令
S_RB_frt	等待完成 RB 信号
S_read_wait	RB 后时序延迟
S_judge_flag	判断是否第一次启动
S_scan_blk	扫描所有块标志信息
S_cmd_scan_blk	读单块标志命令
S_RB_blk	等待忙信号读完成
S_read_wait_blk	读命令 RB 后时序延迟
S_judge_blk	判断块标志是否为坏块
S_scan_wr_blk	是坏块则写入到 RAM
S_cmd_prog_map	将坏块表写入到 Flash
S_tADL	写等待时序延迟
S_prog_map	写映射地址表
S_map_pro_tail	写操作尾字节命令
S_RB_map	等待映射表写完成
S_cmd_rd_map	读映射表命令
S_RB_map	等待完成 RB 信号
S_read_waite_map	RB 完成后时序延迟
S_read_map	读映射表
S_end	结束

3.2.2 控制器模块的实现

坏块管理控制器模块主要实现地址映射和运行中坏块管理功能。如图 5 所示,当 FTL 算法给出 NAND Flash 地址后,坏块管理控制器将查询 BBT 表判断当前块是否是坏块,是坏块则通过查询 RTT 表得到替换块地址输出。在 Flash 运行过程中有坏块产生时,从替换块中取出一块空白好块代替刚检测到的坏块,然后更新 BBT 表,更新 RTT 表,并把坏块信息表重新写入 Flash。运行中坏块产生主要依据是 1)写操作和擦除操作失败的情况;2)读页时数据出错的位数超出了 ECC 校验的有效范围。

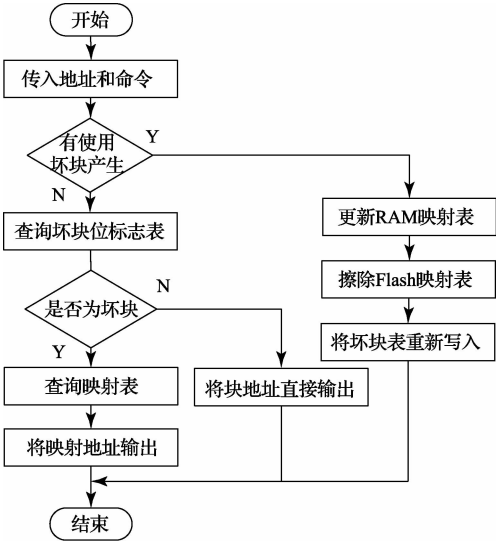


图 5 坏块管理控制器管理流程图

根据上述流程图设计了坏块管理控制器状态机如图 6 所示。该控制器主要分为两部分功能:1)当上层 FTL 输入地址和命令时不断查询 BBT 表,若是好块则直接输出,是坏块则查询替换块地址输出;2)当运行中有坏块产生时则更新 RAM 内 BBT 表和 RTT 表,然后更新 Flash 内坏块表,最后进行旧块到新块数据的合并操作。

表 3 坏块管理控制器状态机注释

状态标识	状态说明
S_idle	空闲状态
S_judge_addr	判断地址是否发生变化
S_catch_flag	查询 BBT 表该块好坏标志位
S_scan_read	读该块地址实际物理地址
S_scan_judge	判断是否为当前寻找的块
S_scan_get_addr	获得物理地址并输出
S_addr_out	直接将块地址输出
S_wr_map	更新坏块表
S_cmd_erase	命令擦除坏块表
S_wait_erase	等待擦除完毕
S_map2flash	将坏块表写入 Flash
S_wait_finish	等待写入完毕
S_bakwr	发出滞后回写命令
S_wait_bkwr	等待滞后回写完成

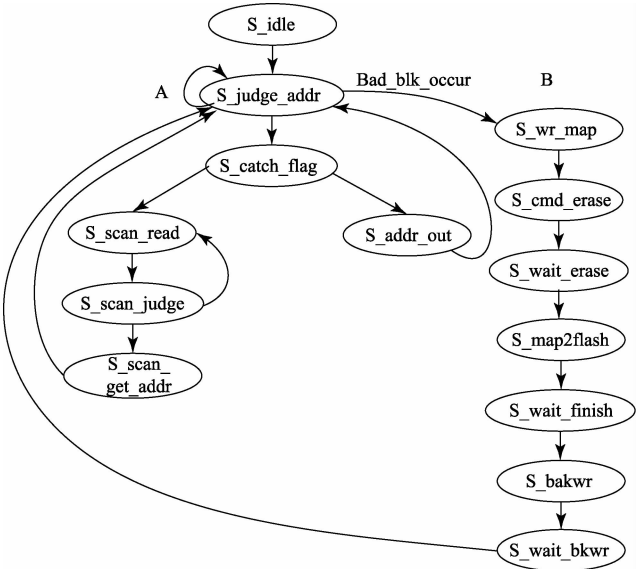


图 6 坏块管理控制器状态机

3.2.3 滞后回写模块的实现

运行过程中产生坏块时,坏块管理控制器完成坏块表更新、Flash 坏块表擦除写入操作后,输出当前坏块旧地址、新映射好块地址和错误页号 n 给滞后回写模块。滞后回写模块根据这 3 个信息,将旧块除第 n 页以外的所有数据复制到新映射块的对应页中,在此不再赘述。

4 实验验证与分析

为了验证本文改进坏块管理算法的有效性,编写了 Verilog 逻辑和 Testbench 测试文件,通过 ISE 功能仿真对逻辑功能进行了验证。对 BBM 初始化模块、BBM 控制模块、BBM 顶层模块的验证如图 7(a)、7(b)、7(c)所示。在 Flash 中我们通过 RE、CLE、ALE、WE 控制信号和 DO 数据信号实现对某页地址内数据的访问,同时 BBM 模块通过 ADDR0、DOUT0 和 WEA、ADDR1、DINA 实现对存储坏块映射表的 FPGA 片内 RAM 的读写操作。

如图 7(a)所示为坏块管理初始化模块第一次启动进行遍历扫描。在时序区间 B 表示 BBM 初始化模块读一个块的块标志信息的时序操作。当遇到好块时继续

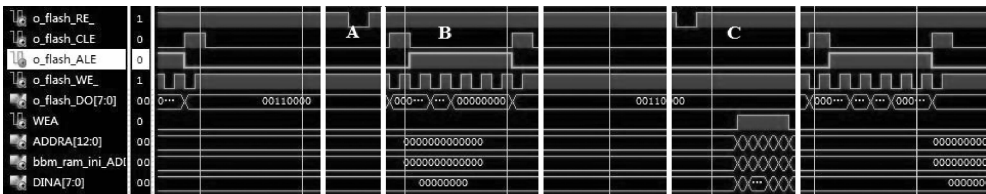
扫描下一个块(如区间 A),遇到坏块时更新读写 RAM 坏块表内的位标志表和地址映射表(如时序区间 C)。

如图 7(b)所示为 BBM 初始化完成后,上层 FTL 将块地址输入 BBM 控制器,BBM 控制器查询 BBT 表,若是坏块则查询映射地址后输出好块地址(如时序区间 A 所示),若是好块就直接输出(如时序区间 B 所示),可以看到好块输出只需要 4 个时钟,坏块输出只需要 18 个时钟,大大提高了 BBM 的查询效率降低了读写延迟。

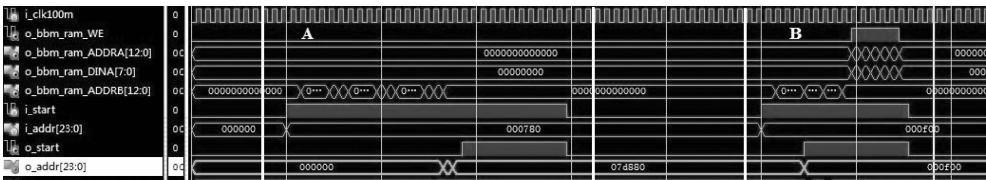
如图 7(c)所示为顶层模块在初始化完成,当有突发坏

块产生时,BBM 模块更新完成 RAM 坏块表后擦除 Flash 坏块表,并将新表写入 Flash,实现坏块信息的永久保存。在时序区间 A,坏块管理模块完成了初始化操作,上层 FTL 输入块地址,BBM 控制器模块经查询是坏块,查询后

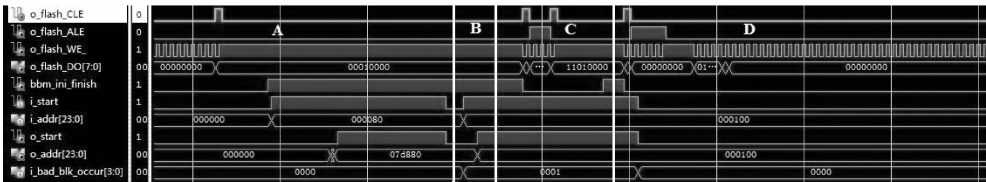
将对应好块地址输出。在区间 B,前端输入新块 BBM 控制器擦寻后将原好块地址输出,在区间 C,BBM 对原坏块信息表进行擦除操作,并在接下来的时序区间 D 将更新后的新表写入 NAND Flash 坏块信息表。



(a)BBM初始化模块仿真图



(b)BBM控制器地址转换仿真图



(c)BBM顶层逻辑仿真

图 7 BBM 功能后真验证图

5 结 论

本文提出了一种坏块位标识表和地址映射表结合的坏块保留区替换管理方法,具有坏块信息容量小、替换速度快、实现可靠等优点,能实现出厂坏块和使用坏块的管理功能,并能和上层 FTL 透明适配。经过功能仿真测试证明本方案可行可靠,是坏块管理的完整解决方案,具有较大的应用价值。

参考文献

[1] 刘兆庆,朱雨,乔立岩. 一种高速载荷数据模拟源的设计[J]. 电子测量技术,2013,08:115-118.

[2] WONG G. Ssd market overview;Inside Solid State Drives (SSDs)[J]. Springer Netherlands, 2013; 1-17.

[3] 龚有华,魏德宝,乔立岩,等. 基于 Zynq 的 NAND Flash 存储系统研制[J]. 电子测量技术,2014,12: 53-57.

[4] 杜威达. PXIe 高速大容量固态数据记录器研制[D]. 哈尔滨工业大学,2012;23-25.

[5] LEONG D. A new revolution in enterprise storage architecture[J]. Potentials, IEEE, 2009, 28(6): 32-

33.

[6] 徐红伟. 高速数据采集记录装置研制[D]. 哈尔滨工业大学,2010.

[7] 张胜勇,高世杰,吴志勇,等. 基于 FPGA 的 NAND Flash 坏块处理方法[J]. 计算机工程,2010,36(6): 239-243.

[8] 乔立岩,吴江伟,徐红伟. 数据采集卡 USB2.0 接口设计[J]. 电子测量技术,2010(1):57-60.

[9] 崔建平. 芯片+软件=以软件为核心的仪器[J]. 国外电子测量技术,2013(12).

[10] 徐永刚. 基于 NAND Flash 的嵌入式图像记录技术[D]. 成都:中国科学院研究生院(光电技术研究所),2013.

作者简介

乔立岩,1973 年出生,教授,主要研究方向为自动测试系统和固态存储系统。

E-mail:qiaoliyan@163.com

张鹏,1991 年出生,在读硕士研究生,主要研究方向为固态存储器研究。